

JZ8P2615

8 位 OTP 微控制器

用户数据手册

免责声明

无锡晶哲科技有限公司（简称：晶哲科技）保留关于该规格书中产品的可靠性、功能和设计方面的改进作进一步说明的权利。由于使用本用户手册中的信息或内容而导致的直接，间接，特别附带结果的损害，晶哲科技没有义务负责。本用户手册中提到的其应用仅仅是用做说明，本公司不保证这些应用没有更深入的测试就能适用。本规格书中提到的软件（如果有），都是依据授权或保密合约所合法提供的，并且只能在这些合约的许可条件下使用或者复制。晶哲科技的产品不是专门设计来应用于生命维持的用具，装置或者系统。晶哲科技的产品不支持而且禁止在这些方面的应用。本用户手册内容如有变动恕不另作通知，具体更新信息，请参考公司官方网站 www.wxjzkj.com。

目 录

1. 芯片简介	- 5 -
1.1 功能特性	5 -
1.2 引脚分配	6 -
1.3 引脚描述	8 -
1.4 系统框图	10 -
2. 存储器结构	- 11 -
2.1 程序存储区结构	11 -
2.2 数据存储区	12 -
2.2.1 数据存储区结构	12 -
2.2.2 特殊功能寄存器概览	12 -
3. 功能描述	- 13 -
3.1 操作寄存器	13 -
3.1.1 R180/RSR (RAM 地址选择寄存器)	13 -
3.1.2 R181/PCH (PC 高位地址寄存器)	13 -
3.1.3 R182/PCL (PC 低位地址寄存器)	13 -
3.1.4 R183/STATUS (状态标志寄存器)	14 -
3.1.5 R184/TCOCON (TC0 控制寄存器)	15 -
3.1.6 R185/TCOC (TC0 计数寄存器)	16 -
3.1.7 R186/TBRDH (查表指针高位寄存器)	16 -
3.1.8 R187/TBRDL (查表指针低位寄存器)	16 -
3.1.9 R188/CPUCON (CPU 时钟模式控制寄存器)	17 -
3.1.10 R189/IHRCAL (IHRC 频率微调寄存器)	18 -
3.1.11 R18A/P5 (P5 端口数据寄存器)	18 -
3.1.12 R18B/P6 (P6 端口数据寄存器)	18 -
3.1.13 R18D/P5CON (P5 端口控制寄存器)	18 -
3.1.14 R18E/P6CON (P6 端口控制寄存器)	19 -
3.1.15 R190/P5PH (P5 上拉控制寄存器)	19 -
3.1.16 R191/P6PH (P6 上拉控制寄存器)	19 -
3.1.17 R193/P5PD (P5 下拉控制寄存器)	19 -
3.1.18 R194/P6PD (P6 下拉控制寄存器)	20 -
3.1.19 R199/P6OD (P6 漏极开路控制寄存器)	20 -
3.1.20 R19A/P6WD (P6 弱驱动控制寄存器)	20 -
3.1.21 R19C/P5IWE (P5 端口状态变化唤醒寄存器)	20 -
3.1.22 R19D/P6IWE (P6 端口状态变化唤醒寄存器)	21 -
3.1.23 R1A0/P5ADE (P5 模拟端口控制寄存器)	21 -
3.1.24 R1A1/P6ADE (P6 模拟端口控制寄存器)	21 -
3.1.25 R1A3/ADATH (ADC 转换结果高 8 位寄存器)	22 -
3.1.26 R1A4/ADATL (ADC 转换结果低 8 位寄存器)	22 -
3.1.27 R1A5/ADIS (AD 采样口使能及 AD 高 4 位寄存器)	22 -
3.1.28 R1A6/ADCON0 (AD 通道、基准电压及分频选择寄存器)	23 -
3.1.29 R1A7/ADCON1 (ADC 控制寄存器 1)	23 -
3.1.30 R1AF/WDTCON (WDT、外部中断、内部基准控制寄存器)	24 -

3.1.31 R1B0/TC1CON(TC1 控制寄存器)	- 25 -
3.1.32 R1B1/TC1PRDL(TC1 周期寄存器)	- 26 -
3.1.33 R1B2/PWM1DTL(PWM1 占空比低位寄存器)	- 26 -
3.1.34 R1B3/TC1PRDTH(TC1 周期占空比高位寄存器)	- 26 -
3.1.35 R1B4/TC1CH(TC1 定时器高位寄存器)	- 27 -
3.1.36 R1B5/TC1CL(TC1 定时器低位寄存器)	- 27 -
3.1.37 R1B6/TC2CON(TC2 控制寄存器)	- 27 -
3.1.38 R1B7/TC2PRDL(TC2 周期寄存器)	- 28 -
3.1.39 R1B8/PWM2DTL(PWM2 占空比低位寄存器)	- 28 -
3.1.40 R1B9/TC2PRDTH(TC2 周期占空比高位寄存器)	- 28 -
3.1.41 R1BA/TC2CH(TC2 定时器高位寄存器)	- 29 -
3.1.42 R1BB/TC2CL(TC2 定时器低位寄存器)	- 29 -
3.1.43 R1BC/PWM3DTH(PWM3 占空比高位寄存器)	- 29 -
3.1.44 R1BD/PWM3DTL(PWM3 占空比低位寄存器)	- 29 -
3.1.45 R1BE/PWM4DTH(PWM4 占空比高位寄存器)	- 29 -
3.1.46 R1BF/PWM4DTL(PWM4 占空比低位寄存器)	- 30 -
3.1.47 R1C6/PWMIS(PWM 端口映射控制寄存器)	- 30 -
3.1.48 R1C7/DEADCON(死区控制寄存器)	- 31 -
3.1.49 R1C8/PWMCON(PWM 控制寄存器)	- 32 -
3.1.50 R1C9/DEADTO(死区时间控制寄存器 0)	- 32 -
3.1.51 R1CA/DEADT1(死区时间控制寄存器 1)	- 33 -
3.1.52 R1D6/INTE0(中断使能控制寄存器 0)	- 33 -
3.1.53 R1D7/INTE1(中断使能控制寄存器 1)	- 34 -
3.1.54 R1DA/INTF0(中断标志寄存器 0)	- 34 -
3.1.55 R1DB/INTF1(中断标志寄存器 1)	- 35 -
3.1.56 R1FF/IAR(间接寻址寄存器)	- 36 -
3.2 中断	- 37 -
3.2.1 中断现场保护	- 38 -
3.3 复位	- 39 -
3.3.1 复位功能概述	- 39 -
3.3.2 POR 上电复位	- 39 -
3.3.3 WDT 看门狗复位	- 40 -
3.3.4 LVR 低电压复位	- 40 -
3.3.5 工作频率与 LVR 低压检测关系	- 41 -
3.4 工作模式	- 43 -
3.4.1 高速模式	- 43 -
3.4.2 低速模式	- 44 -
3.4.3 空闲模式	- 44 -
3.4.4 睡眠模式	- 44 -
3.5 系统时钟	- 46 -
3.5.1 内部 RC 振荡器	- 46 -
3.6 I/O 端口	- 47 -
3.6.1 GPIO 内部结构图	- 47 -
3.6.2 端口状态变化唤醒	- 48 -

3.6.3 端口施密特参数	- 48 -
3.7 定时计数器	- 49 -
3.7.1 TC0 定时计数器	- 49 -
3.7.1.1 TC0 定时设置说明	- 49 -
3.7.1.2 TC0 定时计算说明	- 50 -
3.7.1.3 TC0 空闲模式唤醒说明	- 50 -
3.7.2 TC1 定时计数器	- 50 -
3.7.2.1 TC1 10Bit 定时设置说明	- 51 -
3.7.2.2 TC1、TC2 级联 20Bit 定时设置说明	- 51 -
3.7.2.3 TC1 定时计算说明	- 51 -
3.7.2.4 TC1 空闲模式唤醒说明	- 52 -
3.7.3 TC2 定时计数器	- 52 -
3.7.3.1 TC2 10Bit 定时设置说明	- 53 -
3.7.3.2 TC2 16Bit 定时设置说明	- 53 -
3.7.3.3 TC2 定时计算说明	- 53 -
3.7.3.4 TC2 空闲模式唤醒说明	- 54 -
3.8 PWM 脉宽调制	- 55 -
3.8.1 PWM 内部结构与时序	- 55 -
3.8.2 PWM 周期与占空比	- 55 -
3.8.3 20-Bits PWM 级联模式	- 56 -
3.8.4 PWM 死区控制说明	- 56 -
3.8.5 PWM 空闲模式唤醒说明	- 57 -
3.8.6 PWM 脉宽调制设置说明	- 57 -
3.9 ADC 模数转换	- 59 -
3.9.1 ADC 模数转换设置说明	- 60 -
3.9.2 ADC 模数转换精度校正说明	- 60 -
4. OPTION 配置表	- 61 -
5. 指令集	- 63 -
6. 电气特性	- 65 -
6.1 极限参数	- 65 -
6.2 直流电气特性	- 65 -
6.3 AD 转换特性	- 66 -
6.4 VREF 特性	- 66 -
6.5 特性曲线图	- 67 -
6.5.1 内部低速振荡器-压频特性曲线	- 67 -
6.5.2 内部低速振荡器-温频特性曲线	- 67 -
6.5.3 内部 1Mhz RC 振荡器-压频特性曲线	- 68 -
6.5.4 内部 1Mhz RC 振荡器-温频特性曲线	- 68 -
6.5.5 内部 8Mhz RC 振荡器-压频特性曲线	- 69 -
6.5.6 内部 8Mhz RC 振荡器-温频特性曲线	- 69 -
7. 封装尺寸	- 70 -
7.1 16PIN 封装尺寸	- 70 -
7.2 14PIN 封装尺寸	- 71 -

1. 芯片简介

1.1 功能特性

CPU 配置

- 2K×16-Bit OTP ROM
- 128×8-Bit SRAM
- 8 级堆栈空间
- 8 级可编程电压复位 (LVR)
 - 1.2V, 1.6V, 1.8V, 2.4V
 - 2.7V, 3.3V, 3.6V, 3.9V
- 工作电流小于 3 mA (4MHz/5V)
- 工作电流小于 10 μA (16KHz/3V)
- 休眠电流小于 1 μA (休眠模式)

I/O 配置

- 2 组双向 I/O 端口: P5, P6
- 14 个 I/O 引脚
- 唤醒端口: P5, P6
- 14 个可编程上拉 I/O 引脚
- 14 个可编程下拉 I/O 引脚
- 外部中断:
 - P60, P53
- 参考电压输出:
 - P65

工作电压

- 工作电压范围:
 - $V_{LVR} 2.7V \sim 5.5V | F_{cpu} = 0 \sim 8MHz$
 - $V_{LVR} 2.4V \sim 5.5V | F_{cpu} = 0 \sim 4MHz$
 - $V_{LVR} 1.8V \sim 5.5V | F_{cpu} = 0 \sim 2MHz$

工作频率范围

- 内部 IHRC 振荡电路:
 - 8MHz/6MHz/5.4MHz/4.8MHz/3.4MHz/1MHz

- 内部 ILRC 振荡电路:
 - 14KHz (5V) / 8KHz (3V)
- 时钟周期分频选择:
 - 2Clock, 4Clock, 8Clock, 16Clock

外围模块

- 8Bit 实时时钟/计数器 TCO
- 2 路 10Bit 可互补可级联脉宽调制器
- 2 路 共周期脉宽调制器
- 14 路通道 12Bit ADC 模数转换器

中断源

- TCO 溢出中断
- 外部中断 1
- 外部中断 0
- P6 端口状态变化中断
- P5 端口状态变化中断
- ADC 转换完成中断
- PWM0 周期/占空比匹配中断
- PWM1 周期/占空比匹配中断
- PWM2 占空比匹配中断
- PWM3 占空比匹配中断

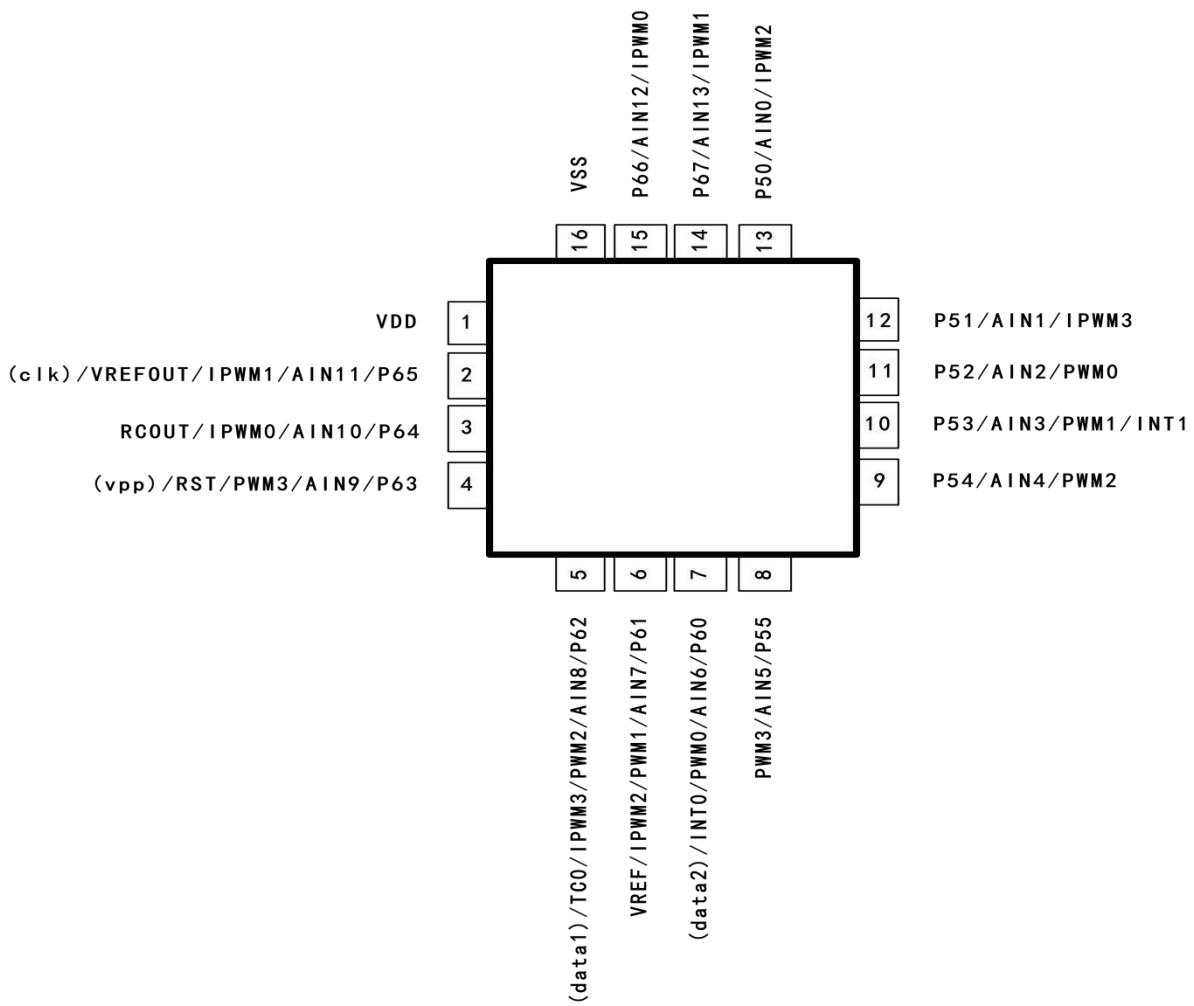
特性

- 可编程 WDT 定时器
- 四种工作模式切换

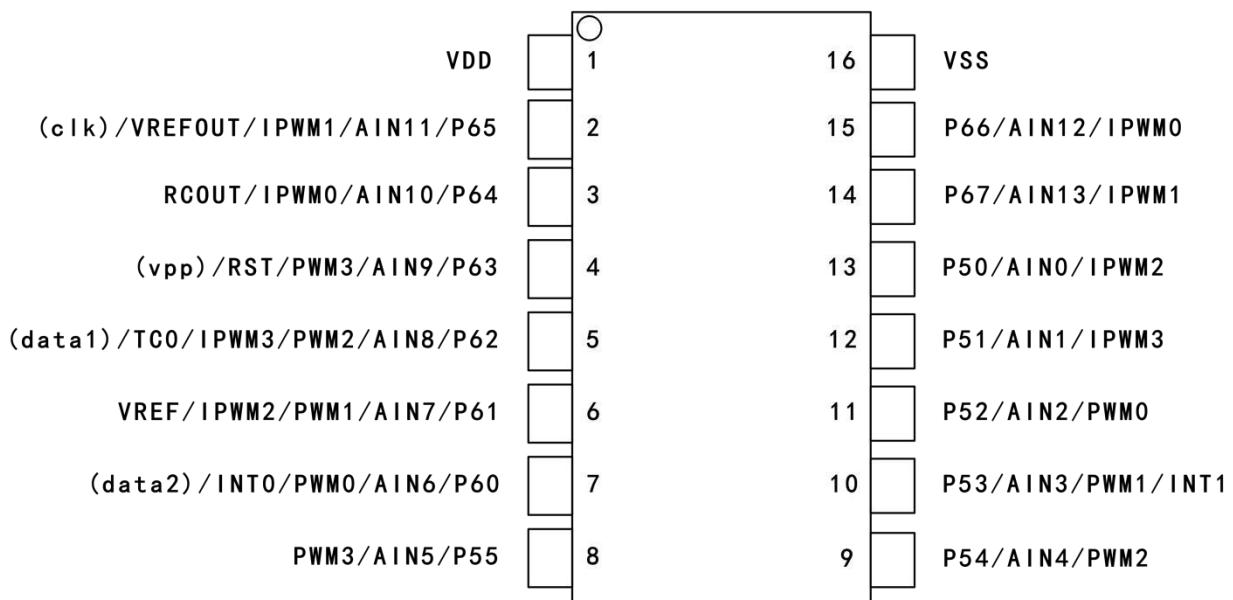
封装类型

- JZ8P2615-QFN/DIP/SOP16
- JZ8P2615-DIP/SOP14

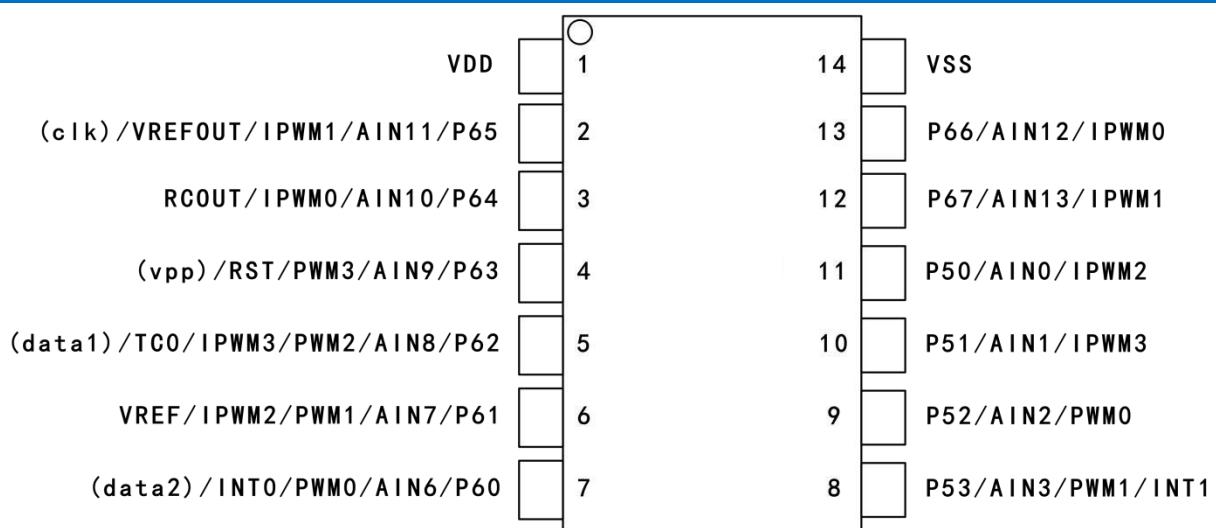
1.2 引脚分配



JZ8P2615-QFN16 脚位图



JZ8P2615-16PIN 脚位图



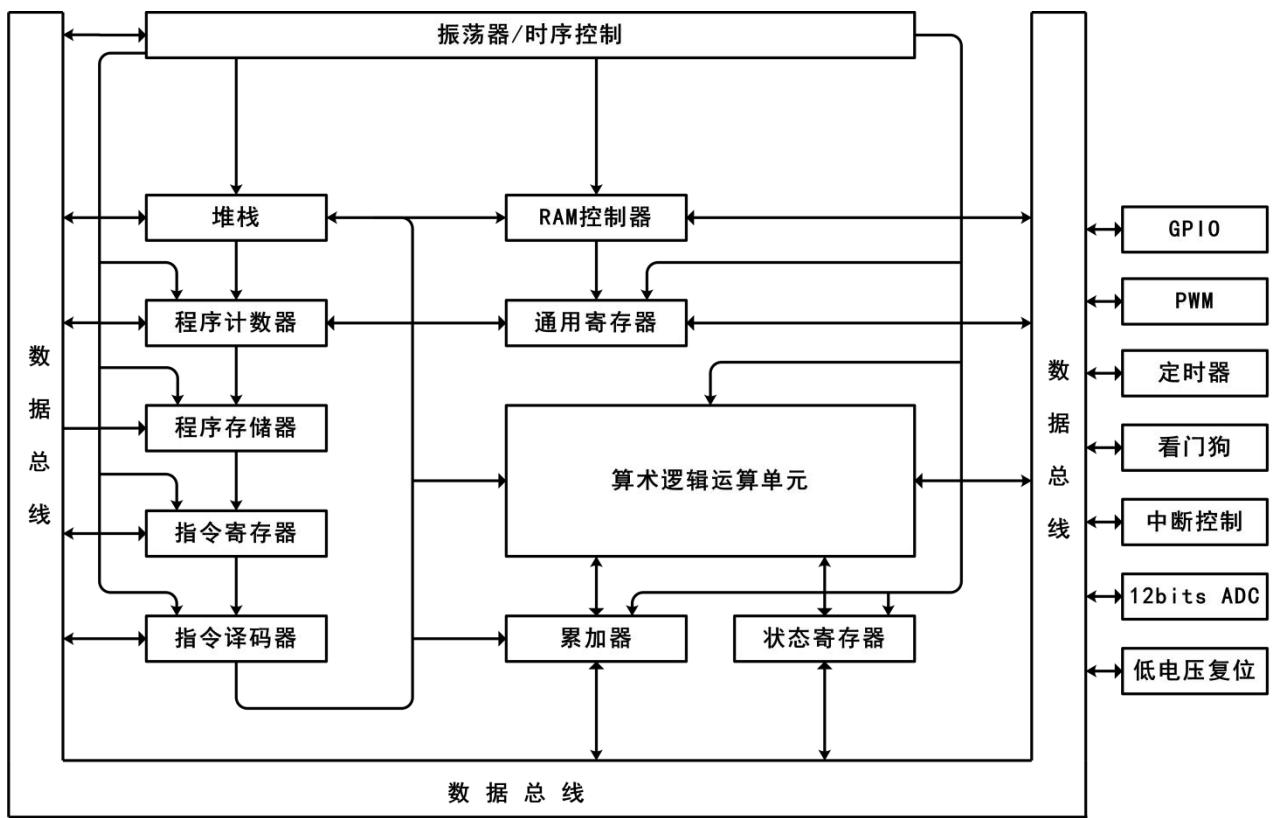
JZ8P2615-14PIN 脚位图

1.3 引脚描述

序号	管脚名	I/O	功能描述
P50	P50	I/O	GPIO, 可编程上下拉, 端口唤醒
	AIN0	AN	ADC 输入通道
	IPWM2	CMOS 输出	IPWM2 输出
P51	P51	I/O	GPIO, 可编程上下拉, 端口唤醒
	AIN1	AN	ADC 输入通道
	IPWM3	CMOS 输出	IPWM3 输出
P52	P52	I/O	GPIO, 可编程上下拉, 端口唤醒
	AIN2	AN	ADC 输入通道
	PWMO	CMOS 输出	PWMO 输出
P53	P53	I/O	GPIO, 可编程上下拉, 端口唤醒
	AIN3	AN	ADC 输入通道
	PWM1	CMOS 输出	PWM1 输出
	INT1	I	外部中断 1 输入口
P54	P54	I/O	GPIO, 可编程上下拉, 端口唤醒
	AIN4	AN	ADC 输入通道
	PWM2	CMOS 输出	PWM2 输出
P55	P55	I/O	GPIO, 可编程上下拉, 端口唤醒
	AIN5	AN	ADC 输入通道
	PWM3	CMOS 输出	PWM3 输出
P60	P60	I/O	GPIO, 可编程上下拉、漏极开路, 弱驱动, 端口唤醒
	AIN6	AN	ADC 输入通道
	PWMO	CMOS 输出	PWMO 输出
	INT0	I	外部中断 0 输入口
	data2	I	烧录数据口 2
P61	P61	I/O	GPIO, 可编程上下拉、漏极开路, 弱驱动, 端口唤醒
	AIN7	AN	ADC 输入通道
	PWM1	CMOS 输出	PWM1 输出
	IPWM2	CMOS 输出	IPWM2 输出
	VREF	AN	ADC 外部基准电压输入口
P62	P62	I/O	GPIO, 可编程上下拉、漏极开路, 弱驱动, 端口唤醒
	AIN8	AN	ADC 输入通道
	PWM2	CMOS 输出	PWM2 输出
	IPWM3	CMOS 输出	IPWM3 输出
	TC0	I	TC0 外部时钟输入口
	data1	I	烧录数据口 1

序号	管脚名	I/O	功能描述
P63	P63	I/O	GPIO, 可编程上下拉、漏极开路, 弱驱动, 端口唤醒
	AIN9	AN	ADC 输入通道
	PWM3	CMOS 输出	PWM3 输出
	RST	I	外部复位输入端口
	vpp	I	烧录高压口
P64	P64	I/O	GPIO, 可编程上下拉、漏极开路, 弱驱动, 端口唤醒
	AIN10	AN	ADC 输入通道
	IPWMO	CMOS 输出	IPWMO 输出
	RCOUT	O	内部指令时钟频率输出
P65	P65	I/O	GPIO, 可编程上下拉、漏极开路, 弱驱动, 端口唤醒
	AIN11	AN	ADC 输入通道 13
	IPWM1	CMOS 输出	IPWM1 输出
	VREFOUT	AN	参考电压输出口
	clk	I	烧录时钟口
P66	P66	I/O	GPIO, 可编程上下拉、漏极开路, 弱驱动, 端口唤醒
	AIN12	AN	ADC 输入通道
	IPWMO	CMOS 输出	IPWMO 输出
P67	P67	I/O	GPIO, 可编程上下拉、漏极开路, 弱驱动, 端口唤醒
	AIN13	AN	ADC 输入通道
	IPWM1	CMOS 输出	IPWM1 输出
	VDD	--	电源
	VSS	--	地

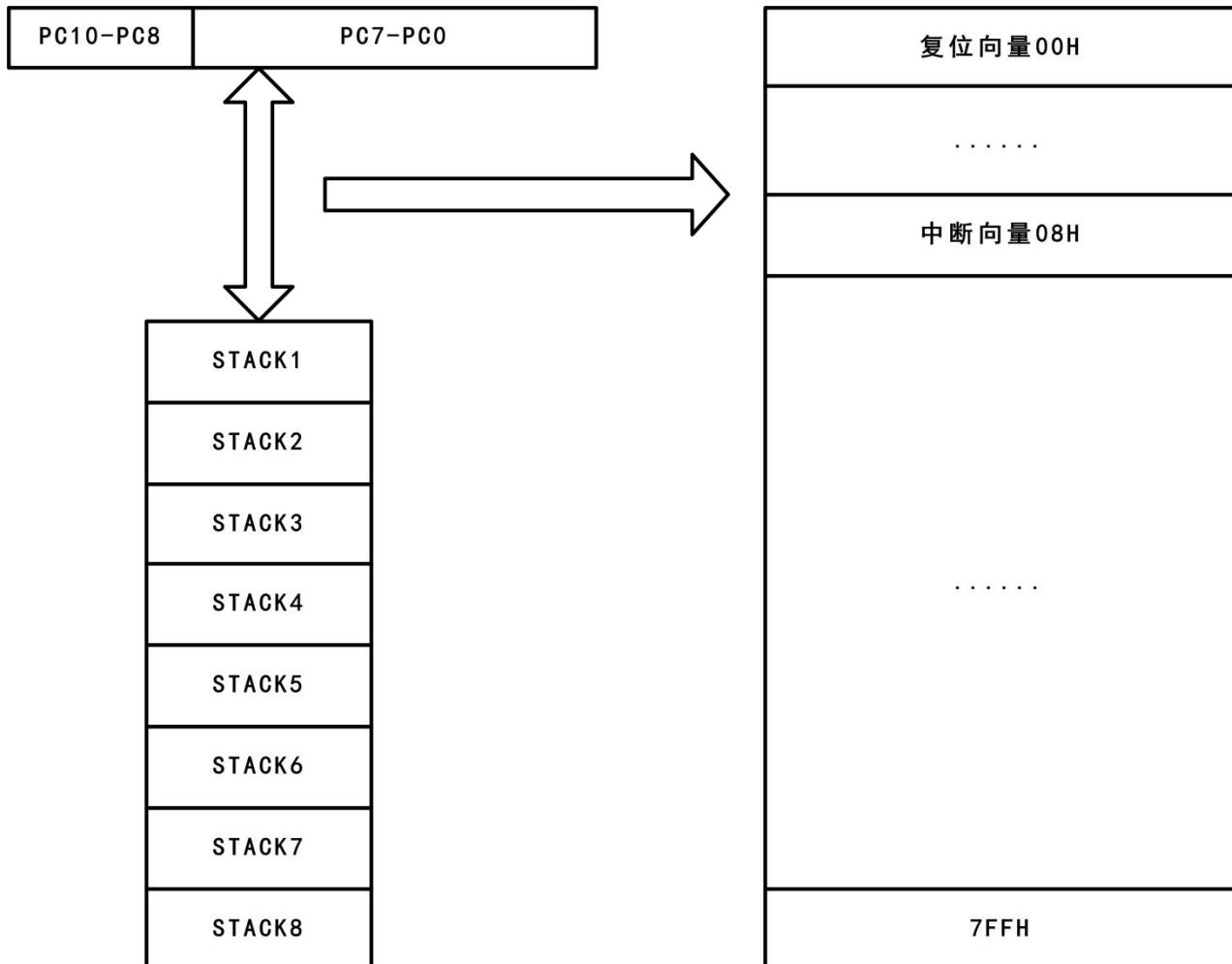
1.4 系统框图



系统电路框图

2. 存储器结构

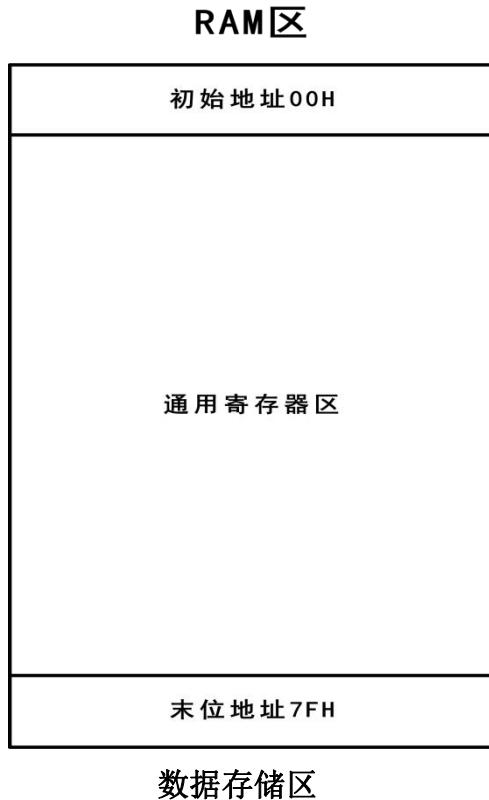
2.1 程序存储区结构



程序存储区结构图

2.2 数据存储区

2.2.1 数据存储区结构



2.2.2 特殊功能寄存器概览

地址	0X18_	0X19_	0X1A_	0X1B_	0X1C_	0X1D_	0X1E_	0X1F_
0	RSR	P5PH	P5AE	TC1CON				
1	PCH	P6PH	P6AE	TC1PRDL				
2	PCL			PWM1DTL				
3	STATUS	P5PD	ADATH	TC1PRDTH				
4	TCOCON	P6PD	ADATL	TC1CH				
5	TCOC		ADIS	TC1CL				
6	TBRDH		ADCON0	TC2CON	PWMIS	INTE0		
7	TBRDL		ADCON1	TC2PRDL	DEADCON	INTE1		
8	CPUCON			PWM2DTL	PWMCON			
9	IHRCCAL	P6OD		TC2PRDTH	DEADTO			
A (10)	P5	P6WD		TC2CH	DEADT1	INTFO		
B (11)	P6			TC2CL		INTF1		
C (12)		P5IWE		PWM3DTH				
D (13)	P5CON	P6IWE		PWM3DTL				
E (14)	P6CON			PWM4DTH				
F (15)			WDTCON	PWM4DTL				IAR

3. 功能描述

3.1 操作寄存器

3.1.1 R180/RSR(RAM 地址选择寄存器)

0X180	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RSR	-	RSR<6>	RSR<5>	RSR<4>	RSR<3>	RSR<2>	RSR<1>	RSR<0>
读/写	R	R/W						
复位值	1	X	X	X	X	X	X	X

RSR<6:0> 在间接寻址方式中用于选择 RAM 寄存器地址（寻址范围：0X00～0X7F）。

RSR 寄存器用于配合 R1FF 寄存器实现间接寻址操作。用户可以将某个寄存器对应的地址放进 RSR，然后通过访问间接寻址寄存器 R1FF，此时地址将指向 RSR 中对应地址的寄存器。

3.1.2 R181/PCH(PC 高位地址寄存器)

0X181	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PCH	-	-	-	-	-	PCH<10>	PCH<9>	PCH<8>
读/写	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

3.1.3 R182/PCL(PC 低位地址寄存器)

0X182	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PCL	PCL<7>	PCL<6>	PCL<5>	PCL<4>	PCL<3>	PCL<2>	PCL<1>	PCL<0>
读/写	R/W							
复位值	0	0	0	0	0	0	0	0

程序计数器 (PC) 是用于记录每个指令周期中 CPU 所要处理的指令的指针。在 CPU 运行周期中，PC 将指令指针推进程存储器，然后指针自增 1 以进入下一个周期。JZ8P2615 拥有一个 11 位宽度的程序计数器 (PC)，其低字节来自可读可写的 PCL 寄存器，高字节来自可读的 PCH 寄存器。

堆栈是用于记录程序返回的指令指针。当调用子程序时，PC 将指令指针压栈。待执行返回指令时，堆栈将指令指针送回 PC，继续进行原来的进程。JZ8P2615 拥有 8 级堆栈，该堆栈既不占程序存储空间也不占数据存储空间，并且堆栈指针不能读写。

程序计数器 (PC) 及堆栈详细说明如下：

- (1) 寄存器 PC 和内置 8 级堆栈都是 11 位宽，用于 $2K \times 16\text{Bit}$ OTP ROM 的寻址。
- (2) 一般情况下，PC 自增一；复位时，PC 的所有位都被清零。

- (3) 指令“JMP”允许直接载入 11 位地址，然后将 PC+1 推入堆栈。因此，JMP 指令允许 PC 跳转到程序的任一位置。
- (4) 指令“CALL”允许加载 PC 的 11 位地址，然后将 PC+1 推入堆栈。因此，子程序入口地址可位于程序的任一位置。
- (5) 执行“RET”指令时将栈顶数据送到 PC。
- (6) 执行“ADD PCL, A”指令可将一个相对地址与当前 PC 相加，PC 的第九位及以上各位逐次递增。
- (7) 执行“MOV PCL, A”指令可从“A”寄存器加载一个地址到 PC 的低 8 位，PC 的第九位及以上各位保持不变。
- (8) 任何(除“ADD PCL, A”指令外)向 PCL 写入值的指令(例如：“MOV PCL, A”，“BTC PCL, 1”)都会使 PC 的第九位、第十位保持不变。
- (9) 除了“TBRD R”外，其它任何指令都是单指令周期。
- (10) 堆栈的工作犹如循环缓冲器，也就是说，压栈 8 次之后，第 9 次压栈时进栈的数据将覆盖第 1 次进栈的数据，而第 10 次压栈时进栈的数据将覆盖第 2 次进栈的数据，依此类推。

3.1.4 R183/STATUS(状态标志寄存器)

0X183	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
STATUS	RST	GP1	GP0	T	P	Z	DC	C
读/写	R	R/W	R/W	R	R	R/W	R/W	R/W
复位值	0	0	0	1	1	X	X	X

Bit<7>: RST-复位或唤醒标志位

- 0: 其它复位类型
- 1: 由引脚状态改变唤醒

Bit<6>: GP1-通用寄存器位

Bit<5>: GP0-通用寄存器位

Bit<4>: T-时间溢出位

- 0: WDT 溢出
- 1: 执行“SLEEP”和“CWD”指令或低压复位

Bit<3>: P-掉电标志位

- 0: 执行“SLEEP”指令
- 1: 上电复位或执行“CWD”指令

影响 T/P 的事件如下表所示：

类型	RST	T	P
上电复位	0	1	1
工作模式下按 RESET	0	保持	保持
RESET 唤醒	0	1	0

工作模式下 WDT 溢出	0	0	保持
WDT 溢出唤醒	0	0	0
端口状态变化唤醒	1	1	0
执行 CWDTR 指令	保持	1	1
执行 SLEEP 指令	保持	1	0

Bit<2>: Z-零标志位算术或逻辑操作结果为零时置为”1”

0: 当算术或者逻辑运算结果不为 0

1: 当算术或者逻辑运算结果为 0

Bit<1>: DC-辅助进位标志

0: 执行加法运算时, 低四位没有进位产生; /执行减法运算时, 低四位产生借位

1: 执行加法运算时, 低四位有进位产生; /执行减法运算时, 低四位没产生借位

Bit<0>: C-进位标志

0: 执行加法运算时, 高四位没有进位产生; /执行减法运算时, 高四位产生借位

1: 执行加法运算时, 高四位有进位产生; /执行减法运算时, 高四位没产生借位

3.1.5 R184/TCOCON(TCO 控制寄存器)

0X184	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TCOCON	TCOCKS	GIE	TS	TE	PAB	TCOPSR<2>	TCOPSR<1>	TCOPSR<0>
读/写	R/W	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	1	1	1	1

Bit<7>: TCOCKS-TCO 时钟选择位

1: 选择系统时钟

0: 选择指令周期时钟或外部输入时钟, TCOCKS=0 时钟源由 TS 决定

Bit<6>: GIE-中断使能标志位

0: 由指令或硬件禁止中断

1: 由指令使能中断

Bit<5>: TS-TCO 信号源选择位

0: 内部指令周期时钟

1: 外部输入信号 (P62 需要设置为输入口)

Bit<4>: TE-TCO 信号边沿选择位

0: TCO 引脚信号发生由低到高变化加 1

1: TCO 引脚信号发生由高到低变化加 1

Bit<3>: PAB-预分频器分配位

0: 预分频器分给 TCO

1: 预分频器分给 WDT

Bit<2:0>: TCOPSR<2:0>-TCO/WDT 预分频选择控制位:

TCOPSR2	TCOPSR1	TCOPSR0	TC0 分频系数	WDT 分频系数
0	0	0	1:2	1:1
0	0	1	1:4	1:2
0	1	0	1:8	1:4
0	1	1	1:16	1:8
1	0	0	1:32	1:16
1	0	1	1:64	1:32
1	1	0	1:128	1:64
1	1	1	1:256	1:128

注意：PAB 及 TCOPSR<2:0>切换状态时需先禁止看门狗，切换完成后再使能看门狗。

3.1.6 R185/TC0C (TC0 计数寄存器)

0X185	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TC0C	TC0C<7>	TC0C<6>	TC0C<5>	TC0C<4>	TC0C<3>	TC0C<2>	TC0C<1>	TC0C<0>
读/写	R/W							
复位值	0	0	0	0	0	0	0	0

TC0 是一个 8Bit 上行计数器，时钟源可选内部时钟/外部时钟，计数溢出可形成中断，TC0C 寄存器可读可写。

TC0 可由 P62 引脚上的信号边沿触发/指令周期时钟/系统时钟产生加 1 操作。如果清零 PAB 位，会有一个预分频器分配给 TC0，当 TC0 寄存器或 TC0 预分频器被赋值时，预分频器的值会被清 0。

3.1.7 R186/TBRDH (查表指针高位寄存器)

0X186	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TBRDH	-	-	-	-	-	RBIT<10>	RBIT<9>	RBIT<8>
读/写	R	R	R	R	R	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

3.1.8 R187/TBRDL (查表指针低位寄存器)

0X187	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TBRDL	RBIT<7>	RBIT<6>	RBIT<5>	RBIT<4>	RBIT<3>	RBIT<2>	RBIT<1>	RBIT<0>
读/写	R/W							
复位值	0	0	0	0	0	0	0	0

3. 1. 9 R188/CPUCON (CPU 时钟模式控制寄存器)

0X188	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
CPUCON	INT1WE	INTOWE	ADCWE	TC1TC2WE	TCOWE	STPHX	CLKMD	IDLE
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: INT1WE-外部中断 INT1 唤醒使能位

- 1: 外部中断 INT1 唤醒使能, 可唤醒空闲模式
- 0: 外部中断 INT1 唤醒禁止

Bit<6>: INTOWE-外部中断 INTO 唤醒使能位

- 1: 外部中断 INTO 唤醒使能, 可唤醒空闲模式
- 0: 外部中断 INTO 唤醒禁止

Bit<5>: ADCWE-ADC 唤醒使能位

- 1: ADC 唤醒使能, 可唤醒空闲模式
- 0: ADC 唤醒禁止

Bit<4>: TC1TC2WE-TC1/TC2 唤醒使能位

- 1: TC1/TC2 唤醒使能, 可唤醒空闲模式
- 0: TC1/TC2 唤醒禁止

Bit<3>: TCOWE-TCO 唤醒使能位

- 1: TCO 唤醒使能, 可唤醒空闲模式
- 0: TCO 唤醒禁止

Bit<2>: STPHX-高速时钟控制位

- 1: 停止高速时钟
- 0: 高速时钟正常工作

Bit<1>: CLKMD-系统时钟控制位

- 1: 系统时钟使用低速振荡器 (ILRC) 时钟
 - 0: 系统时钟使用高速振荡器 (IHRC) 时钟
- 系统从高速模式进入低速模式时 先设置 CLKMD=1, 后设置 STPHX=1;
 系统从低速模式进入高速模式时 先设置 STPHX=0, 后设置 CLKMD=0。

Bit<0>: IDLE-空闲模式使能位

- 1: 系统执行 SLEEP 指令时进入空闲模式, 系统时钟正常工作
 TCO 和 PWM 在空闲模式下如果选择系统时钟可继续工作, 并可唤醒系统。
- 0: 系统执行 SLEEP 指令时进入睡眠模式

3. 1. 10 R189/IHRCCAL (IHRC 频率微调寄存器)

0X189	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
IHRCAL	IHRCAL <7>	IHRCAL <6>	IHRCAL <5>	IHRCAL <4>	IHRCAL <3>	IHRCAL <2>	IHRCAL <1>	IHRCAL <0>
读/写	R/W							
复位值	X	X	X	X	X	X	X	X

IHRC 高速振荡器频率微调

3. 1. 11 R18A/P5 (P5 端口数据寄存器)

0X18A	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P5	-	-	P5<5>	P5<4>	P5<3>	P5<2>	P5<1>	P5<0>
读/写	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	1	1	1	1	1	1

P5 端口数据控制

3. 1. 12 R18B/P6 (P6 端口数据寄存器)

0X18B	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P6	P6<7>	P6<6>	P6<5>	P6<4>	P6<3>	P6<2>	P6<1>	P6<0>
读/写	R/W							
复位值	1	1	1	1	1	1	1	1

P6 端口数据控制

3. 1. 13 R18D/P5CON (P5 端口控制寄存器)

0X18D	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P5CON	-	-	P5CON <5>	P5CON <4>	P5CON <3>	P5CON <2>	P5CON <1>	P5CON <0>
读/写	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1

P5 端口输入输出控制位：

0：输出

1：输入

3.1.14 R18E/P6CON(P6 端口控制寄存器)

0X18E	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P6CON	P6CON <7>	P6CON <6>	P6CON <5>	P6CON <4>	P6CON <3>	P6CON <2>	P6CON <1>	P6CON <0>
读/写	R/W							
复位值	1	1	1	1	1	1	1	1

P6 端口输入输出控制位：

0: 输出

1: 输入

3.1.15 R190/P5PH(P5 上拉控制寄存器)

0X190	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P5PH	-	-	P5PH<5>	P5PH<4>	P5PH<3>	P5PH<2>	P5PH<1>	P5PH<0>
读/写	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1

P5 端口上拉控制位：

0: 使能

1: 禁止

3.1.16 R191/P6PH(P6 上拉控制寄存器)

0X191	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P6PH	P6PH<7>	P6PH<6>	P6PH<5>	P6PH<4>	P6PH<3>	P6PH<2>	P6PH<1>	P6PH<0>
读/写	R/W							
复位值	1	1	1	1	1	1	1	1

P6 端口上拉控制位：

0: 使能

1: 禁止

3.1.17 R193/P5PD(P5 下拉控制寄存器)

0X193	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P5PD	-	-	P5PD<5>	P5PD<4>	P5PD<3>	P5PD<2>	P5PD<1>	P5PD<0>
读/写	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1

P5 端口下拉控制位:

- 0: 使能
- 1: 禁止

3. 1. 18 R194/P6PD(P6 下拉控制寄存器)

0X194	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P6PD	P6PD<7>	P6PD<6>	P6PD<5>	P6PD<4>	P6PD<3>	P6PD<2>	P6PD<1>	P6PD<0>
读/写	R/W							
复位值	1	1	1	1	1	1	1	1

P6 端口下拉控制位:

- 0: 使能
- 1: 禁止

3. 1. 19 R199/P6OD(P6 漏极开路控制寄存器)

0X199	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P6OD	P6OD<7>	P6OD<6>	P6OD<5>	P6OD<4>	P6OD<3>	P6OD<2>	P6OD<1>	P6OD<0>
读/写	R/W							
复位值	0	0	0	0	0	0	0	0

P6 端口漏极开路输出控制位:

- 0: 禁止
- 1: 使能

3. 1. 20 R19A/P6WD(P6 弱驱动控制寄存器)

0X19A	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P6WD	P6WD<7>	P6WD<6>	P6WD<5>	P6WD<4>	P6WD<3>	P6WD<2>	P6WD<1>	P6WD<0>
读/写	R/W							
复位值	0	0	0	0	0	0	0	0

P6 端口弱驱动控制位:

- 0: 禁止
- 1: 使能

3. 1. 21 R19C/P5IWE(P5 端口状态变化唤醒寄存器)

0X19C	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
-------	------	------	------	------	------	------	------	------

P5IWE	-	-	P5IWE <5>	P5IWE <4>	P5IWE <3>	P5IWE <2>	P5IWE <1>	P5IWE <0>
读/写	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

P5 端口状态变化唤醒控制位：

- 0: 禁止
- 1: 使能

3.1.22 R19D/P6IWE (P6 端口状态变化唤醒寄存器)

0X19D	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P6IWE	P6IWE <7>	P6IWE <6>	P6IWE <5>	P6IWE <4>	P6IWE <3>	P6IWE <2>	P6IWE <1>	P6IWE <0>
读/写	R/W							
复位值	0	0	0	0	0	0	0	0

P6 端口状态变化唤醒控制位：

- 0: 禁止
- 1: 使能

3.1.23 R1A0/P5ADE (P5 模拟端口控制寄存器)

0X1A0	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P5ADE	-	-	P5ADE <5>	P5ADE <4>	P5ADE <3>	P5ADE <2>	P5ADE <1>	P5ADE <0>
读/写	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

P5 端口 ADC 通道选择控制位：

- 0: 端口设置为 GPIO
- 1: 端口设置为模拟输入口

3.1.24 R1A1/P6ADE (P6 模拟端口控制寄存器)

0X1A1	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P6ADE	P6ADE <7>	P6ADE <6>	P6ADE <5>	P6ADE <4>	P6ADE <3>	P6ADE <2>	P6ADE <1>	P6ADE <0>
读/写	R/W							
复位值	0	0	0	0	0	0	0	0

P6 端口 ADC 通道选择控制位：

- 0：端口设置为 GPIO
- 1：端口设置为模拟输入口

3.1.25 R1A3/ADATH(ADC 转换结果高 8 位寄存器)

0X1A3	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ADATH	ADAT<11>	ADAT<10>	ADAT<9>	ADAT<8>	ADAT<7>	ADAT<6>	ADAT<5>	ADAT<4>
读/写	R	R	R	R	R	R	R	R
复位值	X	X	X	X	X	X	X	X

Bit<7:0>：ADAT<11:4>-AD 转换结果高 8 位

3.1.26 R1A4/ADATL(ADC 转换结果低 8 位寄存器)

0X1A4	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ADATL	ADAT<7>	ADAT<6>	ADAT<5>	ADAT<4>	ADAT<3>	ADAT<2>	ADAT<1>	ADAT<0>
读/写	R	R	R	R	R	R	R	R
复位值	X	X	X	X	X	X	X	X

Bit<7:0>：ADAT<7:0>-AD 转换结果低 8 位

3.1.27 R1A5/ADIS(AD 采样口使能及 AD 高 4 位寄存器)

0X1A5	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ADIS	ADIS<3>	ADIS<2>	ADIS<1>	ADIS<0>	ADAT<11>	ADAT<10>	ADAT<9>	ADAT<8>
读/写	R/W	R/W	R/W	R/W	R	R	R	R
复位值	0	0	0	0	X	X	X	X

Bit<7:4>：ADIS<3:0>-AD 输入口选择

ADIS3	ADIS2	ADIS1	ADISO	通道选择
0	0	0	0	AD0/P50
0	0	0	1	AD1/P51
0	0	1	0	AD2/P52
0	0	1	1	AD3/P53
0	1	0	0	AD4/P54
0	1	0	1	AD5/P55
0	1	1	0	AD6/P60
0	1	1	1	AD7/P61
1	0	0	0	AD8/P62

1	0	0	1	AD9/P63
1	0	1	0	AD10/P64
1	0	1	1	AD11/P65
1	1	0	0	AD12/P66
1	1	0	1	AD13/P67
1	1	1	0	AD14/内置基准电压
1	1	1	1	通道测试

注：AD14 选择内置基准电压时，VREFS=0 则内部电压做基准，VREFS=1 则外部电压作基准。

注：端口作为模拟输入口将禁止其他 IO 口功能包括输入、输出、上拉、下拉及其他复用功能。

Bit<3:0>：ADAT<11:8>-AD 转换结果高 4 位

3.1.28 R1A6/ADCON0 (AD 通道、基准电压及分频选择寄存器)

0X1A6	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ADCON0	ADPSR<1>	ADPSR<0>	-	-	-	VREF<2>	VREF<1>	VREF<0>
读/写	R/W	R/W	R	R	R	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:6>：ADPSR<1:0>

ADPSR<1>	ADPSR<0>	ADC 时钟
0	0	Fosc/16
0	1	Fosc/4
1	0	Fosc/64
1	1	Fosc/1

注：Fosc 为系统时钟频率，通过配置 CPUCON 寄存器可选择为 IHRC 或 ILRC 频率。

Bit<5:3 >：未使用

Bit<2:0>：VREF<2:0>

VREF<2>	VREF<1>	VREF<0>	内部基准电压
0	0	0	VDD
0	0	1	4V
0	1	0	3V
0	1	1	2V
1	0	0	1.5V

3.1.29 R1A7/ADCON1 (ADC 控制寄存器 1)

0X1A7	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ADCON1	ADRUN	ADEN	VREFS	CALI	SIGN	VOF<2>	VOF<1>	VOF<0>
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: ADRUN

- 1: ADC 开始采样
- 0: ADC 无采样或采样结束

Bit<6>: ADEN

- 1: ADC 使能
- 0: ADC 禁止（睡眠模式下关闭 ADC，否则有功耗）

Bit<5>: VREFS

- 1: ADC 使用外部基准电压 (P61 口)
- 0: ADC 使用内部基准电压

Bit<4>: CALI

- 1: ADC 调 0 校准使能
- 0: ADC 调 0 校准禁止

Bit<3>: SIGN

- 1: ADC 调 0 正极性
- 0: ADC 调 0 负极性

Bit<2:0>: VOF<2:0> ADC 调 0 校准位

VOF<2>	VOF<1>	VOF<0>	校准幅度
0	0	0	0 LSB
0	0	1	2 LSB
0	1	0	4 LSB
0	1	1	6 LSB
1	0	0	8 LSB
1	0	1	10 LSB
1	1	0	12 LSB
1	1	1	14 LSB

3.1.30 R1AF/WDTCON(WDT、外部中断、内部基准控制寄存器)

0X1AF	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
WDTCON	WDTEN	INTOEN	INT1EN	VFOE	INT1EDG	INTOEDG	0	0
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R	R
复位值	1	0	0	0	0	0	0	0

Bit<7>: WDTEN-WDT 使能控制

- 1: 使能
- 0: 禁止

注意：看门狗使能需 WDTEN 使能且 OPTION 选项【看门狗】选择【使能】。

Bit<6>: INTOEN-P60 外部中断使能位

- 1: 使能, P60 为输入口, 沿触发可选
 0: 禁止, P60 为 GPIO, EXINT1 通道被屏蔽
- Bit<5>: INT1EN-P53 外部中断使能位
 1: 使能, P53 为输入口, 沿触发可选
 0: 禁止, P53 为 GPIO, EXINT1 通道被屏蔽
- Bit<4>: VFOE-内部基准输出
 1: 内部基准电压输出使能, P65 作为模拟口, 输出电压根据 VREF<2: 0>选择
 0: 内部基准电压输出禁止, P65 作为普通 I/O
- Bit<3>: INT1EDG-P53 外部中断触发沿选择
 1: 上升沿触发
 0: 下降沿触发
- Bit<2>: INTOEDG-P60 外部中断触发沿选择
 1: 上升沿触发
 0: 下降沿触发
- Bit<1>: 未使用
- Bit<0>: 未使用

3.1.31 R1B0/TC1CON(TC1 控制寄存器)

0X1B0	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TC1CON	TC1EN	IPWM3E	PWM3E	IPWM1E	PWM1E	TC1PSR <2>	TC1PSR <1>	TC1PSR <0>
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: TC1EN-PWM1/3 定时器使能位

0: 禁止

1: 使能

Bit<6>: IPWM3E-IPWM3 输出使能位

0: IPWM3 禁止

1: IPWM3 使能

Bit<5>: PWM3E-PWM3 输出使能位

0: PWM3 禁止

1: PWM3 使能

Bit<4>: IPWM1E-IPWM1 输出使能位

0: IPWM1 禁止

1: IPWM1 使能

Bit<3>: PWM1E-PWM1 输出使能位

0: PWM1 禁止

1: PWM1 使能

Bit<2:0>: TC1PSR<2:0>-TC1 时钟分频器选择

TC1PSR2	TC1PSR1	TC1PSR0	TC1 分频比
0	0	0	1:1
0	0	1	1:2
0	1	0	1:4
0	1	1	1:8
1	0	0	1:16
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

3.1.32 R1B1/TC1PRDL (TC1 周期寄存器)

0X1B1	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TC1PRDL	TC1PRD <7>	TC1PRD <6>	TC1PRD <5>	TC1PRD <4>	TC1PRD <3>	TC1PRD <2>	TC1PRD <1>	TC1PRD <0>
读/写	R/W							
复位值	0	0	0	0	0	0	0	0

TC1 (PWM1、PWM3) 周期低位

3.1.33 R1B2/PWM1DTL (PWM1 占空比低位寄存器)

0X1B2	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM1DTL	DT1<7>	DT1<6>	DT1<5>	DT1<4>	DT1<3>	DT1<2>	DT1<1>	DT1<0>
读/写	R/W							
复位值	0	0	0	0	0	0	0	0

PWM1 占空比低位

3.1.34 R1B3/TC1PRDTH (TC1 周期占空比高位寄存器)

0X1B3	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TC1PRDTH	TC1PRD <9>	TC1PRD <8>	-	-	DT1<9>	DT1<8>	-	-
读/写	R/W	R/W	R	R	R/W	R/W	R	R
复位值	0	0	0	0	0	0	0	0

TC1 (PWM1、PWM3) 周期高位及 PWM1 占空比高位

3.1.35 R1B4/TC1CH(TC1 定时器高位寄存器)

0X1B4	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TC1CH	-	-	-	-	-	-	TC1C<9>	TC1C<8>
读/写	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

TC1 定时器计数值高位

3.1.36 R1B5/TC1CL(TC1 定时器低位寄存器)

0X1B5	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TC1CL	TC1C<7>	TC1C<6>	TC1C<5>	TC1C<4>	TC1C<3>	TC1C<2>	TC1C<1>	TC1C<0>
读/写	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	1

TC1 定时器计数值低位

3.1.37 R1B6/TC2CON(TC2 控制寄存器)

0X1B6	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TC2CON	TC2EN	IPWM4E	PWM4E	IPWM2E	PWM2E	TC2PSR <2>	TC2PSR <1>	TC2PSR <0>
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: TC2EN-PWM2/4 定时器使能位

0: 禁止

1: 使能

Bit<6>: IPWM4E-IPWM4 输出使能位

0: IPWM4 禁止

1: IPWM4 使能

Bit<5>: PWM4E-PWM4 输出使能位

0: PWM4 禁止

1: PWM4 使能

Bit<4>: IPWM2E-IPWM2 输出使能位

0: IPWM2 禁止

1: IPWM2 使能

Bit<3>: PWM2E-PWM2 输出使能位

0: PWM2 禁止

1: PWM2 使能

Bit<2:0>: TC2PSR<2:0>-TC2 时钟分频器选择

TC2PSR2<2>	TC2PSR<1>	TC2PSR<0>	TC2 分频比
0	0	0	1:1
0	0	1	1:2
0	1	0	1:4
0	1	1	1:8
1	0	0	1:16
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

3.1.38 R1B7/TC2PRDL (TC2 周期寄存器)

0X1B7	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TC2PRDL	TC2PRD <7>	TC2PRD <6>	TC2PRD <5>	TC2PRD <4>	TC2PRD <3>	TC2PRD <2>	TC2PRD <1>	TC2PRD <0>
读/写	R/W							
复位值	0	0	0	0	0	0	0	0

TC2 (PWM2、PWM4) 周期低位

3.1.39 R1B8/PWM2DTL (PWM2 占空比低位寄存器)

0X1B8	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM2DTL	DT2<7>	DT2<6>	DT2<5>	DT2<4>	DT2<3>	DT2<2>	DT2<1>	DT2<0>
读/写	R/W							
复位值	0	0	0	0	0	0	0	0

TC2 (PWM2) 占空比低位

3.1.40 R1B9/TC2PRDTH (TC2 周期占空比高位寄存器)

0X1B9	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TC2PRDTH	TC2PRD <9>	TC2PRD <8>	-	-	DT2<9>	DT2<8>	-	-
读/写	R/W	R/W	R	R	R/W	R/W	R	R
复位值	0	0	0	0	0	0	0	0

TC2 (PWM2、PWM4) 周期高位及 PWM2 占空比高位

3.1.41 R1BA/TC2CH(TC2 定时器高位寄存器)

0X1BA	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TC2CH	-	-	-	-	-	-	TC2C<9>	TC2C<8>
读/写	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

TC2 定时器计数值高位

3.1.42 R1BB/TC2CL(TC2 定时器低位寄存器)

0X1BB	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TC2CL	TC2C<7>	TC2C<6>	TC2C<5>	TC2C<4>	TC2C<3>	TC2C<2>	TC2C<1>	TC2C<0>
读/写	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	1

TC2 定时器计数值低位

3.1.43 R1BC/PWM3DTH(PWM3 占空比高位寄存器)

0X1BC	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM3DTH	-	-	-	-	-	-	DT3<9>	DT3<8>
读/写	R	R	R	R	R	R	R/W	R/W
复位值	0	0	0	0	0	0	0	0

PWM3 占空比高位

3.1.44 R1BD/PWM3DTL(PWM3 占空比低位寄存器)

0X1BD	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM3DTL	DT3<7>	DT3<6>	DT3<5>	DT3<4>	DT3<3>	DT3<2>	DT3<1>	DT3<0>
读/写	R/W							
复位值	0	0	0	0	0	0	0	0

PWM3 占空比低位

3.1.45 R1BE/PWM4DTH(PWM4 占空比高位寄存器)

0X1BE	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM4DTH	-	-	-	-	-	-	DT4<9>	DT4<8>
读/写	R	R	R	R	R	R	R/W	R/W

复位值	0	0	0	0	0	0	0	0
-----	---	---	---	---	---	---	---	---

PWM4 占空比高位

3.1.46 R1BF/PWM4DTL (PWM4 占空比低位寄存器)

0X1BF	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM4DTL	DT4<7>	DT4<6>	DT4<5>	DT4<4>	DT4<3>	DT4<2>	DT4<1>	DT4<0>
读/写	R/W							
复位值	0	0	0	0	0	0	0	0

PWM4 占空比低位

3.1.47 R1C6/PWMIS (PWM 端口映射控制寄存器)

0X1C6	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWMIS	IPWM4S	PWM4S	IPWM3S	PWM3S	IPWM2S	PWM2S	IPWM1S	PWM1S
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: IPWM4S-IPWM4 端口映射选择

- 0: 选择 P51 口输出
- 1: 选择 P62 口输出

Bit<6>: PWM4S-PWM4 端口映射选择

- 0: 选择 P63 口输出
- 1: 选择 P55 口输出

Bit<5>: IPWM3S-IPWM3 端口映射选择

- 0: 选择 P50 口输出
- 1: 选择 P61 口输出

Bit<4>: PWM3S-PWM3 端口映射选择

- 0: 选择 P62 口输出
- 1: 选择 P54 口输出

Bit<3>: IPWM2S-IPWM2 端口映射选择

- 0: 选择 P67 口输出
- 1: 选择 P65 口输出

Bit<2>: PWM2S-PWM2 端口映射选择

- 0: 选择 P61 口输出

1: 选择 P53 口输出

Bit<1>: IPWM1S-IPWM1 端口映射选择

0: 选择 P66 口输出

1: 选择 P64 口输出

Bit<0>: PWM1S-PWM1 端口映射选择

0: 选择 P60 口输出

1: 选择 P52 口输出

3.1.48 R1C7/DEADCON(死区控制寄存器)

0X1C7	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
DEADCON	DEADT2E	DEADT1E	DEAD2_SEL	DEAD1_SEL	DEAD2PSR <1>	DEAD2PSR <0>	DEAD1PSR <1>	DEAD1PSR <0>
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: DEADT2E-PWM2/4 死区调节使能控制位

0: 禁止

1: 使能

Bit<6>: DEADT1E-PWM1/3 死区调节使能控制位

0: 禁止

1: 使能

Bit<5>: DEAD2_SEL-PWM2/4 死区选择控制位

0: 选择 PWM2 使用死区功能

1: 选择 PWM4 使用死区功能

Bit<4>: DEAD1_SEL-PWM1/3 死区选择控制位

0: 选择 PWM1 使用死区功能

1: 选择 PWM3 使用死区功能

Bit<3:2>: DEAD2PSR<1:0>-DEAD2 时钟分频器选择

DEAD2PSR<1>	DEAD2PSR<0>	DEAD2PSR 分频比
0	0	1:1
0	1	1:2
1	0	1:4
1	1	1:8

Bit<1:0>: DEAD1PSR<1:0>-DEAD1 时钟分频器选择

DEAD1PSR<1>	DEAD1PSR<0>	DEAD1PSR 分频比

0	0	1:1
0	1	1:2
1	0	1:4
1	1	1:8

3.1.49 R1C8/PWMCON (PWM 控制寄存器)

0X1C8	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWMCON	PWMCAS	PWMCKS	-	-	INV2H	INV2L	INV1H	INV1L
读/写	R/W	R/W	R	R	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: PWMCAS-PWM1/2 级联使能位

0: 禁止

1: 使能 (PWM1 和 PWM2 级联为 20bits PWM)

Bit<6>: PWMCKS-PWM 时钟选择控制位

0: 指令时钟

1: 系统时钟

Bit<5:4>: 未使用

Bit<3>: INV2H-PWM2/4 取反控制位

0: 不取反

1: 取反 (由 DEAD2_SEL 位决定 PWM2/4)

Bit<2>: INV2L-IPWM2/4 取反控制位

0: 不取反

1: 取反 (由 DEAD2_SEL 位决定 IPWM2/4)

Bit<1>: INV1H-PWM1/3 取反控制位

0: 不取反

1: 取反 (由 DEAD1_SEL 位决定 PWM1/3)

Bit<0>: INV1L-IPWM1/3 取反控制位

0: 不取反

1: 取反 (由 DEAD1_SEL 位决定 IPWM1/3)

3.1.50 R1C9/DEADTO (死区时间控制寄存器 0)

0X1C9	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
DEADTO	DEADTO<7>	DEADTO<6>	DEADTO<5>	DEADTO<4>	DEADTO<3>	DEADTO<2>	DEADTO<1>	DEADTO<0>
读/写	R/W							
复位值	0	0	0	0	0	0	0	0

3.1.51 R1CA/DEADT1(死区时间控制寄存器 1)

0X1CA	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
DEADT1	DEADT1<7>	DEADT1<6>	DEADT1<5>	DEADT1<4>	DEADT1<3>	DEADT1<2>	DEADT1<1>	DEADT1<0>
读/写	R/W							
复位值	0	0	0	0	0	0	0	0

3.1.52 R1D6/INTE0(中断使能控制寄存器 0)

0X1D6	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
INTE0	-	-	ADIE	EX1IE	EXOIE	P6ICIE	P5ICIE	TCOIE
读/写	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: 未使用

Bit<6>: 未使用

Bit<5>: ADIE - AD 中断使能位

0: 禁止

1: 使能

Bit<4>: EX1IE - INT1 中断使能位

0: 禁止

1: 使能

Bit<3>: EXOIE - INTO 中断使能位

0: 禁止

1: 使能

Bit<2>: P6ICIE - P6IC 中断使能位

0: 禁止

1: 使能

Bit<1>: P5ICIE - P5IC 中断使能位

0: 禁止

1: 使能

Bit<0>: TCOIE - TCO 中断使能位

0: 禁止

1: 使能

3.1.53 R1D7/INTE1(中断使能控制寄存器 1)

0X1D7	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
INTE1	-	-	DT4IE	DT3IE	DT2IE	DT1IE	TC2IE	TC1IE
读/写	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: 未使用

Bit<6>: 未使用

Bit<5>: DT4IE - DT4 中断使能位

0: 禁止

1: 使能

Bit<4>: DT3IE - DT3 中断使能位

0: 禁止

1: 使能

Bit<3>: DT2IE - DT2 中断使能位

0: 禁止

1: 使能

Bit<2>: DT1IE - DT1 中断使能位

0: 禁止

1: 使能

Bit<1>: TC2IE - TC2 中断使能位

0: 禁止

1: 使能

Bit<0>: TC1IE - TC1 中断使能位

0: 禁止

1: 使能

3.1.54 R1DA/INTF0(中断标志寄存器 0)

0X1DA	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
INTF0	-	-	ADIF	EX1IF	EX0IF	P6ICIF	P5ICIF	TC0IF
读/写	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: 未使用

Bit<6>: 未使用

Bit<5>: ADIF - ADC 中断标志位

- 0: 未触发中断
1: 触发中断
Bit<4>: EX1IF - INT1 中断标志位
0: 未触发中断
1: 触发中断
Bit<3>: EX0IF - INT0 中断标志位
0: 未触发中断
1: 触发中断
Bit<2>: P6ICIF - P6IC 中断标志位
0: 未触发中断
1: 触发中断
Bit<1>: P5ICIF - P5IC 中断标志位
0: 未触发中断
1: 触发中断
Bit<0>: TCOIF - TC0 中断标志位
0: 未触发中断
1: 触发中断

3.1.55 R1DB/INTF1(中断标志寄存器 1)

0X1DB	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
INTF1	-	-	DT4IF	DT3IF	DT2IF	DT1IF	TC2IF	TC1IF
读/写	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

- Bit<7>: 未使用
Bit<6>: 未使用
Bit<5>: DT4IF - DT4 中断标志位
0: 未触发中断
1: 触发中断
Bit<4>: DT3IF - DT3 中断标志位
0: 未触发中断
1: 触发中断
Bit<3>: DT2IF - DT2 中断标志位
0: 未触发中断
1: 触发中断
Bit<2>: DT1IF - DT1 中断标志位

0: 未触发中断

1: 触发中断

Bit<1>: TC2IF - TC2 中断标志位

0: 未触发中断

1: 触发中断

Bit<0>: TC1IF - TC1 中断标志位

0: 未触发中断

1: 触发中断

3.1.56 R1FF/IAR(间接寻址寄存器)

0X1FF	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
IAR	IAR<7>	IAR<6>	IAR<5>	IAR<4>	IAR<3>	IAR<2>	IAR<1>	IAR<0>
读/写	R/W							
复位值	X	X	X	X	X	X	X	X

间接寻址寄存器并不是一个实际存在的寄存器，它的主要功能是作为间接寻址的指针。

任何以 R1FF 作为指针的指令，实际对应的地址是 R180 (RAM 选择寄存器) RSR<6:0>所指向的数据。

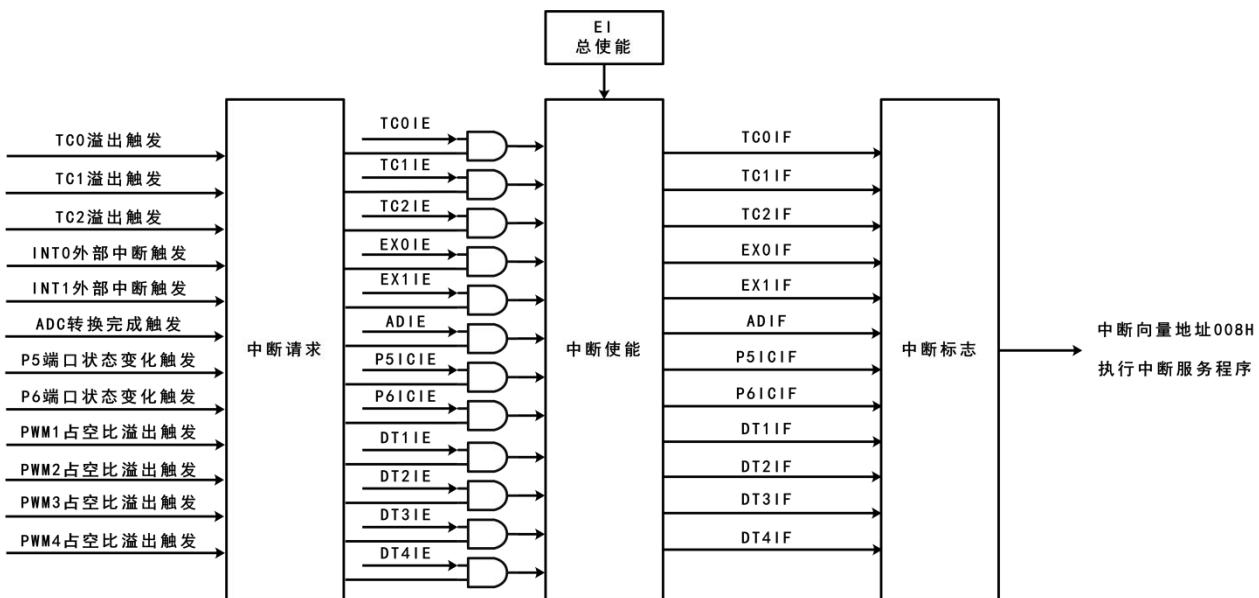
3.2 中断

JZ8P2615 具有 12 个中断源，无论是使用其中那一个中断，都必须使能总中断，即“EI”指令。中断向量地址固定为 008H。下面分别是每个中断的特性：

中断源	使能条件	中断标志
TC0 溢出中断	EI + TCOIE=1	TC0IF
TC1 溢出中断	EI + TC1IE=1	TC1IF
TC2 溢出中断	EI + TC2IE=1	TC2IF
INT0 外部中断	EI + EX0IE=1	EX0IF
INT1 外部中断	EI + EX1IE=1	EX1IF
ADC 转换完成中断	EI + ADIE=1	ADIF
P5 端口状态变化中断	EI + P5ICIE=1	P5ICIF
P6 端口状态变化中断	EI + P6ICIE=1	P6ICIF
PWM1 占空比溢出中断	EI + DT1IE=1	DT1IF
PWM2 占空比溢出中断	EI + DT2IE=1	DT2IF
PWM3 占空比溢出中断	EI + DT3IE=1	DT3IF
PWM4 占空比溢出中断	EI + DT4IE=1	DT4IF

R1DA/R1DB 为中断标志寄存器，它们记录了当某个中断产生中断请求后的中断标志位。

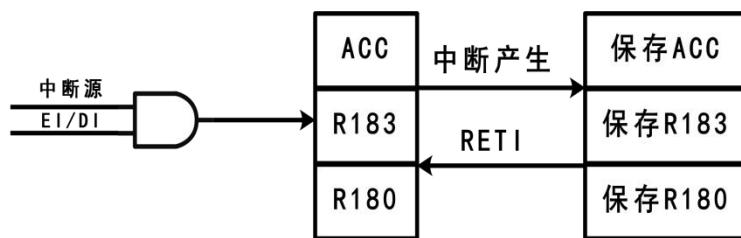
R1D6/R1D7 为中断使能控制寄存器，中断的允许与禁止在这两个寄存器中设置。总中断的允许是通过下“EI”指令，相反，总中断的禁止是通过下“DI”指令。当一个中断产生时，它的下一条指令的执行将从中断向量地址 008H 处执行。在离开中断服务程序之前相应的中断标志位必须清零，这样才能避免中断的误动作。



中断原理示意图

3.2.1 中断现场保护

在响应中断过程中，硬件自带中断保护功能，将 ACC、R183、R180 的内容保存起来，直到离开中断服务程序时，将被保存的值再重新载入 ACC、R183、R180，如此是为了避免在执行中断子程序时，有指令将 ACC、R183、R180 的值改变，导致返回主程序时发生错误。如下图所示：



中断现场保护示意图

3.3 复位

3.3.1 复位功能概述

JZ8P2615 系统提供 4 种复位方式：

- POR 上电复位
- RESET 脚输入低电平复位
- WDT 看门狗溢出复位
- LVR 低电压复位

以上任意一种复位发生时，所有的系统寄存器初始化到复位值，程序停止运行，同时程序计数器 PC 清零。复位结束后，系统从向量 0000H 处重新开始运行。

任何一种复位情况都需要一定的响应时间，系统复位机制能够保证 MCU 的可靠复位。不同类型的振荡器，完成复位所需要的时间也不同。因此，VDD 的上升速度和不同振荡器的起振时间都是不固定的。RC 振荡器的起振时间最短，晶体振荡器的起振时间则较长。在用户终端使用的过程中，应注意考虑应用场景对上电复位时间的要求。

3.3.2 POR 上电复位

上电复位与 LVR 操作密切相关。系统上电的过程呈逐渐上升的曲线形式，需要一定时间才能达到正常电平值。

- 上电：系统检测到电源电压上升并等待其稳定；
- 系统初始化：所有的系统寄存器被置为初始值；
- 振荡器开始工作：振荡器开始提供系统时钟；
- 执行程序：上电结束，程序开始运行；

上电复位时间由 OPTION 中的【复位时间】选择决定，如下表所示：

PWRT 与 WDT	复位建立时间
PWRT=WDT	4. 5ms (跟随看门狗复位时间)
PWRT=WDT	18ms (跟随看门狗复位时间)
PWRT=WDT	72ms (跟随看门狗复位时间)
PWRT=WDT	288ms (跟随看门狗复位时间)
PWRT≠WDT	140us (独立固定复位时间)

3.3.3 WDT 看门狗复位

看门狗复位是系统的一种保护设置。在正常状态下，由程序将看门狗定时器清零。若出错，系统处于未知状态，看门狗定时器溢出，此时系统复位。看门狗复位后，系统重启进入正常状态。

- 看门狗定时器状态：系统检测看门狗定时器是否溢出，若溢出，则系统复位；
- 系统初始化：所有的系统寄存器被置为初始化默认值；
- 振荡器开始工作：振荡器开始提供系统时钟；
- 执行程序：上电结束，程序开始运行；

看门狗唤醒的说明：

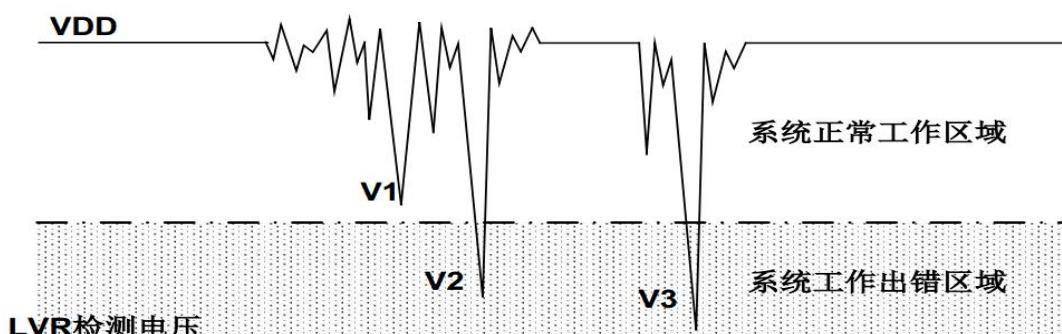
看门狗复位在空闲模式和睡眠模式下都可以复位，系统复位后从地址 0X00 开始执行程序，用户可以判断 R183 (STATUS) 寄存器 Bit4 的时间溢出位，如果为 WDT 溢出则可以判断为是看门狗复位，执行对应的唤醒子程序。注意，看门狗唤醒实质为看门狗复位的特殊应用。

看门狗定时器应用注意事项：

- ◆ 对看门狗清零之前，检查 I/O 口的状态和 RAM 可增强程序的可靠性；
- ◆ 不能在中断中对看门狗清零，否则无法侦测到主程序跑飞的状况；
- ◆ 程序中应该只在主程序中有一次清看门狗的动作，这种架构能够最大限度的发挥看门狗的保护功能。

3.3.4 LVR 低电压复位

掉电复针对外部因素引起的系统电压跌落情形（例如，干扰或外部负载的变化），掉电可能会引起系统工作状态不正常或程序执行错误。



电压跌落可能会进入系统死区。系统死区意味着电源不能满足系统的最小工作电压要求。上图是一个典型的掉电复位示意图。图中，VDD 受到严重的干扰，电压值降的非常低。虚线

以上区域系统正常工作，在虚线以下的区域内，系统进入未知的工作状态，这个区域称作死区。当 VDD 跌至 V1 时，系统仍处于正常状态；当 VDD 跌至 V2 和 V3 时，系统进入死区，则容易导致出错。以下情况系统可能进入死区：

DC 运用中：

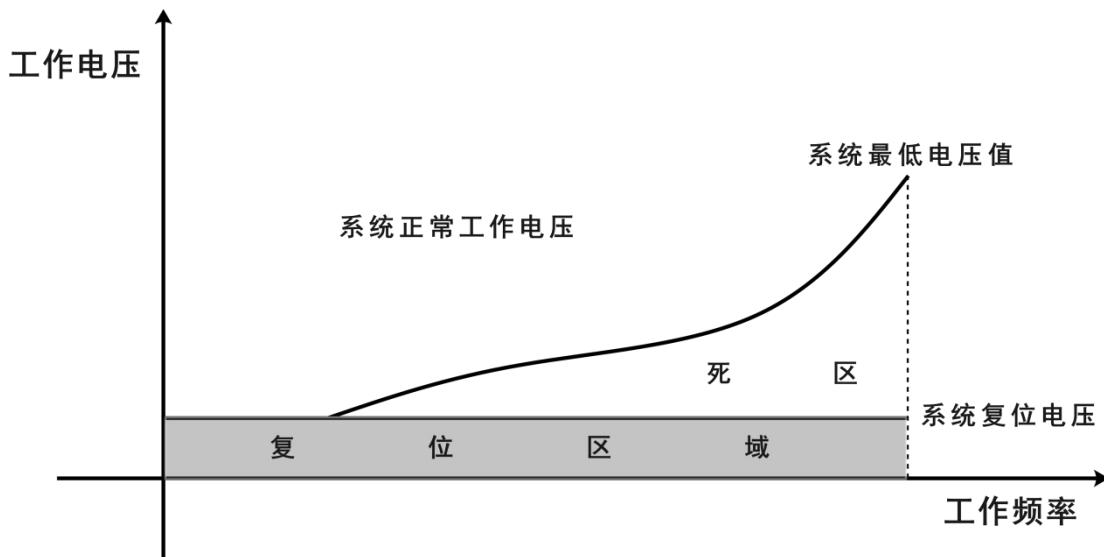
DC 运用中一般都采用电池供电，当电池电压过低或单片机驱动负载时，系统电压可能跌落并进入死区。这时，电源不会进一步下降到 LVR 检测电压，因此系统维持在死区。

AC 运用中：

系统采用 AC 供电时，DC 电压值受 AC 电源中的噪声影响。当外部负载过高，如驱动马达时，负载动作产生的干扰也影响到 DC 电源。VDD 若由于受到干扰而跌落至最低工作电压以下时，则系统将有可能进入不稳定工作状态。在 AC 运用中，系统上、下电时间都较长。其中，上电时序保护使得系统正常上电，但下电过程却和 DC 运用中情形类似，AC 电源关断后，VDD 电压在缓慢下降的过程中易进入死区。

3.3.5 工作频率与 LVR 低压检测关系

为了改善系统掉电复位的性能，首先必须明确系统具有的最低工作电压值。系统最低工作电压与系统执行速度有关，不同的执行速度下最低工作电压值也不同。



如上图所示，系统正常工作电压区域一般高于系统复位电压，同时复位电压由低电压检测（LVR）电平决定。当系统执行速度提高时，系统最低工作电压也相应提高，但由于系统复位电压是固定的，因此在系统最低工作电压与系统复位电压之间就会出现一个电压区域，系统不能正常工作，也不会复位，这个区域即为死区。

为避免出现死区电压，在选择工作频率的时候，要选择相应的 LVR 复位电压点。如下表：

IRC 频率	振荡器倍频	Clocks 分频	LVR 复位电压点
IRC-8MHz	倍频	2 Clocks	LVR=2.7V
IRC-8MHz	不倍频	2 Clocks	LVR=2.4V
IRC-1MHz	倍频	2 Clocks	LVR=1.8V
IRC-1MHz	不倍频	2 Clocks	LVR=1.8V

注：1、工作频率=指令周期频率=IRC 频率+ Clocks 分频；2、此工作频率和 LVR 复位电压点的对应值，只是推荐值，用户在使用过程中，根据用于的具体应用场合可以适当的调整复位电压点。

3.4 工作模式

JZ8P2615 可以在 4 种工作模式下以不同的时钟频率工作，这些模式可以控制振荡器的工作、程序的执行以及模拟电路的功能损耗。

- 高速模式：系统时钟选择内部高速时钟，低速时钟正常工作；
- 低速模式：系统时钟选择内部低速时钟，高速时钟暂停工作；
- 空闲模式：系统时钟正常工作，系统其他部分进入睡眠（TC0、TC1 和 TC2 选择系统时钟可继续工作并可唤醒系统），还可通过 P5IWE, P6IWE, INTOWE, INT1WE, ADCWE 唤醒；
- 睡眠模式：所有功能暂停工作，系统进入睡眠，可通过TC0(P62输入时钟), P5IWE, P6IWE, INTOWE, INT1WE, ADCWE唤醒；

功能模块	高速模式	低速模式	空闲模式	睡眠模式
IHRC	运行	停止	运行	停止
ILRC	运行	运行	运行	停止
CPU 指令	执行	执行	停止	停止
TC0	可工作	可工作	可工作	可工作 (P62 输入时钟)
TC1	可工作	可工作	可工作	停止
TC2	可工作	可工作	可工作	停止
中断	全部有效	全部有效	全部有效 (TC0, TC1, TC2 选系统时钟)	TC0IE, P5ICIE, P6ICIE, ADIE, EX0IE, EX1IE
唤醒功能	-	-	(TC0, TC1, TC2 选系统时钟可 唤醒) P5IWE, P6IWE, INTOWE, INT1WE, ADCWE	TC0WE, P5IWE, P6IWE, INTOWE, INT1WE, ADCWE
看门狗	WDT 选项	WDT 选项	WDT 选项控制	WDT 选项控制

3.4.1 高速模式

高速模式是系统高速时钟工作模式，系统时钟源由高速 RC 振荡器提供。程序被执行。上电复位或任意一种复位触发后，系统进入高速模式执行程序。高速模式下，高速振荡器正常工作，功耗最大。

- ◆ 程序被执行，所有的功能都可控制；
- ◆ 系统速率为高速；
- ◆ 高速振荡器和内部低速振荡器都正常工作；
- ◆ 高速模式可以切换到低速模式；
- ◆ 从高速模式进入到睡眠模式，唤醒后返回到高速模式；
- ◆ 从高速模式进入到空闲模式，唤醒后返回到高速模式；

3.4.2 低速模式

低速模式为系统低速时钟工作模式。系统时钟源由低速 RC 振荡器提供。低速模式由 CPU 模式控制寄存器的 CLKMD 位控制。当 CLKMD=0 时，系统为高速模式；当 CLKMD=1 时，系统进入低速模式。进入低速模式后，系统不能自动禁止高速 RC 振荡器，必须通过 SPTHX=1 来禁止以减少功耗。

- ◆ 程序被执行，所有的功能都可控制；
- ◆ 系统速率为低速；
- ◆ 内部低速振荡器正常工作，高速振荡器停止工作。
- ◆ 低速模式可以切换到高速模式；
- ◆ 从低速模式进入到睡眠模式，唤醒后返回到低速模式；
- ◆ 从低速模式进入到空闲模式，唤醒后返回到低速模式；

3.4.3 空闲模式

空闲模式是另外的一种理想状态。在睡眠模式下，所有的功能和硬件设备都被禁止，但在空闲模式下，系统时钟保持工作，空闲模式下的功耗大于睡眠模式下的功耗。空闲模式下，不执行程序，但具有唤醒功能的 TCO，TC1，TC2，P5IWE，P6IWE，INTOWE，INT1WE，ADCWE 仍正常工作，定时器 TCO，TC1 和 TC2 的时钟源为仍在工作的系统时钟。由系统时钟及状态控制寄存器的 IDLE 位决定是否进入空闲模式，当 IDLE=1，执行 SLEEP 后进入空闲模式。

- ◆ 程序停止执行，所有的功能被禁止；
- ◆ 具有唤醒功能的模块正常工作；
- ◆ 系统时钟正常工作；
- ◆ 由高速模式进入到空闲模式，被唤醒后返回到高速模式；
- ◆ 由低速模式进入到空闲模式，被唤醒后返回到低速模式；
- ◆ 空闲模式下的唤醒方式为 P5IWE，P6IWE，INTOWE，INT1WE，ADCWE；
- ◆ 空闲模式下 TCO、TC1 和 TC2 功能仍然有效；

3.4.4 睡眠模式

睡眠模式是系统的理想状态，不执行程序，振荡器也停止工作。整个芯片的功耗低于 1uA。睡眠模式可以由 TCO（P62 输入时钟），P5IWE，P6IWE，INTOWE，INT1WE，ADCWE 唤醒。从高

速模式或者低速模式进入睡眠模式，被唤醒后将返回到对应模式。由系统时钟及状态控制寄存器的 IDLE 位控制是否进入睡眠模式，当 IDLE=0，执行 SLEEP 后进入睡眠模式。

- ◆ 程序停止执行，所有的功能被禁止；
- ◆ 所有的振荡器，包括外部高速振荡器、内部高速振荡器和内部低速振荡器都停止工作；
- ◆ 功耗低于 1uA；
- ◆ 由高速模式进入到睡眠模式，被唤醒后返回到高速模式；
- ◆ 由低速模式进入到睡眠模式，被唤醒后返回到低速模式；
- ◆ 睡眠模式下的唤醒方式为 TCO (P62 输入时钟)，P5IWE，P6IWE，INTOWE，INT1WE，ADCWE；

3.5 系统时钟

JZ8P2615 内部集成了 2 种振荡器，高速 RC 振荡器 IHRC 和低速 RC 振荡器 ILRC，可以通过 R188/CPUCON 寄存器实现系统时钟切换高低速振荡器。

3.5.1 内部 RC 振荡器

JZ8P2615 提供内部 IHRC 频率可配置功能，频率默认值为 4MHz。

内部 IHRC 振荡器包含 1M/3.4M/4.8M/5.4M/6M/8MHz 六种频率值。通过设置 OPTION 的配置位，可选择 IHRC 工作频率，下面是它们的对应关系：

RCM	IRC 频率
1M	IHRC 频率选为 1MHz
3.4M	IHRC 频率选为 3.4MHz
4.8M	IHRC 频率选为 4.8MHz
5.4M	IHRC 频率选为 5.4MHz
6M	IHRC 频率选为 6MHz
8M	IHRC 频率选为 8MHz

JZ8P2615 提供了多种分频选择，可以在 OPTION 中选择，适用于更多的场合。如下表：

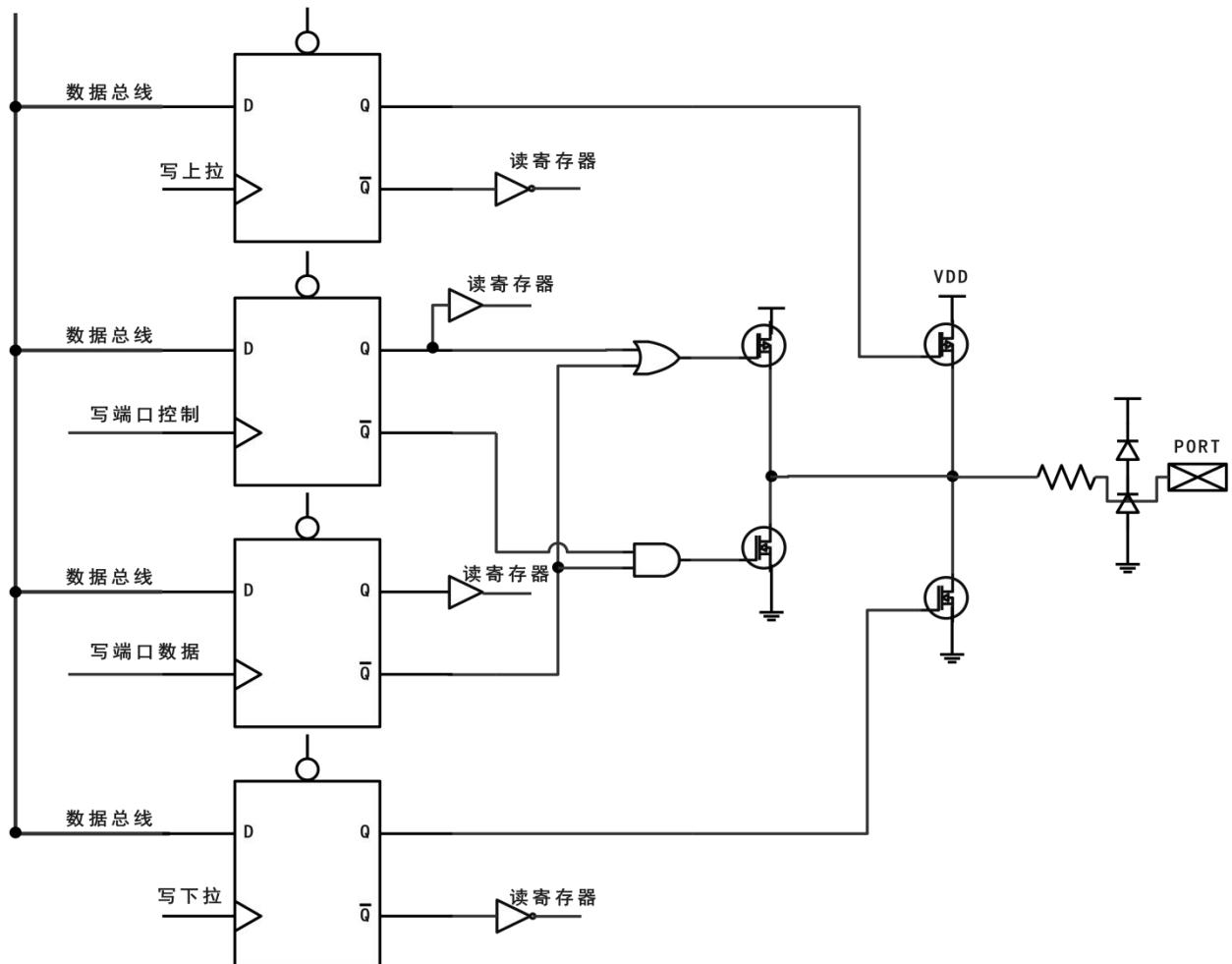
Clocks	Clocks 分频
2clock	分频为 2clock
4clock	分频为 4clock
8clock	分频为 8clock
16clock	分频为 16clock
32clock	分频为 32clock

3.6 I/O 端口

JZ8P2615 有 2 组双向 I/O 端口，共 14 个输入，14 个输出，大部分 I/O 可以复用为其它功能。
 14 个可编程上拉 I/O 引脚：P50~P55, P60~P67；
 14 个可编程下拉 I/O 引脚：P50~P55, P60~P67；
 14 个可 OPTION 选择驱动增强 I/O 引脚：P50~P55, P60~P67（P63 拉电流增强不可用）；
 14 个可编程唤醒 I/O 引脚：P50~P55, P60~P67；
 8 个可编程弱驱动 I/O 引脚：P60~P67；
 8 个可编程漏极开路 I/O 引脚：P60~P67；

3.6.1 GPIO 内部结构图

以下内部结构图仅供参考理解，并不代表实际电路。



I/O 控制寄存器/数据寄存器/上拉/下拉结构电路

3.6.2 端口状态变化唤醒

JZ8P2615 包含 14 个可编程端口状态变化唤醒 I/O: P50~P55, P60~P67。芯片执行“SLEEP”指令可以进入到睡眠模式或者空闲模式。此时, CPU 不执行指令。端口状态变化唤醒可以通过程序选择继续原有的进程 (SLEEP 前执行 DI) 或执行相应的跳转 (SLEEP 前执行 EI), 需打开相应的中断使能控制, 端口状态变化唤醒后跳转到中断服务程序。

端口状态改变查询方式唤醒设置:

- 1、PORT 端口状态变化唤醒口设为输入;
- 2、可以根据需要选择唤醒口的内部上拉或下拉;
- 3、使能端口状态变化唤醒控制 P5IWE/P6IWE;
- 4、执行 DI 指令, 不进入中断地址口;
- 5、执行 “SLEEP” 指令, IDLE=0 进入睡眠模式或者 IDLE=1 进入空闲模式;
- 6、唤醒后, 执行 SLEEP 的下一条指令;

端口状态改变中断方式唤醒设置:

- 1、PORT 端口状态变化唤醒口设为输入;
- 2、可以根据需要选择唤醒口的内部上拉或下拉;
- 3、使能端口状态变化唤醒控制 P5IWE/P6IWE;
- 4、使能端口状态变化中断 P5ICIE/P6ICIE;
- 5、执行 “EI” 指令, 等待进入中断地址口;
- 6、执行 “SLEEP” 指令, IDLE=0 进入睡眠模式或者 IDLE=1 进入空闲模式;
- 7、唤醒后会进入中断地址口, 退出中断后, 执行 SLEEP 下一条指令;

3.6.3 端口施密特参数

JZ8P2615 端口的施密特特性, 表格如下 (仅作参考) :

端口	SMT	
P50~P55, P60~P67	0.25*VDD	0.5*VDD

以上参数仅做参考, 请以目标样机实测数据为准。

3.7 定时计数器

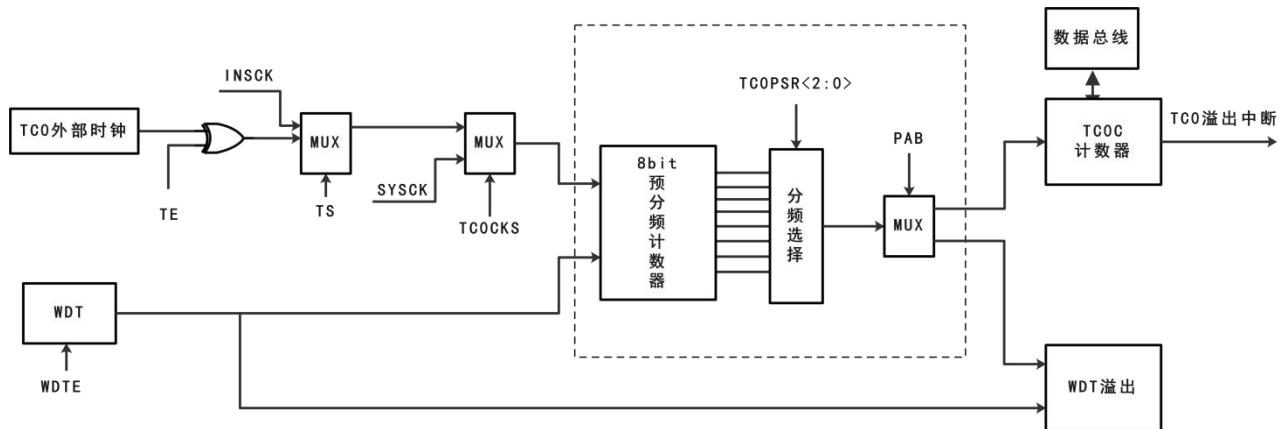
3.7.1 TCO 定时计数器

JZ8P2615提供一个8位定时计数器作为TC0和WDT的预分频器。预分频器在同一时间内仅供TC0或仅供WDT使用，且由TCOCON寄存器的PAB位决定预分频器的分频，TCOPSR<2:0>三位决定预分频比。在TC0 模式下每次TCOC被写入一个值，预分频寄存器就被清零。当预分频器分配到WDT模式，当执行“CWDT”或“SLEEP”指令时，WDT 和预分频寄存器的值被清零。如果预分频器先分配给TCC 然后分配给WDT，预分频计数器的内容将自动清除，反之亦然。

TC0 是一个 8Bit 上行计数器，只要有时钟就工作。时钟源既可以是内部指令时钟、系统时钟，也可以选择外部时钟（由 P62 引脚输入，触发沿可选），时钟到来计数器实现加 1。

TC0 计数溢出可以形成中断信号。

在 IDLE 模式下，TC0 中断可以唤醒电路，唤醒后可以选择进中断或者继续执行原程序，方法参考端口状态变化唤醒。在睡眠模式下，TC0 设置为 P62 外部输入时钟可以中断溢出并唤醒电路。



TC0 结构框图

3.7.1.1 TCO 定时设置说明

- 1、给 TCOC 寄存器赋初始值；
- 2、设置 TCOCON 寄存器的值（选择时钟源及预分频比）；
- 3、作为计数器使用，需要在 TCOCON 寄存器选择 TCO 信号源为外部输入信号；
- 4、若需要执行中断功能，须设置 INTE0 寄存器中的 TCOIE (Bit0) 为 1，并执行 EI 指令；

5、系统执行中断服务程序将自动保存 ACC、STATUS 及 RSR 数据，执行 RETI 指令后，数据自动恢复，退出中断前要清除 TC0 中断标志位；

3.7.1.2 TC0 定时计算说明

TC0 定时功能通过写值到 TC0C 寄存器，给定时器赋初始值，定时器从初始值位置开始累加，直至定时器溢出产生中断。

TC0 定时时间计算公式（选择内部系统时钟）：

$$\text{TC0 定时时间} = (1/\text{Fosc}) \times (\text{TC0 分频}) \times (256 - \text{TC0 初始值})$$

示例：

Fosc=8 MHz，TC0 分频选择=8 分频，TC0 初始值=156；

$$\text{TC0 定时时间} = (1/8) \times (8) \times (256 - 156) = 100 \mu\text{s}$$

TC0 定时时间计算公式（选择外部输入时钟）：

$$\text{TC0 定时时间} = (1/\text{外部输入时钟}) \times (\text{TC0 分频}) \times (256 - \text{TC0 初始值})$$

示例：

外部输入时钟=1 MHz，TC0 分频选择=4 分频，TC0 初始值=156；

$$\text{TC0 定时时间} = (1/1) \times (4) \times (256 - 156) = 400 \mu\text{s}$$

3.7.1.3 TC0 空闲模式唤醒说明

在空闲模式下，系统指令停止执行，具有唤醒功能的模块和系统时钟正常工作，其它功能被禁止。

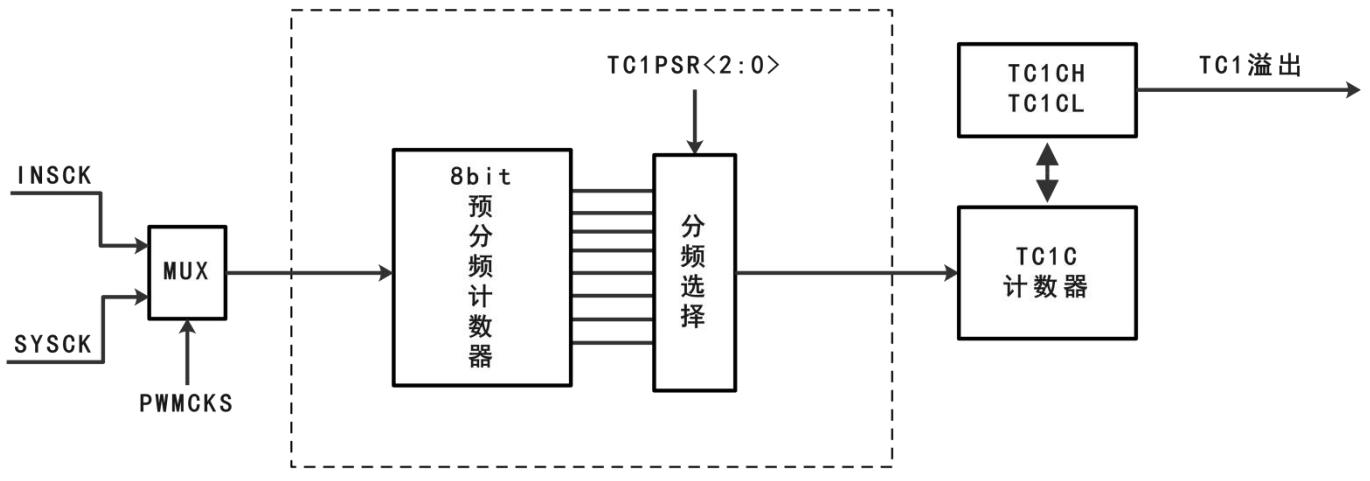
TC0 可以唤醒空闲模式，设置 R188/CPUCON 寄存器 Bit4 位 TCOWE 为 1，IDLE = 1 加上 SLEEP 指令系统进入空闲模式，TC0 定时器正常工作（选择系统时钟）。当 TC0 定时器溢出后，系统被唤醒。若使能 TCOIE 及 EI，则唤醒后进入中断，若执行 DI，则唤醒后执行下一条指令。

3.7.2 TC1 定时计数器

TC1 定时计数器提供一个8位预分频器，TC1CON 寄存器的 TC1PSR<2:0> 三位决定预分频比。在 TC1 模式下每次 TC1EN 使能，预分频寄存器就被清零。

TC1 是一个 10Bit 上行计数器。TC1 定时器需使能 TC1EN 才能工作，时钟源是内部指令时钟/内部系统时钟，每个时钟周期到来，计数器实现加 1。TC1 计数值与 TC1CH、TC1CL 寄存器设定值一致产生溢出，若使能 TC1IE 及 EI，系统跳转到对应的中断向量地址，执行中断服务程序。

在 IDLE 模式下，TC1 中断可以唤醒电路（时钟选择系统时钟），唤醒后可以选择进中断或者继续执行原程序，方法参考端口状态变化唤醒。



TC1 结构框图

3.7.2.1 TC1 10Bit 定时设置说明

- 1、给 **TC1CL**、**TC1CH** 寄存器赋初始值；
- 2、设置 **TC1CON** 寄存器，按需配置预分频比；
- 3、使能 **R1D7/INTE1** 寄存器的 **TC1IE** 打开中断使能，并执行 **EI** 指令；
- 4、使能 **TC1EN**，打开 **TC1** 定时器计数；
- 5、系统执行中断服务程序将自动保存 **ACC**、**STATUS** 及 **RSR** 数据，执行 **RETI** 指令后，数据自动恢复，退出中断前要清除 **TC1** 中断标志位；

3.7.2.2 TC1、TC2 级联 20Bit 定时设置说明

- 1、使能 **PWMCON** 寄存器 bit7 位 **PWMCAS**；
- 2、给 **TC1CL**、**TC1CH**、**TC2CL**、**TC2CH** 寄存器赋初始值；
- 3、设置 **TC1CON** 寄存器预分频比；
- 4、使能 **R1D7/INTE1** 寄存器的 **TC1IE** 打开中断使能，并执行 **EI** 指令；
- 5、使能 **TC1EN**，打开 **TC1** 定时器计数；
- 6、系统执行中断服务程序将自动保存 **ACC**、**STATUS** 及 **RSR** 数据，执行 **RETI** 指令后，数据自动恢复，退出中断前要清除 **TC1** 中断标志位；

3.7.2.3 TC1 定时计算说明

TC1 定时功能通过写值到 **TC1CL**、**TC1CH** 寄存器，时器从初始值 0x01 开始累加，直至定时器计数值与 **TC1CL**、**TC1CH** 寄存器值匹配，则溢出执行中断服务程序。

TC1 定时时间计算公式（选择 10Bit 计数器模式）：

$$\text{TC1 定时时间} = (1/\text{Fosc}) \times (\text{TC1 分频}) \times (\text{TC1C} - 1)$$

示例：

Fosc=8 MHz, TC1 分频选择=8 分频, TC1C 值=512;

$$\text{TC1 定时时间} = (1/8) \times (8) \times (512 - 1) = 511\text{us}$$

TC1 定时时间计算公式（选择 20Bit 计数器模式）：

$$\text{TC1 定时时间} = (1/\text{Fosc}) \times (\text{TC1 分频}) \times (\text{TC1CH}, \text{TC1CL} - 1)$$

示例：

Fosc=1 MHz, TC1 分频选择=4 分频, TC1C 值=0X15A0=0D5536 (TC1CH=0X15, TC1CL=0XA0)；

$$\text{TC1 定时时间} = (1/1) \times (4) \times (5536 - 1) = 22140\text{us}$$

3.7.2.4 TC1 空闲模式唤醒说明

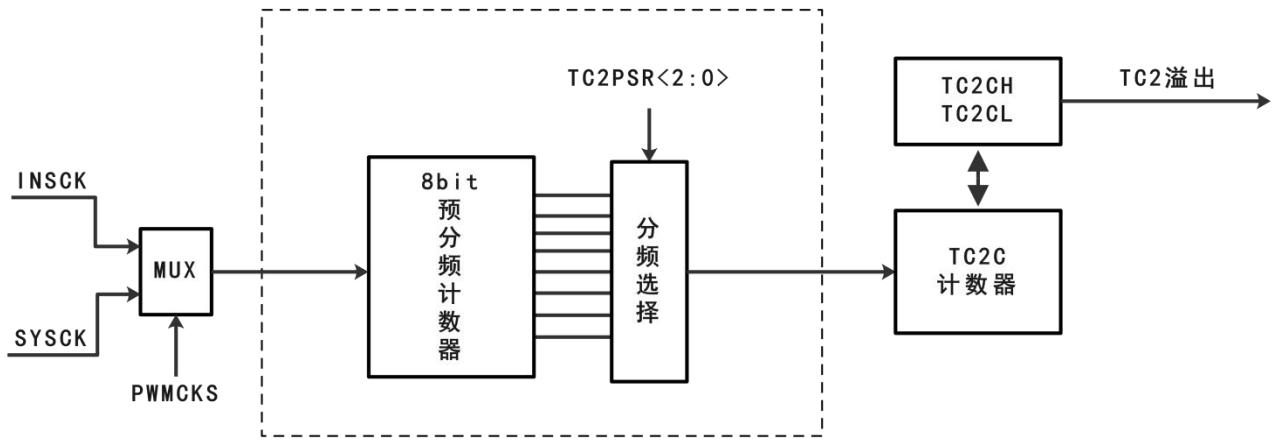
TC1 可以唤醒空闲模式，使能 R188/CPUCON 寄存器 Bit4 位 TC1TC2WE，选择 TC1 时钟源为系统时钟。IDLE = 1 加上 SLEEP 指令系统进入空闲模式，TC1 定时器正常工作。当 TC1 定时器溢出后，系统被唤醒。若使能 TC1IE 及 EI，则唤醒后进入中断，若执行 DI，则唤醒后执行下一条指令。

3.7.3 TC2 定时计数器

TC2 定时计数器提供一个8位预分频器，TC2CON寄存器的TC2PSR<2:0> 三位决定预分频比。在TC2模式下每次TC2EN使能，预分频寄存器就被清零。

TC2 是一个 10Bit 上行计数器。TC2 定时器需使能 TC2EN 才能工作，时钟源是内部指令时钟/内部系统时钟，每个时钟周期到来，计数器实现加 1。TC2 计数值与 TC2CH、TC2CL 寄存器设定值一致产生溢出，若使能 TC2IE 及 EI，系统跳转到对应的中断向量地址，执行中断服务程序。

在 IDLE 模式下，TC2 中断可以唤醒电路（时钟选择系统时钟），唤醒后可以选择进中断或者继续执行原程序，方法参考端口状态变化唤醒。



TC2 结构框图

3.7.3.1 TC2 10Bit 定时设置说明

- 1、给 TC2CL、TC2CH 寄存器赋初始值；
- 2、设置 TC2CON 寄存器，按需配置预分频比；
- 3、使能 R1D7/INTE1 寄存器的 TC2IE 打开中断使能，并执行 EI 指令；
- 4、使能 TC2EN，打开 TC2 定时器计数；
- 5、系统执行中断服务程序将自动保存 ACC、STATUS 及 RSR 数据，执行 RETI 指令后，数据自动恢复，退出中断前要清除 TC2 中断标志位；

3.7.3.2 TC2 16Bit 定时设置说明

参考 [3.7.2.2 TC1、TC2 级联 20Bit 定时设置说明](#)；

3.7.3.3 TC2 定时计算说明

TC2 定时功能通过写值到 TC2CL、TC2CH 寄存器，时器从初始值 0x01 开始累加，直至定时器计数值与 TC2CL、TC2CH 寄存器值匹配，则溢出执行中断服务程序。

TC2 定时时间计算公式（选择 10Bit 计数器模式）：

$$\text{TC2 定时时间} = (1/Fosc) \times (\text{TC2 分频}) \times (\text{TC2C} - 1)$$

示例：

Fosc=8 MHz, TC2 分频选择=8 分频, TC2C 值=512;

$$\text{TC2 定时时间} = (1/8) \times (8) \times (512 - 1) = 511\mu\text{s}$$

TC2 定时时间计算公式（选择 20Bit 计数器模式）：

$$\text{TC2 定时时间} = (1/Fosc) \times (\text{TC2 分频}) \times (\text{TC2CH}, \text{TC2CL} - 1)$$

示例：

Fosc=1 MHz, TC2 分频选择=4 分频, TC2C 值=0X15A0=0D5536 (TC2CH=0X15, TC2CL=0XA0);

$$\text{TC2 定时时间} = (1/1) \times (4) \times (5536 - 1) = 22140\text{us}$$

3.7.3.4 TC2 空闲模式唤醒说明

TC2 可以唤醒空闲模式，使能 R188/CPUCON 寄存器 Bit4 位 TC1TC2WE，选择 TC2 时钟源为系统时钟。IDLE = 1 加上 SLEEP 指令系统进入空闲模式，TC2 定时器正常工作。当 TC2 定时器溢出后，系统被唤醒。若使能 TC2IE 及 EI，则唤醒后进入中断，若执行 DI，则唤醒后执行下一条指令。

3.8 PWM 脉宽调制

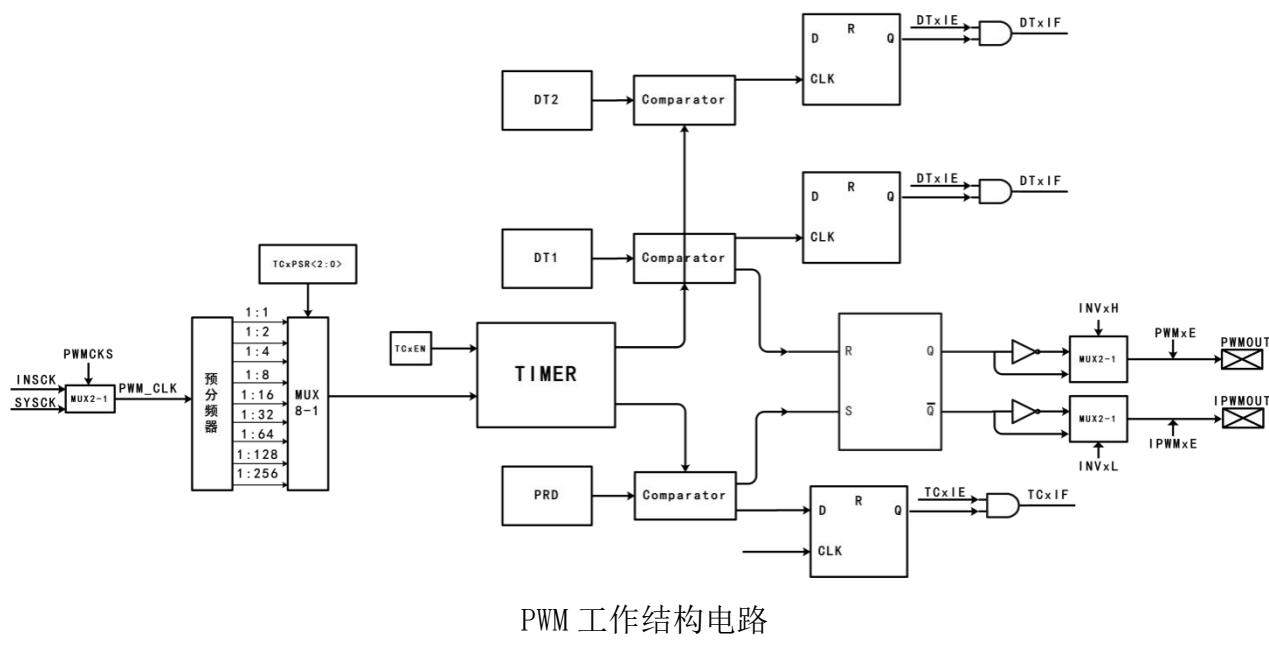
JZ8P2615 内置 4 路 10Bit PWM(PWM1/PWM3 共周期, PWM2/PWM4 共周期), 可映射选择输出端口, 可设置死区互补, 可级联成一路 20Bit PWM。PWM 模块内置 2 路 8Bit 预分频器, 可通过 TC1CON/TC2CON 寄存器选择分频比, PWM1/PWM3 共用一组计数器(TC1)及预分频器, PWM2/PWM4 共用另一组计数器(TC2)及预分频器, PWM 时钟源可配置为内部指令时钟和内部系统时钟。

PWM 带有周期溢出中断和占空比匹配中断, 使能后可跳转到中断服务程序。

在 IDLE(空闲模式)下, 时钟源选择内部系统时钟, 使能 TC1TC2WE + TC1IE 或 TC1TC2WE + TC2IE 均可唤醒系统。

3.8.1 PWM 内部结构与时序

以下内部结构图仅供参考理解, 并不代表实际电路。



PWM 工作结构电路

3.8.2 PWM 周期与占空比

PWM1/PWM3、PWM2/PWM4 提供一个带 8bit 可编程预分频的 10bit 时钟计数器, 作为 PWM 模块的波特率时钟发生器。可通过使能 PWM 控制寄存器中的 TCxEN, 使能计数器功能。通过 TCxPSR<2:0>控制位, 可进行计数器的预分频设置。INVxH 和 INVxL 控制输出口取反, PWMxE 和 IPWMxE 分别使能 PWM 功能和 PWM 互补功能。

PWM 周期通过写值到 TCxPRDL (低八位) 和 TCxPRDTH (高两位) 周期寄存器, 当计数器的值与 PRD 值相等, 在下一个递增周期发生如下事件:

- 计数器清零;

- 对应 PWM 输出引脚置高电平（IPWM 引脚置低电平）；
- 产生 PWM 周期溢出中断（若使能）；
- PWM 占空比由 PWMxDTL/TCxPRDTH 寄存器锁存到 DT/TIMER 比较寄存器；

PWM 周期计算公式：

$$\text{PWM 周期} = (\text{PRD}) \times (\text{PWM_CK}) \times (\text{PWM 分频})$$

示例：

PWMxRD=100, Fosc=8MHz, PWMCKS=1, PWM 分频选择=2 分频；

$$\text{PWM 周期} = (100) \times (1/8) \times (2) = 25 \mu\text{s}$$

PWM 占空比通过写值到 PWM 占空比寄存器，当计数器的值溢出清零时，PWMxDT 的值被锁存到 DT/TIMER 比较寄存器。当 DT/TIMER 比较寄存器的值与 TIMER 计数器的值相等时，PWM 输出引脚置为低电平。PWMxDT 的值可以在任何时候被写入，但 DT/TIMER 比较寄存器的值只有在周期溢出时写入：

PWM 占空比计算公式：

$$\text{PWM 占空比} = (\text{DT}) \times (\text{PWM_CK}) \times (\text{PWM 分频})$$

示例：

PWMxDT=50, Fosc=8MHz, PWMCKS=1, PWM 分频选择=2 分频；

$$\text{PWM 占空比} = (50) \times (1/8) \times (2) = 12.5 \mu\text{s}$$

3.8.3 20-Bits PWM 级联模式

PWM 级联模式使两个 10Bit PWM 功能组合成一个 20Bit PWM。通过 R1C8 PWM 控制寄存器的 PWMCAS 位使能，使能后通过级联 TC1 和 TC2 组合成 20Bit PWM。在这个模式里，必要的参数重新定义如下表所示：

20Bit PWM	DT(占空比)	PRD (周期)	TIME(定时器)
高 10 Bit	PWM2DT	TC2PRD	TC2
低 10 Bit	PWM1DT	TC1PRD	TC1

20Bit PWM 模式下的预分频器使用 TC1 的预分频，中断功能复用 TC1IE 和 DT1IE，波形输出引脚复用 PWM1 和 IPWM1 端口。

3.8.4 PWM 死区控制说明

JZ8P2615 的 PWM 模块带有死区控制、互补输出功能。

PWM1/PWM3 共用一组死区控制计数器，PWM2/PWM4 共用一组死区控制计数器，通过配置 R1C7/DEADCON(死区控制寄存器)的 bit<7:6>位使能死区功能，配置 bit<5:4>位分配死区计数器，配置 bit<3:0>位选择死区时钟的分频。R1C8/PWMCON(PWM 控制寄存器)的 bit<3:0>位 INVxH 为 PWMx 输出取反选项，INVxL 为 IPWMx 输出取反选项 (PWM1/PWM3 和 PWM2/PWM4 分别共用，依据 DEAD2_SEL、DEAD1_SEL 选择)；R1C9/DEADTO、R1CA/DEADT1 为死区时间控制寄存器，给死区时间控制寄存器赋值，当死区计数器计数到给定值，执行 PWM 高低电平转换操作，即为实际的死区时间。

3.8.5 PWM 空闲模式唤醒说明

在空闲模式下，CPU 指令停止执行，具有唤醒功能的模块和系统时钟正常工作，其它功能被禁止。

PWM 可以唤醒空闲模式，设置 TC1TC2WE 唤醒使能，选择时钟源为系统时钟 (SYSCK)。设置对应的周期或占空比中断使能，IDLE = 1+ SLEEP 指令系统进入空闲模式，PWM 定时器正常工作。

当满足对应中断条件，系统被唤醒，若使能 EI，则唤醒后进入中断，若使能 DI 则唤醒后执行下一条指令。

3.8.6 PWM 脉宽调制设置说明

- 1、根据需要设置 R1C8/PWMCON 寄存器：PWM 时钟源、PWM 级联及对应端口是否取反；
- 2、根据需要设置 R1B0/TC1CON 或 R1B6/TC2CON 寄存器：选择预分频比、使能 PWM/IPWM 输出；
- 3、根据需要设置 R1C6/PWMIS 寄存器：选择输出端口；
- 4、根据需要设置 R1C7/DEADCON、R1C9/DEADTO、R1CA/DEADT1 寄存器；
- 5、写 PWM 周期寄存器的值；
- 6、写 PWM 占空比寄存器的值；
- 7、根据需要设置中断使能位、唤醒位、清标志位；
- 8、使能相应 PWM 计数器 (TCxEN)；

9、触发中断后，如使能“EI”则芯片跳转到中断向量地址，如使能“DI”指令则执行下一条指令；

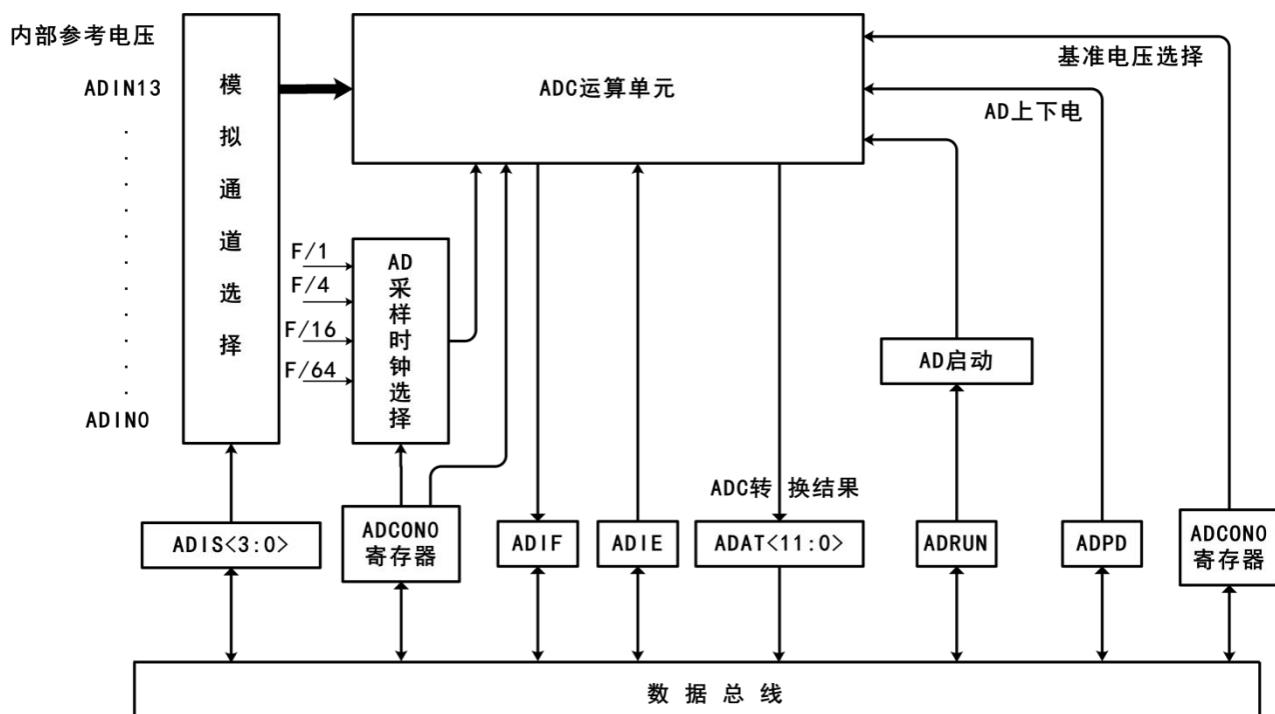
3.9 ADC 模数转换

JZ8P2615 ADC 模块提供一个 12 位精度的 SAR AD 转换器，包含 15 路模拟通道。

ADC 转换器采用逐次逼近式模数转换，结果存储到 R1A3/ADATH(ADC 转换结果高 8 位寄存器), R1A4/ADATL(ADC 转换结果低 8 位寄存器), R1A5/ADIS(AD 采样口使能及 AD 高 4 位寄存器)结果寄存器中，通过 ADCON0、ADCON1 控制寄存器设置通道选择、零点修调、内外部参考电压源、采样时钟、ADC 启动及 ADC 功耗。

AD 转换完成可以进入中断，也可以用查询 R1A7/ADCON1 的 ADRUN 位来判断。

如果启动了 AD 唤醒功能，AD 转换的完成可以从睡眠模式或者空闲模式下唤醒。



AD 转换功能示意图

AD 采样时间计算方式：

从设置 ADRUN=1 起，完成一次 AD 采样的时间=ADC 采样保持周期+AD 转换时间

AD 转换时间：

AD 转换 1 个 bit 需要一个 TAD 时间，芯片内置 12bit 的 AD，转换时间则为 12 个 TAD。

AD 采样电压值计算：

$$\text{ADC 采样电压} = \frac{\text{采样值}}{4096} * \text{参考电压}$$

例：参考电压为内部基准 3V, 采样值为 0x800=2048

$$\text{ADC 采样电压} = \frac{2048}{4096} * 3 = 1.5V$$

3.9.1 ADC 模数转换设置说明

- 1、ADC 输入端口使能及模拟通道选择，设置 R1A0/P5ADE、R1A1/P6ADE、R1A5/ADIS 寄存器；
- 2、ADC 参考电压源、时钟预分频及参考电压选择，设置 R1A6/ADCON0、R1A7/ADCON1 寄存器；
- 3、如果需要用到中断功能，设置 ADIE=1，执行“EI”指令；
- 4、置“ADPD=1”开始 AD 供电电压；
- 5、调用 AD 精度校正子程序；
- 6、根据需要选择 IDLE/SLEEP 模式，设置 AD 唤醒功能，ADCWE=1；
- 7、置“ADRUN=1”开始 AD 转换；
- 8、等待中断或 ADRUN 被清 0，如果 AD 中断发生，则离开中断程序时需将 ADIF 清 0；
- 9、保存转换的结果。如果需要做多次 AD 转换，跳到步骤 7；

3.9.2 ADC 模数转换精度校正说明

- 1、完成 3.9.1 ADC 模数转换设置说明 1~4 步骤的基础上，使能 ADC 补偿校准 CALI；
- 2、设置 ADC 补偿电压极性 SIGN，先校正 ADC 正电压，再校正 ADC 负电压，每次校正 2LSB 的补偿幅度；
- 3、循环检测 AD 值，结果为“0”则结束 AD 精度校正，将 ADC 的“CALI”位置 0；

4. OPTION 配置表

CODE OPTION	选项	功能描述
看门狗	使能	看门狗 WDT 使能
	禁止	看门狗 WDT 禁止
Clocks 分频	2 Clocks	指令时钟分频选择 2 Clocks
	4 Clocks	指令时钟分频选择 4 Clocks
	8 Clocks	指令时钟分频选择 8 Clocks
	16 Clocks	指令时钟分频选择 16 Clocks
	32 Clocks	指令时钟分频选择 32 Clocks
IRC 频率	910KHz	IRC 频率选择 910KHz
	1M	IRC 频率选择 1M
	3.4M	IRC 频率选择 3.4M
	4.8M	IRC 频率选择 4.8M
	5.4M	IRC 频率选择 5.4M
	6M	IRC 频率选择 6M
	8M	IRC 频率选择 8M
振荡器倍频选项	使能	振荡器倍频功能 使能
	禁止	振荡器倍频功能 禁止
低压复位	LVR=1.2V	低压复位点选择 1.2V
	LVR=1.6V	低压复位点选择 1.6V
	LVR=1.8V	低压复位点选择 1.8V
	LVR=2.4V	低压复位点选择 2.4V
	LVR=2.7V	低压复位点选择 2.7V
	LVR=3.3V	低压复位点选择 3.3V
	LVR=3.6V	低压复位点选择 3.6V
	LVR=3.9V	低压复位点选择 3.9V
	禁止	禁止 LVR 功能，仅测试，不可用于量产
OTP 分页选择	使用 2K	OTP ROM 选择 2K 存储空间
	使用前 1K	OTP ROM 选择前 1K 存储空间
	使用后 1K	OTP ROM 选择后 1K 存储空间
代码加密	无加密	ROM 区数据无加密
	加密	ROM 区数据加密
复位端口上拉	使能	复位端口上拉功能 使能
	禁止	复位端口上拉功能 禁止
P63 端口	RST	P63 端口作 外部复位口
	GPI	P63 端口作 通用输入口
	GPIO	P63 端口作 通用输入输出口
驱动增强	使能	端口驱动增强功能 使能
	禁止	端口驱动增强功能 禁止

复位时间	PWRT=WDT=4. 5ms	复位建立时间=WDT 溢出时间（不分频） = 4. 5ms
	PWRT=WDT=18ms	复位建立时间=WDT 溢出时间（不分频） = 18ms
	PWRT=WDT=72ms	复位建立时间=WDT 溢出时间（不分频） = 72ms
	PWRT=WDT=288ms	复位建立时间=WDT 溢出时间（不分频） = 288ms
	PWRT=140us, WDT=4. 5ms	复位建立时间=140us, WDT 溢出时间（不分频）
	PWRT=140us, WDT=18ms	复位建立时间=140us, WDT 溢出时间（不分频）
	PWRT=140us, WDT=72ms	复位建立时间=140us, WDT 溢出时间（不分频）
	PWRT=140us, WDT=288ms	复位建立时间=140us, WDT 溢出时间（不分频）
ADC 采样保持时间	12TAD	ADC 采样保持时间选择 12TAD
	8TAD	ADC 采样保持时间选择 8TAD
	4TAD	ADC 采样保持时间选择 4TAD
	2TAD	ADC 采样保持时间选择 2TAD
ADC 采样值强制抬高 14 个最低有效位	禁止	禁止 ADC 采样值强制抬高 14 个最低有效位
	使能	使能 ADC 采样值强制抬高 14 个最低有效位
IRC 振荡器电压源选择	IRC 振荡器选择 LDO 电压	IRC 振荡器电压源选择 LDO 电压
	IRC 振荡器选择 VDD 电压	IRC 振荡器电压源选择 VDD 电压
HRC_VREFSEL	BG 过 BUFF 作为参考电压	带隙基准过 BUFF 作为参考电压
	BG 直接作为参考电压	带隙基准直接作为参考电压
BG_RSEL	By pass	带隙基准电阻未选择
	10K	带隙基准电阻选择 10K
	5K	带隙基准电阻选择 5K
	1K	带隙基准电阻选择 1K
封装脚位	16pin	芯片封装脚位选择 16 脚
	14pin	芯片封装脚位选择 14 脚

5. 指令集

指令	指令动作	标志位影响
ADD A, R	A+R→A	Z, C, DC
ADD R, A	A+R→R	Z, C, DC
AND A, R	A&R→A	Z
AND R, A	A&R→R	Z
CLRA	0→A	Z
CLR R	0→R	Z
INVA R	/R→A	Z
INV R	/R→R	Z
DA	A 寄存器调整为BCD值	C
DECA R	R-1→A	Z
DEC R	R-1→R	Z
DJA R	R-1→A, skip if zero	-
DJ R	R-1→R, skip if zero	-
INCA R	R+1→A	Z
INC R	R+1→R	Z
IJA R	R+1→A, skip if zero	-
IJ R	R+1→R, skip if zero	-
MOV R, A	A→R	-
MOV A, R	R→A	Z
MOV R, R	R→R	Z
OR A, R	A∨VR→A	Z
OR R, A	A∨VR→R	Z
SUB A, R	R-A→A	Z, C, DC
SUB R, A	R-A→R	Z, C, DC
XOR A, R	A⊕R→A	Z
XOR R, A	A⊕R→R	Z
BTC R, b	0→R(b)	-
BTS R, b	1→R(b)	-
JBTC R, b	if R(b)=0, skip	-
JBTS R, b	if R(b)=1, skip	-
LCR R	R(n)→R(n+1), R(7)→C, C→R(0)	C
LCA R	R(n)→A(n+1), R(7)→C, C→A(0)	C

RCR R	$R(n) \rightarrow R(n-1), R(0) \rightarrow C, C \rightarrow R(7)$	C
RCA R	$R(n) \rightarrow A(n-1), R(0) \rightarrow C, C \rightarrow A(7)$	C
SWAP R	$R(0-3) \leftrightarrow R(4-7)$	-
SWAPA R	$R(0-3) \rightarrow A(4-7), R(4-7) \rightarrow A(0-3)$	-
ADD A, k	$A+k \rightarrow A$	Z, C, DC
AND A, k	$A \& k \rightarrow A$	Z
MOV A, k	$k \rightarrow A$	-
OR A, k	$A \vee k \rightarrow A$	Z
SUB A, k	$k-A \rightarrow A$	Z, C, DC
XOR A, k	$A \oplus k \rightarrow A$	Z
CALL k	$PC+1 \rightarrow [SP], (Page, k) \rightarrow PC$	-
DI	禁止中断	-
EI	使能中断	-
JMP k	$K (Page, k) \rightarrow PC$	-
NOP	空指令	-
RET	[堆栈顶端] $\rightarrow PC$	-
RETI	[堆栈顶端] $\rightarrow PC$, 使能中断	-
RETL k	$k \rightarrow A, [堆栈顶端] \rightarrow PC$	-
SLEEP	$0 \rightarrow WDT$, 振荡器停止振荡 (睡眠模式)	T, P
CWDT	$0 \rightarrow WDT$	T, P
TBRD R	机器码 bit7~0 给 ACC 机器码 bit15~8 给 R (通用寄存器)	-

6. 电气特性

6.1 极限参数

工作温度.....	-40°C~85°C
存储温度.....	-65°C~150°C
输入电压.....	Vss-0.3V~Vdd+0.5V
输出电压.....	Vss-0.3V~Vdd+0.5V
工作电压.....	1.8V~5.5V

6.2 直流电气特性

($V_{DD} = 5V$, 工作温度=25°C, 除非另有情况说明)

符号	参数说明	条件	最小	典型	最大	单位
IRC1	IRC1 (校正后)	OPTION 选择 8MHz	-	8	-	MHz
IRC2	IRC2 (校正后)	OPTION 选择 6MHz	-	6	-	MHz
IRC3	IRC3 (校正后)	OPTION 选择 5.4MHz	-	5.4	-	MHz
IRC4	IRC4 (校正后)	OPTION 选择 4.8MHz	-	4.8	-	MHz
IRC5	IRC5 (校正后)	OPTION 选择 3.4MHz	-	3.4	-	MHz
IRC6	IRC6 (校正后)	OPTION 选择 1MHz	-	1	-	MHz
IRC7	IRC7 (校正后)	OPTION 选择 910KHz	-	910	-	KHz
IOH1	输出高电平驱动	$I_{OH}=4.4V$	5	7	9	mA
IOH2	输出高电平驱动增强	$I_{OH}=4.4V$	11	13	15	mA
IOL1	输出低电平驱动	$I_{OL}=0.6V$	11	13	15	mA
IOL2	输出低电平驱动增强	$I_{OL}=0.6V$	22	26	30	mA
IPH	上拉电流	上拉使能, 输入接地	80	90	100	μA
IPD	下拉电流	下拉使能, 输入接 VDD	80	90	100	μA
Isb1	关机电流 1	输入接 VDD, 输出悬空	-	-	1	μA
Isb2	关机电流 2	输入接 VDD, 输出悬空, WDT 使能	-	3	-	μA
Isb3	关机电流 3	输入接 VDD, 输出悬空, ADC 使能	-	430	-	μA
Iop1	工作电流 1 ($VDD=5V$)	IRC=8MHz 2clock	-	2.4	-	mA
Iop2	工作电流 2 ($VDD=5V$)	IRC=1MHz 2clock	-	0.8	-	mA
LVR	低电压复位 (1M 16CLOCK)	选择 LVR 复位点	$V_{LVR}-0.2$	V_{LVR}	$V_{LVR}+0.2$	V

6.3 AD 转换特性

($V_{DD} = 5V$, $V_{SS} = 0V$, 工作温度=25°C)

符号	参数说明	条件	最小	典型	最大	单位
V_{AREF}	模拟参考电压	$V_{AREF} - V_{ASS} \geq 2V$	2	-	V_{DD}	V
V_{ASS}			V_{SS}	-	V_{SS}	V
VAI	模拟输入电压	-	V_{ASS}	-	V_{AREF}	V
IAI1	I_{VDD}	$V_{AREF}=VDD=5V$ $V_{ASS}=0V$ FS ^{*1} =100KHz FIN ^{*1} =1KHz (VREF 来自内部 Vdd)	-	1000	1400	μA
	I_{VREF}		-	-	10	μA
IAI2	I_{VDD}	$V_{AREF}=VDD=5V$ $V_{ASS}=0V$ FS ^{*1} =100KHz FIN ^{*1} =1KHz (VREF 来自外部 VREF 引脚)	-	-	900	μA
	I_{VREF}		-	-	500	μA
RN	分辨率	-	-	12	-	Bits
TAD	ADC 周期时钟	$VDD = V_{AREF} = 5V$, $V_{ASS} = 0V$	1	-	-	μs
T_{SH}	采样和保持时间	$VDD=3\sim 5.5V$ $V_{ASS}=0V$, $Ta=25^{\circ}C$	4	-	-	μs
		$VDD=2.5\sim 3V$ $V_{ASS}=0V$, $Ta=25^{\circ}C$	16	-	-	μs
TCN	AD 转换时间	$VDD=2.5\sim 5.5V$, $V_{ASS}=0V$	14	-	24	TAD
TADD1	AD “ADRUN” 位置高开始第一个 TAD 之间的延时	$VDD=2.5\sim 5.5V$ $V_{ASS}=0V$	0.5	-	-	TAD
PSRR	供电电源抑制比	$V_{AREF}=2.5V$ $V_{ASS}=0V$ VIN ^{*1} =0V~2.5V	-	-	2	LSB

6.4 VREF 特性

($V_{DD} = 5V$, $V_{SS} = 0V$, $Ta = -40\sim 85^{\circ}C$)

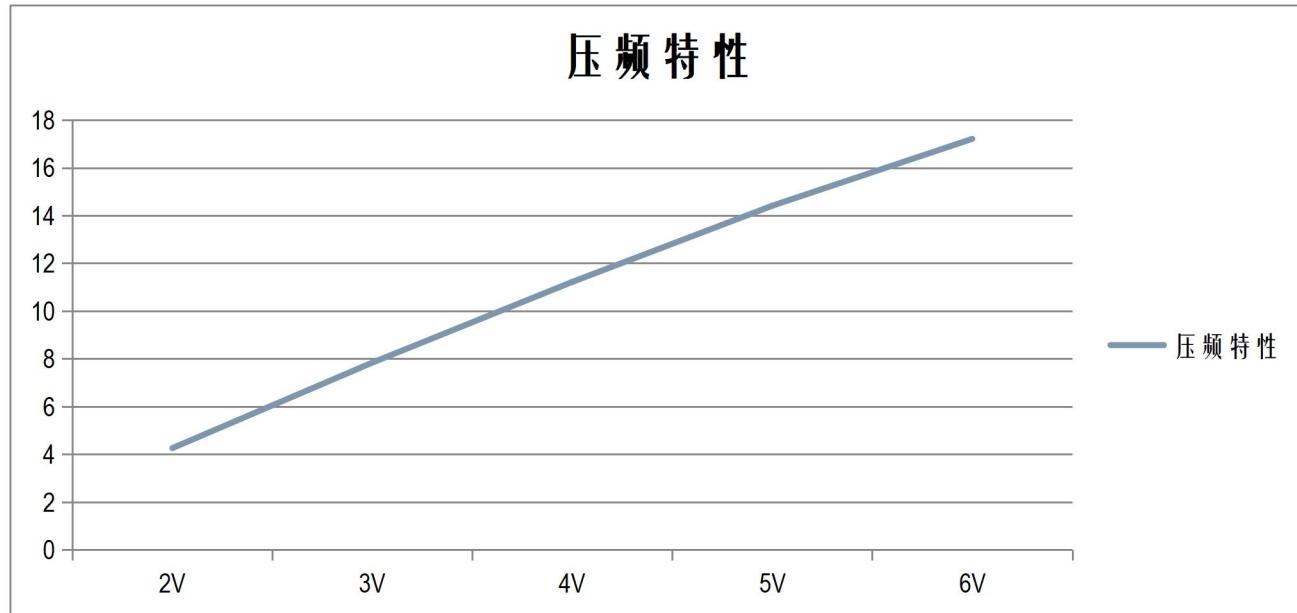
符号	参数说明	条件	最小	典型	最大	单位
VDD	供电电压	-	2.2	-	5.5	V
I_{VDD}	DC 供电电流	No load	-	-	250	μA
VREF	参考电压输出	2V, 3V, 4V	-	± 1	1.75	%
Warm up Time	参考电压准备时间	$VDD=VDD_{min}-5.5V$, Cload=19.2pf Rload=15.36KΩ	-	38	50	μs
VDDmin	最小供电电压	-	-	$VREF+0.2$	-	V

6.5 特性曲线图

本章所列的曲线图仅作设计参考,其中给出的部分数据可能超出了芯片指定的工作范围,为保证芯片的正常工作,请严格参照电气特性说明。

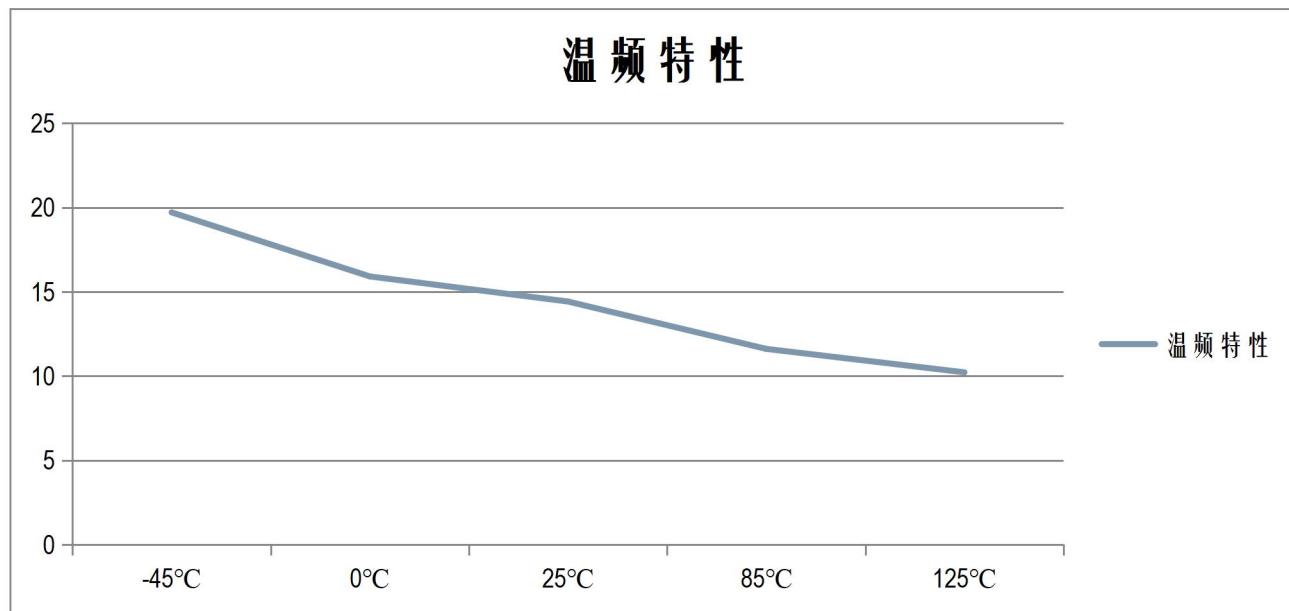
6.5.1 内部低速振荡器-压频特性曲线

工作温度在 25°C 条件下: (单位 KHz)



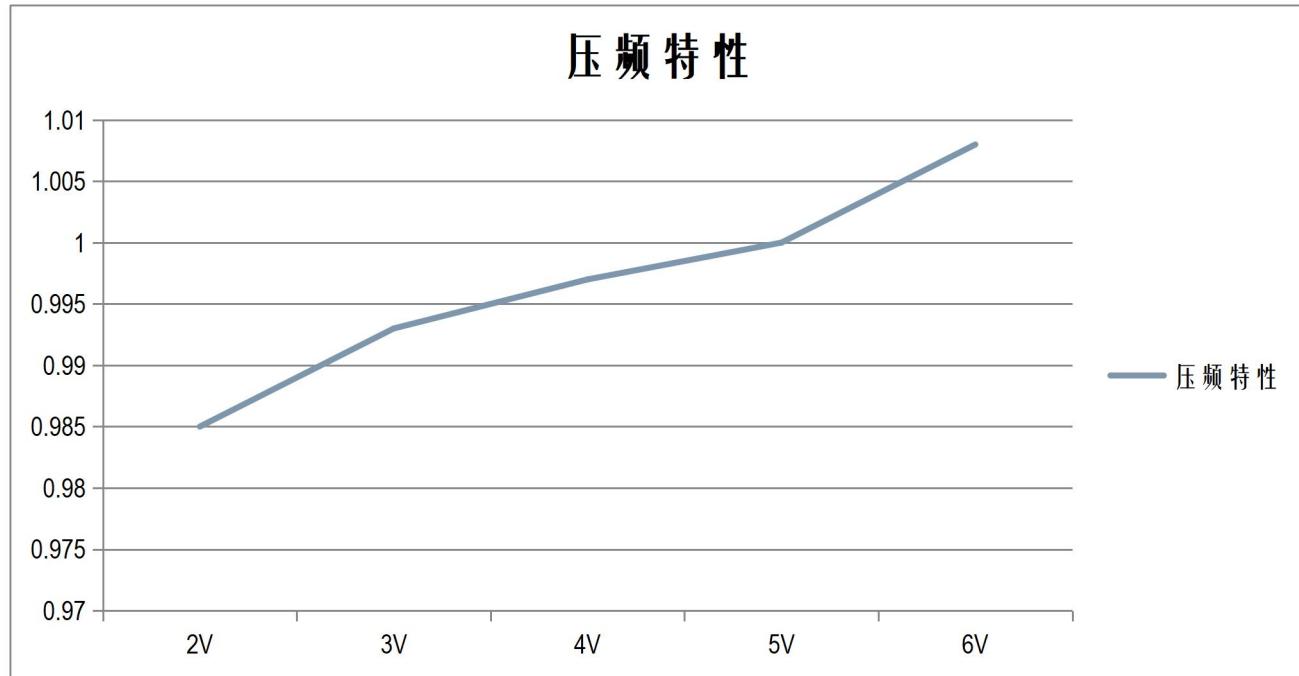
6.5.2 内部低速振荡器-温频特性曲线

工作电压在 5V 条件下: (单位 KHz)



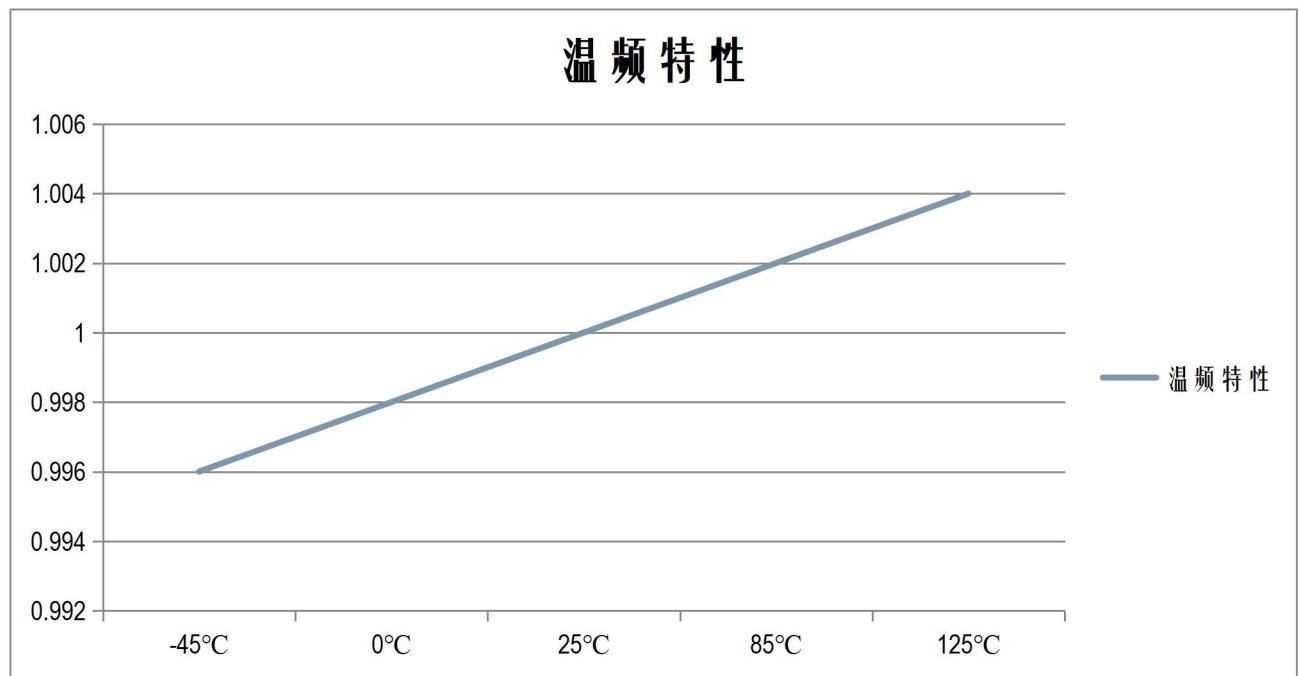
6.5.3 内部 1Mhz RC 振荡器-压频特性曲线

工作温度在 25°C 条件下：(单位 Mhz)



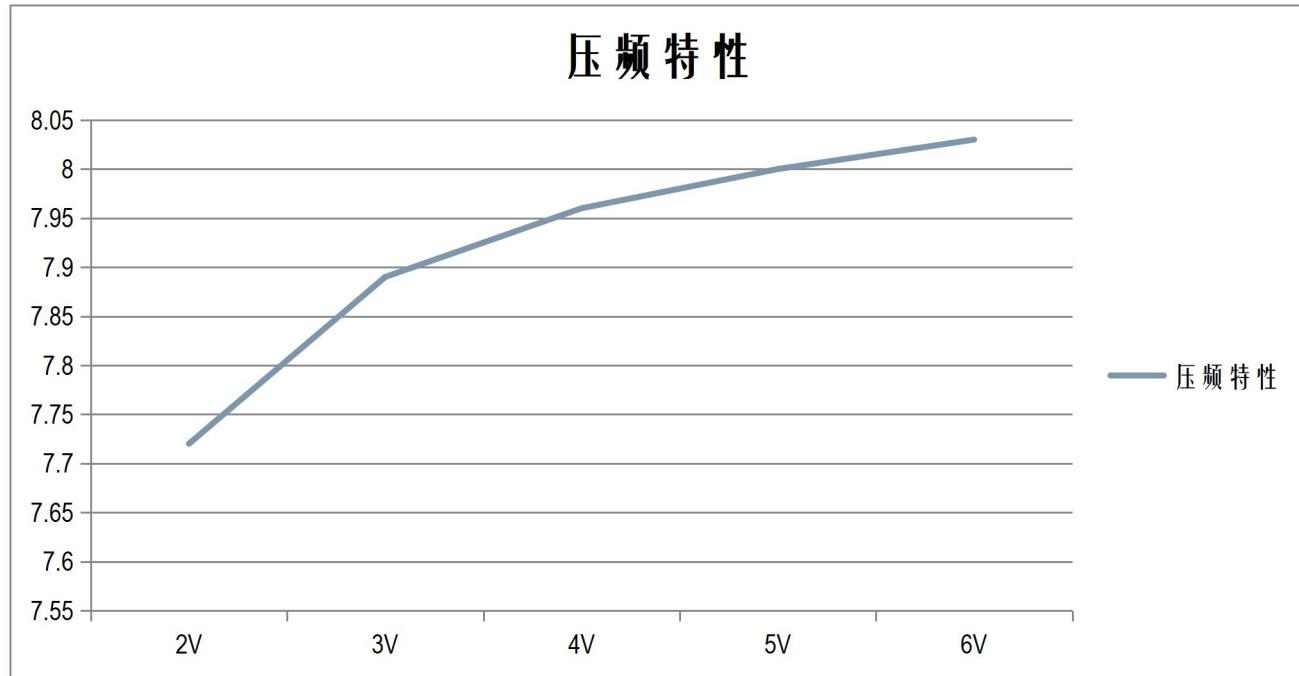
6.5.4 内部 1Mhz RC 振荡器-温频特性曲线

工作电压在 5V 条件下：(单位 Mhz)



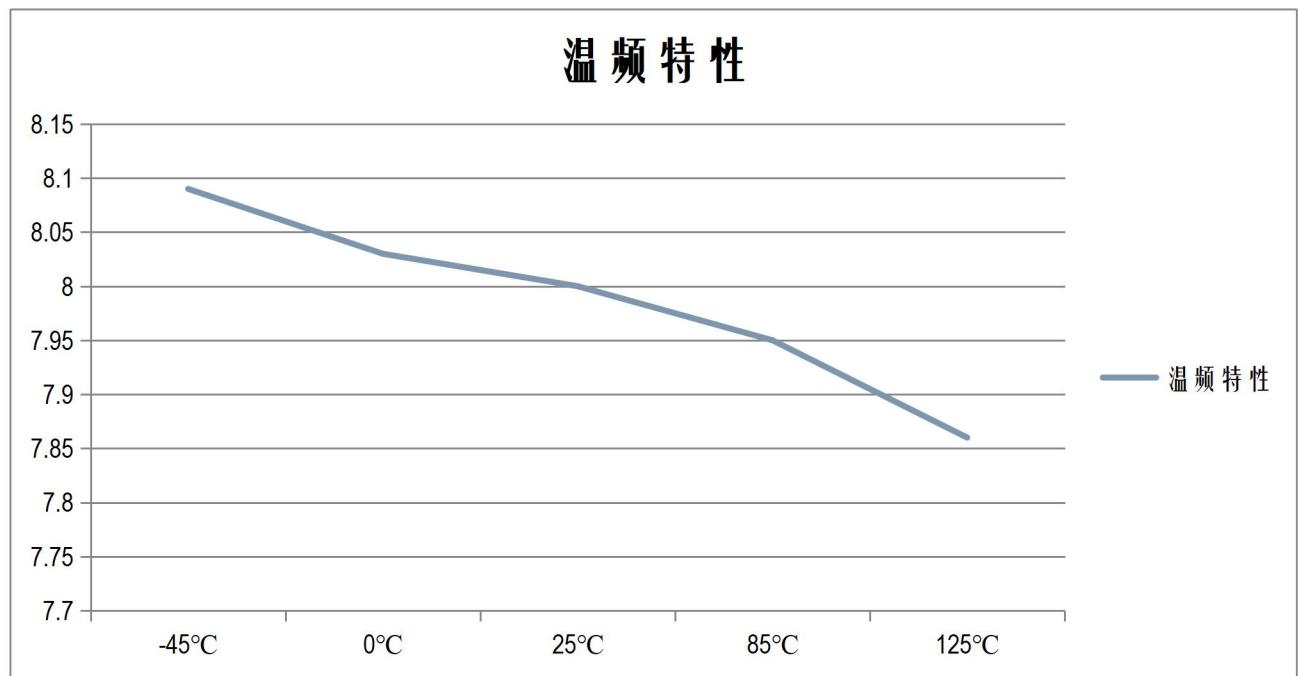
6.5.5 内部 8Mhz RC 振荡器-压频特性曲线

工作温度在 25°C 条件下：(单位 Mhz)



6.5.6 内部 8Mhz RC 振荡器-温频特性曲线

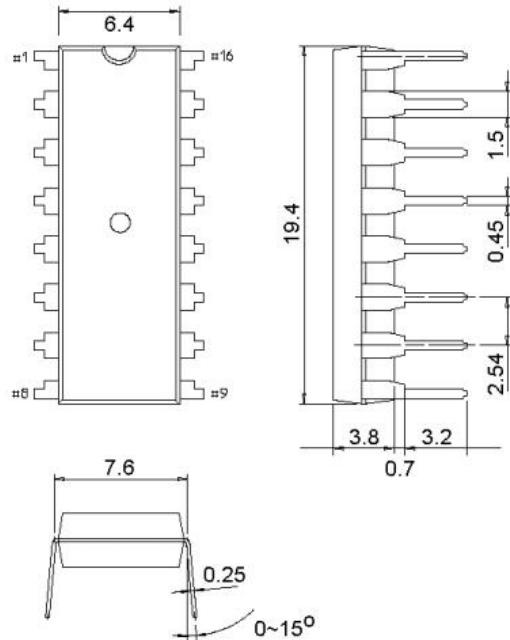
工作电压在 5V 条件下：(单位 Mhz)



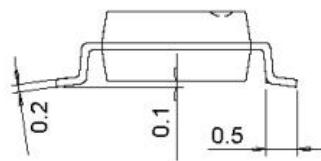
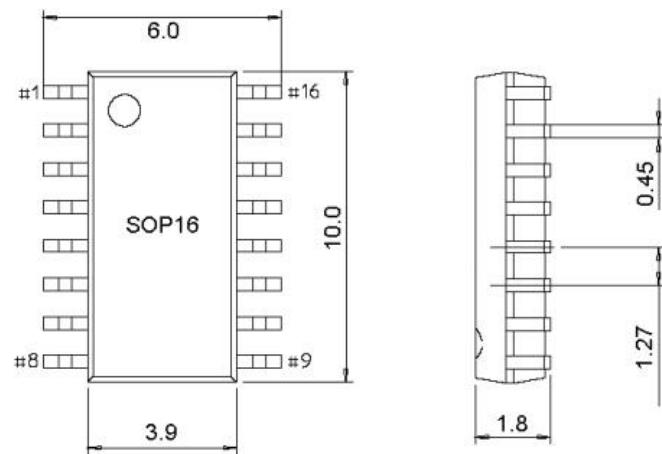
7. 封装尺寸

7.1 16PIN 封装尺寸

(单位: mm)

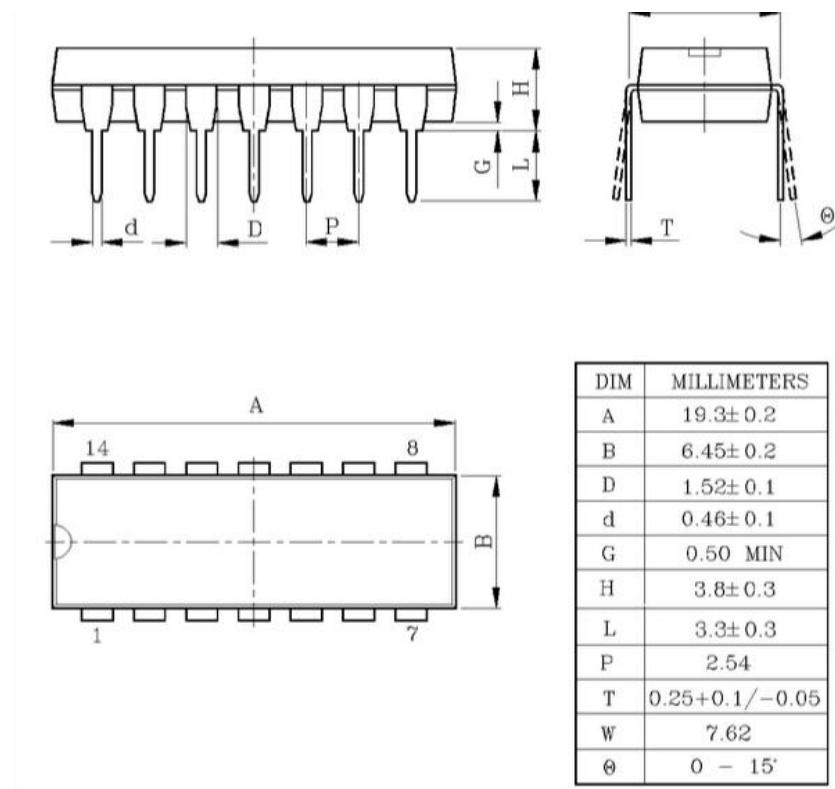


DIP16 封装尺寸

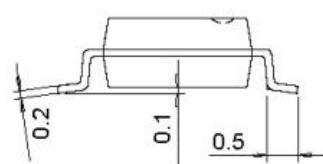
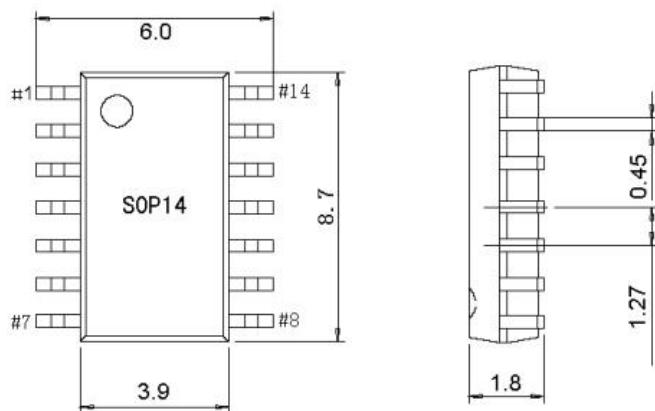


SOP16 封装尺寸

7.2 14PIN 封装尺寸



DIP14 封装尺寸



SOP14 封装尺寸