



# JZ8F8003

## 8 位 FLASH 微控制器

### 用户数据手册

版本号 V1.3



## 修改记录说明

版本号	修改说明	备注
V1.0	完成初稿	
V1.1	新增模块说明	
V1.2	调整格式	
V1.3	新增 QFN20 封装	

## 声明:

- 本资料内容，随产品的改进，会进行相应更新，恕不另行通知。使用本资料前请咨询我司销售人员，以保证本资料内容为最新版本。
- 请在本资料所记载的极限范围内使用本产品，因使用不当造成的损失，我司不承担其责任。
- 尽管本公司一向致力于提高产品质量与可靠性，但是半导体产品本身有一定的概率发生故障或错误工作，为防止因此类事故而造成的人身伤害或财产损失，请在使用过程中充分留心安全设计。
- 将本产品或者本资料出口海外时，应当遵守适用的进出口管制法律法规。
- 未经本公司许可，严禁以任何形式复制或转载本资料的部分或全部内容。
- 本资料测试数据仅供参考，实际数据以目标样机测试为准。



## 目录

<b>1 芯片简介</b> .....	<b>8</b>
1.1 功能特性.....	8
1.2 引脚分配.....	9
1.3 引脚说明.....	10
<b>2 存储器结构</b> .....	<b>12</b>
<b>3 寄存器说明</b> .....	<b>16</b>
3.1.1 0x80(RSR): RAM 地址选择寄存器.....	16
3.1.2 0x81(PCH): PC 高位地址寄存器(PCH).....	16
3.1.3 0x82(PCL): PC 低位地址寄存器(PCL).....	16
3.1.4 0x83(STATUS): 状态标志寄存器.....	17
3.1.5 0x84(TC0CON): TC0 控制寄存器.....	18
3.1.6 0x85(TC0C): TC0 寄存器、计数器.....	18
3.1.7 0x86(TBRDH): TBRD 查表指向高位寄存器.....	18
3.1.8 0x87(TBRDL): TBRD 查表指向低位及 EEPROM 地址寄存器.....	19
3.1.9 0x88(CPUCON): CPU 时钟模式选择寄存器.....	19
3.1.10 0x89(IRCCAL): IRC 频率修调寄存器.....	20
3.1.11 0x8A(PORT5): P5 端口数据寄存器.....	20
3.1.12 0x8B(PORT6): P6 端口数据寄存器.....	20
3.1.13 0x8C(PORT7): P7 端口数据寄存器.....	20
3.1.14 0x8D(P5CR): P5 端口控制寄存器.....	20
3.1.15 0x8E(P6CR): P6 端口控制寄存器.....	20
3.1.16 0x8F(P7CR): P7 端口控制寄存器.....	20
3.1.17 0x90(P5PHCR): P5 上拉控制寄存器.....	20
3.1.18 0x91(P6PHCR): P6 上拉控制寄存器.....	21
3.1.19 0x92(P7PHCR): P7 上拉控制寄存器.....	21
3.1.20 0x93(P5PDCR): P5 下拉控制寄存器.....	21
3.1.21 0x94(P6PDCR): P6 下拉控制寄存器.....	21
3.1.22 0x95(P7PDCR): P7 下拉控制寄存器.....	21
3.1.23 0x96(P6ODCR): P6 漏极开路控制寄存器.....	21
3.1.24 0x97(P5IWE): P5 端口变化中断、唤醒使能控制寄存器.....	22
3.1.25 0x98(P6IWE): P6 端口变化中断、唤醒使能控制寄存器.....	22
3.1.26 0x99(P7IWE): P7 端口变化中断、唤醒使能控制寄存器.....	22
3.1.27 0x9A(P5HDCR): P5 高拉电流控制寄存器.....	22
3.1.28 0x9B(P6HDCR): P6 高拉电流控制寄存器.....	22
3.1.29 0x9C(P7HDCR): P7 高拉电流控制寄存器.....	23
3.1.30 0x9D(P5HSCR): P5 高灌电流控制寄存器.....	23
3.1.31 0x9E(P6HSCR): P6 高灌电流控制寄存器.....	23
3.1.32 0x9F(P7HSCR): P7 高灌电流控制寄存器.....	23
3.1.33 0xA0(P5ADE): P5 AD 输入选择控制寄存器.....	23
3.1.34 0xA1(P6ADE): P6 AD 输入选择控制寄存器.....	23
3.1.35 0xA2(P7ADE): P7 AD 输入选择控制寄存器.....	24
3.1.36 0xA3(ADDATA): ADC 转换结果高 8 位寄存器.....	24



3.1.37 0xA4(ADDATA1H): ADC 转换结果高 4 位寄存器 .....	24
3.1.38 0xA5(ADDATA1L): ADC 转换结果低 8 位寄存器 .....	24
3.1.39 0xA6(ADIGS): ADC 输入及触发源控制寄存器 .....	24
3.1.40 0xA7(ADOC): ADC 电压及补偿校准控制寄存器 .....	25
3.1.41 0xA8(ADCON): ADC 控制寄存器 .....	26
3.1.42 0xAD(CMPCON): 比较器及运放控制寄存器 .....	26
3.1.43 0xAE(LVDCON): LVD 控制寄存器 .....	27
3.1.44 0xAF(WDTCON): WDT 控制寄存器 .....	28
3.1.45 0xB0(PWM0CON): T0/PWM0 控制寄存器 .....	28
3.1.46 0xB1(PWM0RD): PWM0 周期寄存器 .....	29
3.1.47 0xB2(PWM0DT): PWM0 占空比寄存器 .....	29
3.1.48 0xB3(TMR0): T0 定时器寄存器 .....	29
3.1.49 0xB4(PWM1CON): T1/PWM1 控制寄存器 .....	29
3.1.50 0xB5(PWM1RD): PWM1 周期寄存器 .....	30
3.1.51 0xB6(PWM1DT): PWM1 占空比寄存器 .....	30
3.1.52 0xB7(TMR1): T1 定时器寄存器 .....	30
3.1.53 0xB8(PWM2CON): T2/PWM2 控制寄存器 .....	30
3.1.54 0xB9(PWM2RD): PWM2 周期寄存器 .....	31
3.1.55 0xBA(PWM2DT): PWM2 占空比寄存器 .....	31
3.1.56 0xBB(TMR2): T2 定时器寄存器 .....	31
3.1.57 0xBC(PWM3CON): T3/PWM3 控制寄存器 .....	31
3.1.58 0xBD(PWM3RD): PWM3 周期寄存器 .....	32
3.1.59 0xBE(PWM3DT): PWM3 占空比寄存器 .....	32
3.1.60 0xBF(TMR3): T3 定时器寄存器 .....	32
3.1.61 0xC9(PWMCS): PWM 级联及死区控制寄存器 .....	32
3.1.62 0xCA(PWMDEADT): PWM 死区时间控制寄存器 .....	33
3.1.63 0xCB(PWMIS1): PWM 端口映射控制寄存器 1 .....	33
3.1.64 0xCC(PWMIS2): PWM 端口映射控制寄存器 2 .....	34
3.1.65 0xD0(TC1CON): TC1 控制寄存器 .....	35
3.1.66 0xD1(TC1CH): TC1 高位计数器、寄存器 .....	35
3.1.67 0xD2(TC1CL): TC1 低位计数器、寄存器 .....	35
3.1.68 0xD5(EINTR): 外部中断控制寄存器 .....	35
3.1.69 0xD6(IMR1): 中断使能控制寄存器 1 .....	36
3.1.70 0xD7(IMR2): 中断使能控制寄存器 2 .....	37
3.1.71 0xDA(ISR1): 中断标志寄存器 1 .....	37
3.1.72 0xDB(ISR2): 中断标志寄存器 2 .....	38
3.1.73 0xDE(WECR): 唤醒使能控制寄存器 .....	39
3.1.74 0xE0(EEPCON): EP2 读写控制寄存器 .....	39
3.1.75 0xE1(EEPDAT): EEPROM 写数据寄存器 .....	40
3.1.76 0xFF(IAR): 间接寻址寄存器 .....	40
3.2 GPIO 功能模块 .....	41
3.2.1 GPIO 寄存器说明 .....	41
0x8A(PORT5): P5 端口数据寄存器 .....	41
0x8B(PORT6): P6 端口数据寄存器 .....	41
0x8C(PORT7): P7 端口数据寄存器 .....	41



0x8D(P5CR): P5 端口控制寄存器 .....	41
0x8E(P6CR): P6 端口控制寄存器 .....	41
0x8F(P7CR): P7 端口控制寄存器 .....	41
0x90(P5PHCR): P5 上拉控制寄存器 .....	42
0x91(P6PHCR): P6 上拉控制寄存器 .....	42
0x92(P7PHCR): P7 上拉控制寄存器 .....	42
0x93(P5PDCR): P5 下拉控制寄存器 .....	42
0x94(P6PDCR): P6 下拉控制寄存器 .....	42
0x95(P7PDCR): P7 下拉控制寄存器 .....	42
0x96(P6ODCR): P6 漏极开路控制寄存器 .....	43
0x9A(P5HDCR): P5 高拉电流控制寄存器 .....	43
0x9B(P6HDCR): P6 高拉电流控制寄存器 .....	43
0x9C(P7HDCR): P7 高拉电流控制寄存器 .....	43
0x9D(P5HSCR): P5 高灌电流控制寄存器 .....	43
0x9E(P6HSCR): P6 高灌电流控制寄存器 .....	43
0x9F(P7HSCR): P7 高灌电流控制寄存器 .....	44
3.2.2 端口状态变化唤醒 .....	44
3.3 定时器 .....	45
3.3.1 TC0 定时计数器 .....	45
3.3.1.1 TC0 定时设置说明 .....	45
3.3.1.2 TC0 定时计算说明 .....	45
3.3.1.3 TC0 空闲模式唤醒说明 .....	46
3.3.2 TC1 定时计数器 .....	46
3.3.2.1 TC1 8Bit 定时设置说明 .....	46
3.3.2.2 TC1 16Bit 定时设置说明 .....	46
3.3.2.3 TC1 定时计算说明 .....	47
3.3.2.4 TC1 空闲模式唤醒说明 .....	47
3.4 LVD 低电压检测 .....	48
3.4.1 LVD 电压检测设置说明 .....	48
3.5 ADC 模数转换 .....	49
3.5.1 ADC 模数转换相关寄存器 .....	49
0xA0(P5ADE): P5 AD 输入选择控制寄存器 .....	49
0xA1(P6ADE): P6 AD 输入选择控制寄存器 .....	49
0xA2(P7ADE): P7 AD 输入选择控制寄存器 .....	49
0xA3(ADDATA): ADC 转换结果高 8 位寄存器 .....	50
0xA4(ADDATA1H): ADC 转换结果高 4 位寄存器 .....	50
0xA5(ADDATA1L): ADC 转换结果低 8 位寄存器 .....	50
0xA6(ADIGS): ADC 输入及触发源控制寄存器 .....	50
0xA7(ADOC): ADC 电压及补偿校准控制寄存器 .....	51
0xA8(ADCON): ADC 控制寄存器 .....	52
3.5.2 ADC 模数转换设置说明 .....	52
3.5.3 ADC 模数转换设置说明 .....	53
3.6 PWM 脉宽调制 .....	54
3.6.1 PWM 脉宽调制相关寄存器 .....	54
0xB0(PWM0CON): T0/PWM0 控制寄存器 .....	54



0xB1(PWM0RD): PWM0 周期寄存器 .....	54
0xB2(PWM0DT): PWM0 占空比寄存器 .....	55
0xB4(PWM1CON): T1/PWM1 控制寄存器 .....	55
0xB5(PWM1RD): PWM1 周期寄存器 .....	55
0xB6(PWM1DT): PWM1 占空比寄存器 .....	56
0xB8(PWM2CON): T2/PWM2 控制寄存器 .....	56
0xB9(PWM2RD): PWM2 周期寄存器 .....	56
0xBA(PWM2DT): PWM2 占空比寄存器 .....	56
0xBC(PWM3CON): T3/PWM3 控制寄存器 .....	57
0xBD(PWM3RD): PWM3 周期寄存器 .....	57
0xBE(PWM3DT): PWM3 占空比寄存器 .....	57
0xC9(PWMCS): PWM 级联及死区控制寄存器 .....	58
0xCA(PWMDEADT): PWM 死区时间控制寄存器 .....	58
0xCB(PWMIS1): PWM 端口映射控制寄存器 1 .....	58
0xCC(PWMIS2): PWM 端口映射控制寄存器 2 .....	59
3.6.2 PWM 周期与占空比 .....	60
3.6.3 16-Bit PWM 级联 .....	60
3.6.4 PWM 死区控制说明 .....	61
3.6.5 PWM 空闲模式唤醒说明 .....	61
3.6.6 PWM 设置说明 .....	61
3.7 CMP/OP 运算放大器与比较器 .....	62
3.7.1 CMP/OP 相关寄存器 .....	62
0xAD(CMPCON): 比较器及运放控制寄存器 .....	62
3.7.2 CMP 比较器设置说明 .....	62
3.7.3 OP 比较器设置说明 .....	63
3.8 中断 .....	64
3.8.1 中断相关寄存器 .....	64
0xD5(EINTR): 外部中断控制寄存器 .....	64
0xD6(IMR1): 中断使能控制寄存器 1 .....	65
0xD7(IMR2): 中断使能控制寄存器 2 .....	65
0xDA(ISR1): 中断标志寄存器 1 .....	66
0xDB(ISR2): 中断标志寄存器 2 .....	66
3.8.2 中断现场保护 .....	66
3.9 复位 .....	67
3.9.1 概述 .....	67
3.9.2 POR 上电复位 .....	67
3.9.3 WDT 看门狗复位 .....	67
3.9.4 LVR 低压复位 .....	68
3.9.5 工作频率与 LVR 低压复位 .....	69
3.10 系统时钟 .....	70
3.10.1 内部 RC 振荡器 .....	70
3.10.2 外部晶体/陶瓷振荡器 .....	70
3.11 工作模式 .....	72
3.11.1 高速模式 .....	72
3.11.2 低速模式 .....	73



3.11.3 空闲模式.....	73
3.11.4 睡眠模式.....	73
3.12 EEPROM 带电可擦可编程存储器.....	75
3.12.1 EEPROM 应用说明.....	75
<b>4 CODE OPTION 配置表.....</b>	<b>76</b>
<b>5 芯片电气特性.....</b>	<b>78</b>
5.1 极限参数.....	78
5.2 直流电气参数.....	78
5.3 特性曲线图.....	79
5.3.1 内部低速 128K RC 振荡器-压频特性曲线.....	79
5.3.2 内部低速 128K RC 振荡器-温频特性曲线.....	79
5.3.3 内部 1Mhz RC 振荡器-压频特性曲线.....	80
5.3.4 内部 1Mhz RC 振荡器-温频特性曲线.....	80
5.3.5 内部 4Mhz RC 振荡器-压频特性曲线.....	81
5.3.6 内部 4Mhz RC 振荡器-温频特性曲线.....	81
5.3.7 内部 8Mhz RC 振荡器-压频特性曲线.....	82
5.3.8 内部 8Mhz RC 振荡器-温频特性曲线.....	82
5.3.9 内部 16Mhz RC 振荡器-压频特性曲线.....	83
5.3.10 内部 16Mhz RC 振荡器-温频特性曲线.....	83
<b>6 封装尺寸信息.....</b>	<b>84</b>
6.1 SOP/DIP20PIN 封装尺寸.....	84
6.2 QFN20 封装尺寸.....	85
6.3 TSSOP20 封装尺寸.....	86



## 1 芯片简介

### 1.1 功能特性

#### CPU 配置

- 8K×16-Bit MTP ROM
- 128×8-Bit EEPROM
- 256×8-Bit SRAM
- 12 级堆栈空间
- 4 级可编程电压检测 (LVD)  
4.5V, 4.0V, 3.3V, 2.2V
- 4 级可编程电压复位 (LVR)  
4.2V, 3.7V, 2.9V, 1.8V
- 工作电流小于 3 mA (4MHz/5V)
- 工作电流 10  $\mu$ A (16KHz/3V)
- 休眠电流小于 1  $\mu$ A (休眠模式)

#### I/O 配置

- 3 组双向 I/O 端口:P5, P6, P7
- 18 个 I/O 引脚
- 唤醒端口:P5、P6、P7 口
- 18 个可编程上拉 I/O 引脚
- 18 个可编程下拉 I/O 引脚
- 8 个可编程漏极开路 I/O 引脚
- 18 个可编程驱动增强 I/O 引脚
- 外部中断:INT1 (P65/P50)  
INT0 (P67/P51)

#### 工作电压

- 工作电压范围:  
1.8V~5.5V (0°C~70°C)  
2.1V~5.5V (-45°C~85°C)
- EEPROM 写电压范围:  
2.6V~5.5V (-45°C~85°C)

#### 工作频率范围 (基于 2Clock)

- 内置 IRC 振荡电路:  
16MHz, 8MHz, 4MHz, 1MHz
- 外置 ERC 振荡电路:
- 外置 XT 振荡电路:  
DC~16MHz (高于 4.5V)  
DC~8MHz (高于 3V)  
DC~4MHz (高于 2.5V)

- 时钟周期分频选择:  
2Clock, 4Clock, 8Clock, 16Clock

#### 外围模块

- 8Bit 实时时钟/计数器 TC0
- 8Bit/16bit 计数器 TC1
- 18 路通道 12Bit ADC 模数转换
- 两对比较器 CMP 或者运放 OP
- 4 对 8Bit 互补脉宽调制器 PWM
- 可分别级联两组 16Bit PWM

#### 中断源

- TC0 溢出中断
- TC1 溢出中断
- 输入端口状态改变产生中断
- 外部中断 0
- 外部中断 1
- ADC 转换完成中断
- 比较器状态改变中断 0
- 比较器状态改变中断 1
- PWM0 周期/占空比匹配中断
- PWM1 周期/占空比匹配中断
- PWM2 周期/占空比匹配中断
- PWM3 周期/占空比匹配中断

#### 特性

- 可编程 WDT 定时器
- 四种工作模式切换
- RTC 双时钟定时模式
- ICE 调试模式

#### 封装类型

- JZ8F8003-DIP/SOP20;
- JZ8F8003-QFN20;
- JZ8F8003-TSSOP20;

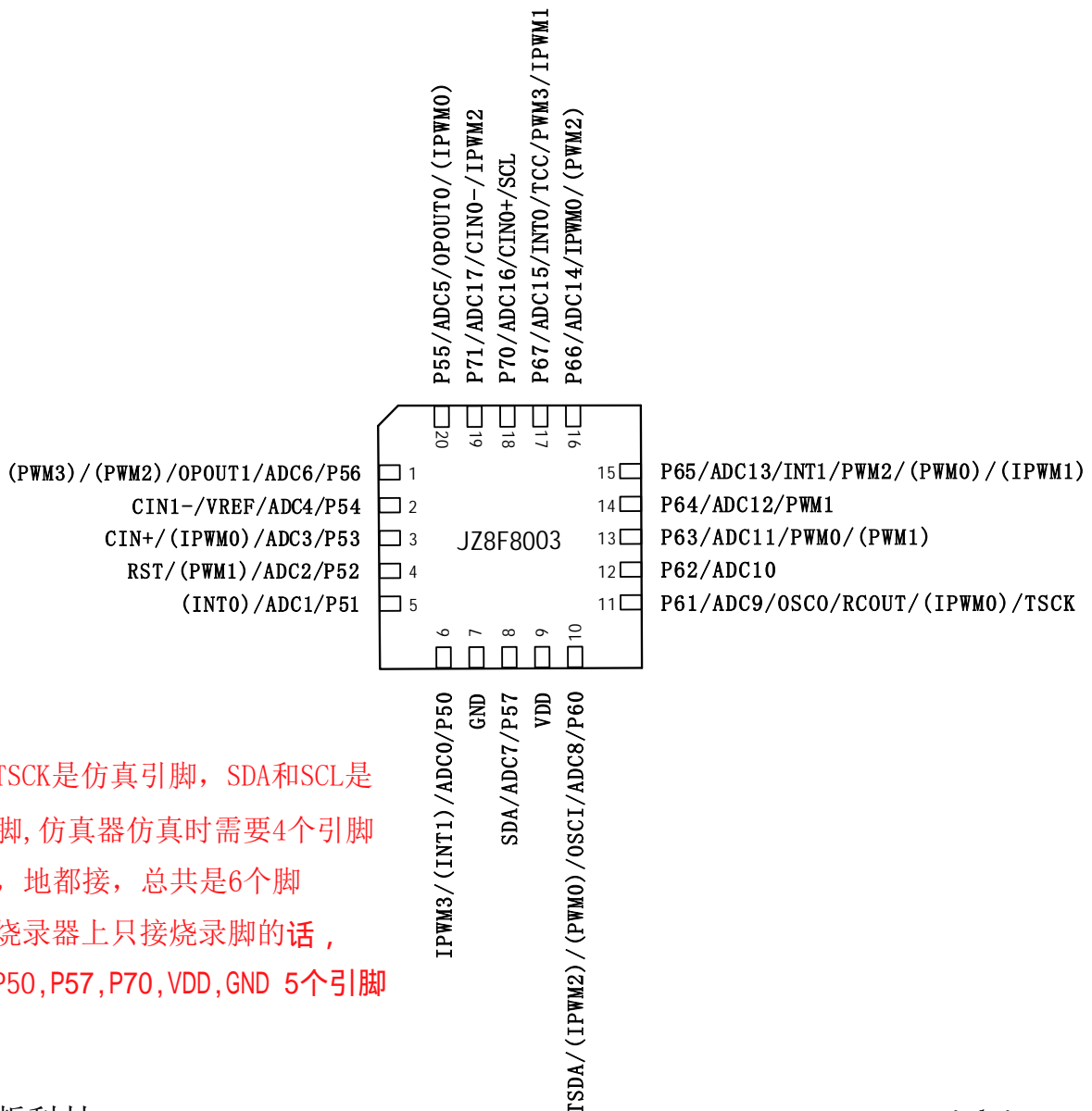




## 1.2 引脚分配

(PWM3)/(PWM2)/OPOUT1/ADC6/P56	1	20	P55/ADC5/OPOUT0/(IPWM0)
CIN1-/VREF/ADC4/P54	2	19	P71/ADC17/CIN0-/IPWM2
CIN+/(IPWM0)/ADC3/P53	3	18	P70/ADC16/CIN0+/SCL
RST/(PWM1)/ADC2/P52	4	17	P67/ADC15/INT0/TCC/PWM3/IPWM1
(INT0)/ADC1/P51	5	16	P66/ADC14/IPWM0/(PWM2)
IPWM3/(INT1)/ADC0/P50	6	15	P65/ADC13/INT1/PWM2/(PWM0)/(IPWM1)
GND	7	14	P64/ADC12/PWM1
SDA/ADC7/P57	8	13	P63/ADC11/PWM0/(PWM1)
VDD	9	12	P62/ADC10
TSDA/(IPWM2)/(PWM0)/OSCI/ADC8/P60	10	11	P61/ADC9/OSC0/RCOUT/(IPWM0)/TSCK

JZ8F8003-20PIN 脚位图



注：TSDA和TSCK是仿真引脚，SDA和SCL是烧录引脚，仿真器仿真时需要4个引脚加电源，地都接，总共是6个脚  
如果在烧录器上只接烧录脚的话，需要接P50,P57,P70,VDD,GND 5个引脚



## 1.3 引脚说明

序号	管脚名	I/O	功能描述
P50	P50	I/O	GPIO, 可编程上下拉、高驱动和高灌, 端口唤醒
	ADC0	AN	ADC 输入通道 0
	IPWM3	CMOS 输出	IPWM3 输出
	INT1	I	外部中断 1 输入口
P51	P51	I/O	GPIO, 可编程上下拉、高驱动和高灌, 端口唤醒
	ADC1	AN	ADC 输入通道 1
	INT0	I	外部中断 0 输入口
P52	P52	I/O	GPIO, 可编程上下拉、高驱动和高灌, 端口唤醒
	ADC2	AN	ADC 输入通道 2
	PWM1	CMOS 输出	PWM1 输出
	RST	I	外部复位输入端口
P53	P53	I/O	GPIO, 可编程上下拉、高驱动和高灌, 端口唤醒
	ADC3	AN	ADC 输入通道 3
	IPWM0	CMOS 输出	IPWM0 输出
	CIN1+	AN	比较器 1 和运放 1 输入通道
P54	P54	I/O	GPIO, 可编程上下拉、高驱动和高灌, 端口唤醒
	ADC4	AN	ADC 输入通道 4
	VREF	AN	ADC 外部基准电压
	CIN1-	AN	比较器 1 和运放 1 输入通道
P55	P55	I/O	GPIO, 可编程上下拉、高驱动和高灌, 端口唤醒
	ADC5	AN	ADC 输入通道 5
	IPWM0	CMOS 输出	IPWM0 输出
	OPOUT0	O	比较器 0 和运放 0 输出口
P56	P56	I/O	GPIO, 可编程上下拉、高驱动和高灌, 端口唤醒
	ADC6	AN	ADC 输入通道 6
	PWM2	CMOS 输出	PWM2 输出
	PWM3	CMOS 输出	PWM3 输出
	OPOUT1	O	比较器 1 和运放 1 输出口
P57	P57	I/O	GPIO, 可编程上下拉、高驱动和高灌, 端口唤醒
	ADC7	AN	ADC 输入通道 7
P60	P60	I/O	GPIO, 可编程上下拉、漏极开路、高驱动和高灌, 端口唤醒
	ADC8	AN	ADC 输入通道 8
	PWM0	CMOS 输出	PWM0 输出
	IPWM2	CMOS 输出	IPWM2 输出
	OSCI	I	晶振输入端口
P61	P61	I/O	GPIO, 可编程上下拉、漏极开路、高驱动和高灌, 端口唤醒
	ADC9	AN	ADC 输入通道 9
	IPWM0	CMOS 输出	IPWM0 输出



	RCOUT	0	内部指令时钟频率输出
	OSCO	0	晶振输出端口
P62	P62	I/O	GPIO, 可编程上下拉、漏极开路、高驱动和高灌, 端口唤醒
	ADC10	AN	ADC 输入通道 10
P63	P63	I/O	GPIO, 可编程上下拉、漏极开路、高驱动和高灌, 端口唤醒
	ADC11	AN	ADC 输入通道 11
	PWM0	CMOS 输出	PWM0 输出
	PWM1	CMOS 输出	PWM1 输出
P64	P64	I/O	GPIO, 可编程上下拉、漏极开路、高驱动和高灌, 端口唤醒
	ADC12	AN	ADC 输入通道 12
	PWM1	CMOS 输出	PWM1 输出
P65	P65	I/O	GPIO, 可编程上下拉、漏极开路、高驱动和高灌, 端口唤醒
	ADC13	AN	ADC 输入通道 13
	PWM0	CMOS 输出	PWM0 输出
	IPWM1	CMOS 输出	IPWM1 输出
	PWM2	CMOS 输出	PWM2 输出
	INT1	I	外部中断 1 输入口
P66	P66	I/O	GPIO, 可编程上下拉、漏极开路、高驱动和高灌, 端口唤醒
	ADC14	AN	ADC 输入通道 14
	IPWM0	CMOS 输出	IPWM0 输出
	PWM2	CMOS 输出	PWM2 输出
P67	P67	I/O	GPIO, 可编程上下拉、漏极开路、高驱动和高灌, 端口唤醒
	ADC15	AN	ADC 输入通道 15
	IPWM1	CMOS 输出	IPWM1 输出
	PWM3	CMOS 输出	PWM3 输出
	INT0	I	外部中断 0 输入口
	TC0	I	TC0 外部时钟输入口
P70	P70	I/O	GPIO, 可编程上下拉、高驱动和高灌, 端口唤醒
	ADC16	AN	ADC 输入通道 16
	CIN0+	AN	比较器 0 和运放 0 输入通道
P71	P71	I/O	GPIO, 可编程上下拉、高驱动和高灌, 端口唤醒
	ADC17	AN	ADC 输入通道 17
	IPWM2	CMOS 输出	IPWM2 输出
	CIN0-	AN	比较器 0 和运放 0 输入通道
	VDD	--	电源
	VSS	--	地



## 2 存储器结构

直接寻址/间接寻址 RAM	0x00	
	.....	
	.....	
	.....	
	0x7f	
间接寻址 RAM	0x80	直接寻址 SFR
	.....	.....
	.....	.....
	.....	.....
	0xff	0xff

地址	Bit<7>	Bit<6>	Bit<5>	Bit<4>	Bit<3>	Bit<2>	Bit<1>	Bit<0>
0x80	FSR<7>	FSR<6>	FSR<5>	FSR<4>	FSR<3>	FSR<2>	FSR<1>	FSR<0>
0x81				PC<12>	PC<11>	PC<10>	PC<9>	PC<8>
0x82	PC<7>	PC<6>	PC<5>	PC<4>	PC<3>	PC<2>	PC<1>	PC<0>
0x83	RST	INT	LVD	T	P	Z	DC	C
0x84	RTCEN	RTCS	TS	TE	PSTCOE	PSTCO<2>	PSTCO<1>	PSTCO<0>
0x85	TC0<7>	TC0<6>	TC0<5>	TC0<4>	TC0<3>	TC0<2>	TC0<1>	TC0<0>
0x86				RBIT<12>	RBIT<11>	RBIT<10>	RBIT<9>	RBIT<8>
0x87	RBIT<7>	RBIT<6>	RBIT<5>	RBIT<4>	RBIT<3>	RBIT<2>	RBIT<1>	RBIT<0>
0x88			DB_EN	TIMERS	CPUS	IDEL	RCM<1>	RCM<0>
0x89		INCAL<6>	INCAL<5>	INCAL<4>	INCAL<3>	INCAL<2>	INCAL<1>	INCAL<0>
0x8A	P5<7>	P5<6>	P5<5>	P5<4>	P5<3>	P5<2>	P5<1>	P5<0>
0x8B	P6<7>	P6<6>	P6<5>	P6<4>	P6<3>	P6<2>	P6<1>	P6<0>
0x8C							P7<1>	P7<0>
0x8D	C5<7>	C5<6>	C5<5>	C5<4>	C5<3>	C5<2>	C5<1>	C5<0>
0x8E	C6<7>	C6<6>	C6<5>	C6<4>	C6<3>	C6<2>	C6<1>	C6<0>
0x8F							C7<1>	C7<0>
0x90	PH5<7>	PH5<6>	PH5<5>	PH5<4>	PH5<3>	PH5<2>	PH5<1>	PH5<0>
0x91	PH6<7>	PH6<6>	PH6<5>	PH6<4>	PH6<3>	PH6<2>	PH6<1>	PH6<0>
0x92							PH7<1>	PH7<0>
0x93	PD5<7>	PD5<6>	PD5<5>	PD5<4>	PD5<3>	PD5<2>	PD5<1>	PD5<0>
0x94	PD6<7>	PD6<6>	PD6<5>	PD6<4>	PD6<3>	PD6<2>	PD6<1>	PD6<0>
0x95							PD7<1>	PD7<0>
0x96	P60D<7>	P60D<6>	P60D<5>	P60D<4>	P60D<3>	P60D<2>	P60D<1>	P60D<0>
0x97	IWE5<7>	IWE5<6>	IWE5<5>	IWE5<4>	IWE5<3>	IWE5<2>	IWE5<1>	IWE5<0>
0x98	IWE6<7>	IWE6<6>	IWE6<5>	IWE6<4>	IWE6<3>	IWE6<2>	IWE6<1>	IWE6<0>
0x99							IWE7<1>	IWE7<0>
0x9A	HD5<7>	HD5<6>	HD5<5>	HD5<4>	HD5<3>	HD5<2>	HD5<1>	HD5<0>



# JZ8F8003 数据手册

0x9B	HD6<7>	HD6<6>	HD6<5>	HD6<4>	HD6<3>	HD6<2>	HD6<1>	HD6<0>
0x9C							HD7<1>	HD7<0>
0x9D	HS5<7>	HS5<6>	HS5<5>	HS5<4>	HS5<3>	HS5<2>	HS5<1>	HS5<0>
0x9E	HS6<7>	HS6<6>	HS6<5>	HS6<4>	HS6<3>	HS6<2>	HS6<1>	HS6<0>
0x9F							HS7<1>	HS7<0>
0xA0	ADE5<7>	ADE5<6>	ADE5<5>	ADE5<4>	ADE5<3>	ADE5<2>	ADE5<1>	ADE5<0>
0xA1	ADE6<7>	ADE6<6>	ADE6<5>	ADE6<4>	ADE6<3>	ADE6<2>	ADE6<1>	ADE6<0>
0xA2							ADE7<1>	ADE7<0>
0xA3	AD<11>	AD<10>	AD<9>	AD<8>	AD<7>	AD<7>	AD<5>	AD<4>
0xA4					AD<11>	AD<10>	AD<9>	AD<8>
0xA5	AD<7>	AD<6>	AD<5>	AD<4>	AD<3>	AD<2>	AD<1>	AD<0>
0xA6	TRIGS<2>	TRIGS<1>	TRIGS<0>	ADIS<4>	ADIS<3>	ADIS<2>	ADIS<1>	ADIS<0>
0xA7	VREFS	VREF<1>	VREF<0>	CALI	SIGN	VOF<2>	VOF<1>	VOF<0>
0xA8	ADEN	ADRUN		ADTRS	ADSH<1>	ADSH<0>	ADCKR<1>	ADCKR<0>
0xA9								
0xAA								
0xAB								
0xAC								
0xAD	CMP<1>	CMP<0>	CIN1S	CIN0S	COS1<1>	COS1<0>	COS0<1>	COS0<0>
0xAE	LVDEN						LVD<1>	LVD<0>
0xAF	WDTE				PSWE	PSW<2>	PSW<1>	PSW<0>
0xB0	TOEN	IPWMOA	PWMOA	IPWMOE	PWMOE	PST0<2>	PST0<1>	PST0<0>
0xB1	PRD0<7>	PRD0<6>	PRD0<5>	PRD0<4>	PRD0<3>	PRD0<2>	PRD0<1>	PRD0<0>
0xB2	DT0<7>	DT0<6>	DT0<5>	DT0<4>	DT0<3>	DT0<2>	DT0<1>	DT0<0>
0xB3	T0<7>	T0<6>	T0<5>	T0<4>	T0<3>	T0<2>	T0<1>	T0<0>
0xB4	T1EN	IPWM1A	PWM1A	IPWM1E	PWM1E	PST1<2>	PST1<1>	PST1<0>
0xB5	PRD1<7>	PRD1<6>	PRD1<5>	PRD1<4>	PRD1<3>	PRD1<2>	PRD1<1>	PRD1<0>
0xB6	DT1<7>	DT1<6>	DT1<5>	DT1<4>	DT1<3>	DT1<2>	DT1<1>	DT1<0>
0xB7	T1<7>	T1<6>	T1<5>	T1<4>	T1<3>	T1<2>	T1<1>	T1<0>
0xB8	T2EN	IPWM2A	PWM2A	IPWM2E	PWM2E	PST2<2>	PST2<1>	PST2<0>
0xB9	PRD2<7>	PRD2<6>	PRD2<5>	PRD2<4>	PRD2<3>	PRD2<2>	PRD2<1>	PRD2<0>
0xBA	DT2<7>	DT2<6>	DT2<5>	DT2<4>	DT2<3>	DT2<2>	DT2<1>	DT2<0>
0xBB	T2<7>	T2<6>	T2<5>	T2<4>	T2<3>	T2<2>	T2<1>	T2<0>
0xBC	T3EN	IPWM3A	PWM3A	IPWM3E	PWM3E	PST3<2>	PST3<1>	PST3<0>
0xBD	PRD3<7>	PRD3<6>	PRD3<5>	PRD3<4>	PRD3<3>	PRD3<2>	PRD3<1>	PRD3<0>
0xBE	DT3<7>	DT3<6>	DT3<5>	DT3<4>	DT3<3>	DT3<2>	DT3<1>	DT3<0>
0xBF	T3<7>	T3<6>	T3<5>	T3<4>	T3<3>	T3<2>	T3<1>	T3<0>
0xC0								
0xC1								
0xC2								
0xC3								



0xC4								
0xC5								
0xC6								
0xC7								
0xC8								
0xC9	PWMCAS1	PWMCAS0	DEADT3E	DEADT2E	DEADT1E	DEADT0E	PSTD<1>	PSTD<0>
0xCA	DEADT<7>	DEADT<6>	DEADT<5>	DEADT<4>	DEADT<3>	DEADT<2>	DEADT<1>	DEADT<0>
0xCB	IPWM1S<1>	IPWM1S<0>	PWM1S<1>	PWM1S<0>	IPWM0S<1>	IPWM0S<0>	PWM0S<1>	PWM0S<0>
0xCC	IPWM3S<1>	IPWM3S<0>	PWM3S<1>	PWM3S<0>	IPWM2S<1>	IPWM2S<0>	PWM2S<1>	PWM2S<0>
0xCD								
0xCE								
0xCF								
0xD0	TC1EN		RELOAD	TC1HEN	PSTC1E	PSTC1<2>	PSTC1<1>	PSTC1<0>
0xD1	TC1<15>	TC1<14>	TC1<13>	TC1<12>	TC1<11>	TC1<10>	TC1<9>	TC1<8>
0xD2	TC1<7>	TC1<6>	TC1<5>	TC1<4>	TC1<3>	TC1<2>	TC1<1>	TC1<0>
0xD3								
0xD4								
0xD5	NRE1	INTEG1	EXPS1	EIS1	NRE0	INTEG0	EXPS0	EIS0
0xD6	TC1IE	CMP1IE	CMP0IE	ADIE	EX1IE	EX0IE	ICIE	TC0IE
0xD7	DT3IE	DT2IE	DT1IE	DT0IE	PWM3IE	PWM2IE	PWM1IE	PWM0IE
0xD8								
0xD9								
0xDA	TC1IF	CMP1IF	CMP0IF	ADIF	EX1IF	EX0IF	ICIF	TC0IF
0xDB	DT3IF	DT2IF	DT1IF	DT0IF	PWM3IF	PWM2IF	PWM1IF	PWM0IF
0xDC								
0xDD								
0xDE	WDTWE	CMP1WE	CMPOWE	ADWE	EX1WE	EX0WE	ICWE	TMRWE
0xDF								
0xE0						EE_WRERR	EEREAD	EEWRIT
0xE1	EEDIN<7>	EEDIN<6>	EEDIN<5>	EEDIN<4>	EEDIN<3>	EEDIN<2>	EEDIN<1>	EEDIN<0>
0xE2								
0xE3								
0xE4								
0xE5								
0xE6								
0xE7								
0xE8								
0xE9								
0xEA								
0xEB								
0xEC								



0xED								
0xEE								
0xEF								
0xF0								
0xF1								
0xF2								
0xF3								
0xF4								
0xF5								
0xF6								
0xF7								
0xF8								
0xF9								
0xFA								
0xFB								
0xFC								
0xFD								
0xFE								
0xFF	IAR<7>	IAR<6>	IAR<5>	IAR<4>	IAR<3>	IAR<2>	IAR<1>	IAR<0>



## 3 寄存器说明

### 3.1.1 0x80 (RSR) : RAM 地址选择寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
FSR<7>	FSR<6>	FSR<5>	FSR<4>	FSR<3>	FSR<2>	FSR<1>	FSR<0>

用于间接寻址模式下的 RAM 选择(地址 0x00~0xff)

RSR 寄存器用于配合 RFF 寄存器实现间接寻址操作。用户可以将某个寄存器对应的地址放进 RSR，然后通过访问间接寻址寄存器 RFF，此时地址将指向 RSR 中对应地址的寄存器。

**注:**RAM 存储区地址 0X00~0X7F 可直接寻址亦可间接寻址，地址 0X80~0XFF 只可间接寻址。

### 3.1.2 0x81 (PCH) : PC 高位地址寄存器 (PCH)

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
-	-	-	PC<12>	PC<11>	PC<10>	PC<9>	PC<8>

### 3.1.3 0x82 (PCL) : PC 低位地址寄存器 (PCL)

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
PC<7>	PC<6>	PC<5>	PC<4>	PC<3>	PC<2>	PC<1>	PC<0>

程序计数器 (PC) 是用于记录每个指令周期中 CPU 所要处理的指令的指针。在 CPU 运行周期中，PC 将指令指针推进程序存储器，然后指针自增 1 以进入下一个周期。JZ8M8003 拥有一个 13 位宽度的程序计数器 (PC)，其低字节来自可读写的 PCL，高字节来自可读写的 PCH。

JZ8M8003 堆栈是用于记录程序返回的指令指针。当调用子程序时，PC 将指令指针压栈。待执行返回指令时，堆栈将指令指针送回 PC，继续进行原来的进程。JZ8M8003 拥有 12 级堆栈，该堆栈既不占程序存储空间也不占数据存储空间，并且堆栈指针不能读写。

- PC 和硬件堆栈是 13 位宽。
- 产生 8K 16 位片内 MTP ROM 地址以寻址相应的程序指令码。一个程序页是 1024 字长。
- 复位时 PC 的所有位都被置为“0”。
- “JMP”指令可直接加载程序计数器的 13 位。因此，“JMP”指令允许 PC 跳转到程序的任一位置。
- “CALL”指令首先加载 PC 的 13 位，然后将 PC+1 推入堆栈。因此，子程序入口地址可位于程序的任一位置。
- “RET” (“RETL k”， “RETI”) 指令将栈顶值加载到当前 PC。
- “ADD PCL, A” 可将一个相对地址与当前 PC 相加，PC 的第九位及以上各位逐次递增。
- “MOV PCL, A” 可从“A”寄存器加载一个地址到 PC 的低 8 位，PC 的第九位及以上各位保持不变。





- 任何(除“ADD PCL, A”指令外)向 R2 写入值的指令(例如. “MOV PCL, A”, “BC PCL, 6”)都会使 PC 的高位(PC12~PC9)保持不变。
- 除了“TBRD R”外, 其它任何指令都是单指令周期。

### 3.1.4 0x83 (STATUS): 状态标志寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
RST	INT	LVD_FG	T	P	Z	DC	C

Bit<7>: RST-复位类型位

0: 其它复位类型

1: 若休眠模式由引脚状态改变唤醒、比较器状态改变或 AD 转换完成唤醒

Bit<6>: INT-中断使能标志位

0: 由 DISI 指令或硬件中断屏蔽

1: 由 ENI 或 RETI 指令使能

Bit<5>: LVD\_FG-低电压检测状态位, 该位为只读位

0: 电压低于预设值

1: 电压高于预设值或 LVD 功能未使能

Bit<4>: T-溢出标志位

0: WDT 溢出

1: 执行“SLEEP”和“CWDT”指令或低压复位

Bit<3>: P-掉电标志位

0: 执行“SLEEP”指令

1: 上电复位或执行“CWDT”指令

影响 T/P 的事件如下表所示:

类型	RST	T	P
上电复位	0	1	1
工作模式下按 RESET	0	保持	保持
RESET 唤醒	0	1	0
工作模式下 WDT 溢出	0	0	保持
WDT 溢出唤醒	0	0	0
端口状态变化唤醒	1	1	0
执行 CWDT 指令	保持	1	1
执行 SLEEP 指令	保持	1	0

Bit<2>: Z-零标志位, 如果逻辑或算术运算的结果为零时置”1”

0: 当算术或者逻辑运算结果不为 0

1: 当算术或者逻辑运算结果为 0

Bit<1>: DC-辅助进位标志位

0: 执行加法运算时, 低四位没有进位产生; /执行减法运算时, 低四位产生借位

1: 执行加法运算时, 低四位有进位产生; /执行减法运算时, 低四位没产生借位

Bit<0>: C-进位标志位

0: 执行加法运算时, 高四位没有进位产生; /执行减法运算时, 高四位产生借位

1: 执行加法运算时, 高四位有进位产生; /执行减法运算时, 高四位没产生借位



### 3.1.5 0x84(TC0CON)：TC0 控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
RTCEN	RTCS	TS	TE	PSTCOE	PSTCO<2>	PSTCO<1>	PSTCO<0>

Bit<7>: RTCEN-RTC 使能位

0: 禁止 RTC

1: 使能 RTC (需同步使能 OPTION 选项中 RTC 功能)

Bit<6>: RTCS-RTC 选择位

0: 内部系统时钟或外部输入时钟为 TC0 时钟源 (由 TS 选择)

1: RTC 为 TC0 时钟源

Bit<5>: TS-TC0 时钟源选择

0: 内部系统时钟 (由 TIMERS 选择主/副时钟)

1: 外部输入时钟, P67 输入 TC0 时钟信号

Bit<4>: TE-TC0 外部时钟信号沿选择

0: TC0 引脚上的传输信号由低到高变化时, TC0 加 1

1: TC0 引脚上的传输信号由高到低变化时, TC0 加 1

Bit<3>: PSTCOE-TC0 预分频使能选择

0: 预分频选择禁止, TC0 分频比为 1:1

1: 预分频选择使能, TC0 分频比由 Bit 2~Bit 0 设置

Bit<2:0>: PSTCO2~PSTCO0-TC0 预分频选择

PSTCO<2>	PSTCO<1>	PSTCO<0>	TC0 分频比
0	0	0	1:2
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

### 3.1.6 0x85(TC0C)：TC0 寄存器、计数器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
TC0<7>	TC0<6>	TC0<5>	TC0<4>	TC0<3>	TC0<2>	TC0<1>	TC0<0>

TC0 是一个 8Bit 上行计数器, 时钟源可选内部时钟/外部时钟, 计数溢出可形成中断, TC0C 寄存器可读可写。

TC0 可由 P67 引脚上的信号边沿触发产生加 1 操作。如果置 1 PSTCOE 位, 会有一个预分频器分配给 TC0, 当 TC0 寄存器或 TC0 预分频器被赋值时, 预分频器的值会被清 0。

### 3.1.7 0x86(TBRDH)：TBRD 查表指向高位寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
-	-	-	RBIT<12>	RBIT<11>	RBIT<10>	RBIT<9>	RBIT<8>



## 3.1.8 0x87 (TBRDL): TBRD 查表指向低位及 EEPROM 地址寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
RBIT<7>	RBIT<6>	RBIT<5>	RBIT<4>	RBIT<3>	RBIT<2>	RBIT<1>	RBIT<0>

## 3.1.9 0x88 (CPUCON): CPU 时钟模式选择寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
-	-	DB_EN	TIMERSC	CPUS	IDEL	RCM<1>	RCM<0>

Bit<5>: DB\_EN-PWM 时钟倍频选择

- 0: 禁止
- 1: 使能

Bit<4>: TIMERSC-TC0, TC1, PWM0, PWM1, PWM2, PWM3 时钟源选择

- 0: Fs (副时钟, 低速振荡器)
- 1: Fm (主时钟, 高速振荡器)

Bit<3>: CPUS-CPU 时钟源选择

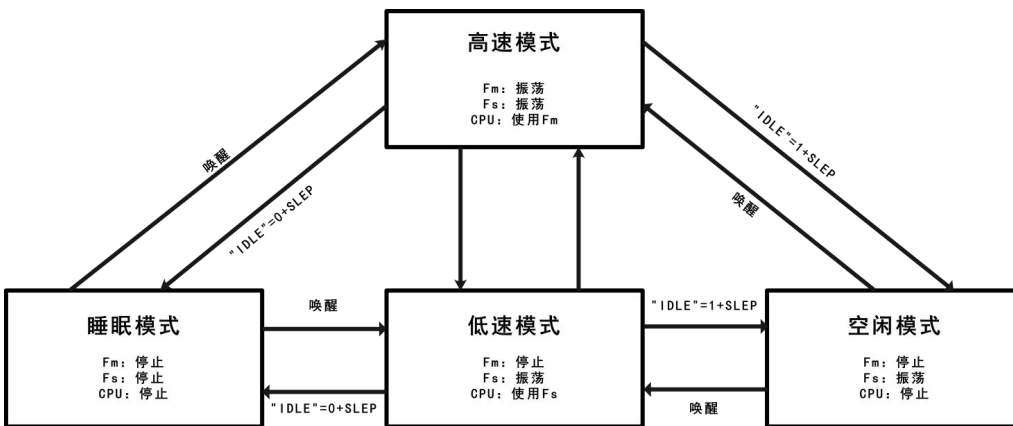
- 0: Fs (副时钟, 低速振荡器)
- 1: Fm (主时钟, 高速振荡器)

当 CPUS=0, CPU 振荡器选择副振荡器, 主振荡器停止。

Bit<2>: IDLE-空闲模式使能位

- 1: 执行 SLEEP 后进入空闲模式 (CPU 停止, 外设不停止)
- 0: 执行 SLEEP 后进入睡眠模式 (CPU+外设均停止)

该位将决定执行 SLEEP 指令后 CPU 将进入哪个工作模式



Bit<1:0>: RCM1:RCM0-IRC 模式选择位

RCM1	RCM0	频率 (Mhz)
1	1	4
1	0	16
0	1	8
0	0	1

**3.1.10 0x89 (IRCCAL) : IRC 频率修调寄存器**

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
-	INCAL<6>	INCAL<5>	INCAL<4>	INCAL<3>	INCAL<2>	INCAL<1>	INCAL<0>

**3.1.11 0x8A (PORT5) : P5 端口数据寄存器**

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
P5<7>	P5<6>	P5<5>	P5<4>	P5<3>	P5<2>	P5<1>	P5<0>

**3.1.12 0x8B (PORT6) : P6 端口数据寄存器**

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
P6<7>	P6<6>	P6<5>	P6<4>	P6<3>	P6<2>	P6<1>	P6<0>

**3.1.13 0x8C (PORT7) : P7 端口数据寄存器**

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
-	-	-	-	-	-	P7<1>	P7<0>

**3.1.14 0x8D (P5CR) : P5 端口控制寄存器**

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
C5<7>	C5<6>	C5<5>	C5<4>	C5<3>	C5<2>	C5<1>	C5<0>

P5 方向控制位:

0: 输出

1: 输入

**3.1.15 0x8E (P6CR) : P6 端口控制寄存器**

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
C6<7>	C6<6>	C6<5>	C6<4>	C6<3>	C6<2>	C6<1>	C6<0>

P6 方向控制位:

0: 输出

1: 输入

**3.1.16 0x8F (P7CR) : P7 端口控制寄存器**

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
-	-	-	-	-	-	C7<1>	C7<0>

P7 方向控制位:

0: 输出

1: 输入

**3.1.17 0x90 (P5PHCR) : P5 上拉控制寄存器**

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
PH5<7>	PH5<6>	PH5<5>	PH5<4>	PH5<3>	PH5<2>	PH5<1>	PH5<0>



P5 上拉控制位:

- 0: 使能
- 1: 禁止

### 3.1.18 0x91 (P6PHCR): P6 上拉控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
PH6<7>	PH6<6>	PH6<5>	PH6<4>	PH6<3>	PH6<2>	PH6<1>	PH6<0>

P6 上拉控制位:

- 0: 使能
- 1: 禁止

### 3.1.19 0x92 (P7PHCR): P7 上拉控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
-	-	-	-	-	-	PH7<1>	PH7<0>

P7 上拉控制位:

- 0: 使能
- 1: 禁止

### 3.1.20 0x93 (P5PDCR): P5 下拉控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
PD5<7>	PD5<6>	PD5<5>	PD5<4>	PD5<3>	PD5<2>	PD5<1>	PD5<0>

P5 下拉控制位:

- 0: 使能
- 1: 禁止

### 3.1.21 0x94 (P6PDCR): P6 下拉控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
PD6<7>	PD6<6>	PD6<5>	PD6<4>	PD6<3>	PD6<2>	PD6<1>	PD6<0>

P6 下拉控制位:

- 0: 使能
- 1: 禁止

### 3.1.22 0x95 (P7PDCR): P7 下拉控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
-	-	-	-	-	-	PD7<1>	PD7<0>

P7 下拉控制位:

- 0: 使能
- 1: 禁止

### 3.1.23 0x96 (P6ODCR): P6 漏极开路控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
P6OD<7>	P6OD<6>	P6OD<5>	P6OD<4>	P6OD<3>	P6OD<2>	P6OD<1>	P6OD<0>



P6 漏极开路输出控制位:

- 0: 禁止
- 1: 使能

### 3.1.24 0x97 (P5IWE) : P5 端口变化中断、唤醒使能控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
IWE5<7>	IWE5<6>	IWE5<5>	IWE5<4>	IWE5<3>	IWE5<2>	IWE5<1>	IWE5<0>

P5 端口状态变化唤醒控制位:

- 0: 禁止
- 1: 使能

### 3.1.25 0x98 (P6IWE) : P6 端口变化中断、唤醒使能控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
IWE6<7>	IWE6<6>	IWE6<5>	IWE6<4>	IWE6<3>	IWE6<2>	IWE6<1>	IWE6<0>

P6 端口状态变化唤醒控制位:

- 0: 禁止
- 1: 使能

### 3.1.26 0x99 (P7IWE) : P7 端口变化中断、唤醒使能控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
-	-	-	-	-	-	IWE7<1>	IWE7<0>

P7 端口状态变化唤醒控制位:

- 0: 禁止
- 1: 使能

### 3.1.27 0x9A (P5HDCR) : P5 高拉电流控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
HD5<7>	HD5<6>	HD5<5>	HD5<4>	HD5<3>	HD5<2>	HD5<1>	HD5<0>

P5 端口拉电流增强控制位:

- 0: 禁止
- 1: 使能

### 3.1.28 0x9B (P6HDCR) : P6 高拉电流控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
HD6<7>	HD6<6>	HD6<5>	HD6<4>	HD6<3>	HD6<2>	HD6<1>	HD6<0>

P6 端口拉电流增强控制位:

- 0: 禁止
- 1: 使能

**3.1.29 0x9C (P7HDCR) : P7 高拉电流控制寄存器**

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
-	-	-	-	-	-	HD7<1>	HD7<0>

P7 端口拉电流增强控制位:

- 0: 禁止
- 1: 使能

**3.1.30 0x9D (P5HSCR) : P5 高灌电流控制寄存器**

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
HS5<7>	HS5<6>	HS5<5>	HS5<4>	HS5<3>	HS5<2>	HS5<1>	HS5<0>

P5 端口灌电流增强控制位:

- 0: 禁止
- 1: 使能

**3.1.31 0x9E (P6HSCR) : P6 高灌电流控制寄存器**

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
HS6<7>	HS6<6>	HS6<5>	HS6<4>	HS6<3>	HS6<2>	HS6<1>	HS6<0>

P6 端口灌电流增强控制位:

- 0: 禁止
- 1: 使能

**3.1.32 0x9F (P7HSCR) : P7 高灌电流控制寄存器**

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
-	-	-	-	-	-	HS7<1>	HS7<0>

P7 端口灌电流增强控制位:

- 0: 禁止
- 1: 使能

**3.1.33 0xA0 (P5ADE) : P5 AD 输入口选择控制寄存器**

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
ADE5<7>	ADE5<6>	ADE5<5>	ADE5<4>	ADE5<3>	ADE5<2>	ADE5<1>	ADE5<0>

P5 端口 ADC 输入选择控制位:

- 0: 端口设置为 GPIO
- 1: 端口设置为模拟输入口

**3.1.34 0xA1 (P6ADE) : P6 AD 输入口选择控制寄存器**

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
ADE6<7>	ADE6<6>	ADE6<5>	ADE6<4>	ADE6<3>	ADE6<2>	ADE6<1>	ADE6<0>

P6 端口 ADC 输入选择控制位:

- 0: 端口设置为 GPIO
- 1: 端口设置为模拟输入口



### 3.1.35 0xA2 (P7ADE) : P7 AD 输入口选择控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
-	-	-	-	-	-	ADE7<1>	ADE7<0>

P7 端口 ADC 输入选择控制位:

0: 端口设置为 GPIO

1: 端口设置为模拟输入口

### 3.1.36 0xA3 (ADDATA) : ADC 转换结果高 8 位寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
AD<11>	AD<10>	AD<9>	AD<8>	AD<7>	AD<7>	AD<5>	AD<4>

只读

### 3.1.37 0xA4 (ADDATA1H) : ADC 转换结果高 4 位寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
-	-	-	-	AD<11>	AD<10>	AD<9>	AD<8>

只读

### 3.1.38 0xA5 (ADDATA1L) : ADC 转换结果低 8 位寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
AD<7>	AD<6>	AD<5>	AD<4>	AD<3>	AD<2>	AD<1>	AD<0>

只读

### 3.1.39 0xA6 (ADIGS) : ADC 输入及触发源控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
TRIGS<2>	TRIGS<1>	TRIGS<0>	ADIS<4>	ADIS<3>	ADIS<2>	ADIS<1>	ADIS<0>

Bit<7: 5>: TRIGS<2: 0>-ADC 触发源选择位 (使能 ADTRS 有效)

TRIGS2	TRIGS1	TRIGS0	触发源选择
0	0	0	PWM0 占空比
0	0	1	PWM0 周期
0	1	0	PWM1 占空比
0	1	1	PWM1 周期
1	0	0	PWM2 占空比
1	0	1	PWM2 周期
1	1	0	PWM3 占空比
1	1	1	PWM3 周期

Bit<4: 0>: ADIS<4:0>-ADC 模拟输入通道选择

ADIS4	ADIS3	ADIS2	ADIS1	ADIS0	模拟输入
0	0	0	0	0	ADIN0/P50
0	0	0	0	1	ADIN1/P51





0	0	0	1	0	ADIN2/P52
0	0	0	1	1	ADIN3/P53
0	0	1	0	0	ADIN4/P54
0	0	1	0	1	ADIN5/P55
0	0	1	1	0	ADIN6/P56
0	0	1	1	1	ADIN7/P57
0	1	0	0	0	ADIN8/P60
0	1	0	0	1	ADIN9/P61
0	1	0	1	0	ADIN10/P62
0	1	0	1	1	ADIN11/P63
0	1	1	0	0	ADIN12/P64
0	1	1	0	1	ADIN13/P65
0	1	1	1	0	ADIN14/P66
0	1	1	1	1	ADIN15/P67
1	0	0	0	0	ADIN16/P70
1	0	0	0	1	ADIN17/P71
1	0	0	1	0	ADIN18/1/4vdd
1	0	0	1	1	ADIN19/AMPO
1	0	1	0	0	ADIN20/AMP1

### 3.1.40 0xA7 (ADOC) : ADC 电压及补偿校准控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
VREFS	VREF<1>	VREF<0>	CALI	SIGN	VOF<2>	VOF<1>	VOF<0>

Bit<7>: VREFS-ADC 参考电压源选择

0: 内部参考电压, VDD 作 ADC 参考电压, P54 为 GPIO

1: 外部参考电压, P54 引脚电压作 ADC 参考电压

Bit<6:5>: VREF<1:0> -ADC 内部参考电压选择

VREF1	VREF0	内部参考电压
0	0	VDD
0	1	4V
1	0	3V
1	1	2V

Bit<4>: CALI-ADC-补偿校准使能位

0: 禁止

1: 使能

Bit<3>: SIGN-ADC-补偿电压极性选择位

0: 负电压

1: 正电压

Bit<2:0>: VOF<2:0>-补偿电压选择



VOF2	VOF1	VOF0	补偿幅度
0	0	0	0 LSB
0	0	1	2LSB
0	1	0	4 LSB
0	1	1	6LSB
1	0	0	8 LSB
1	0	1	10 LSB
1	1	0	12 LSB
1	1	1	14 LSB

### 3.1.41 0xA8 (ADCON) : ADC 控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
ADEN	ADRUN	-	ADTRS	ADSH<1>	ADSH<0>	ADCKR<1>	ADCKR<0>

Bit<7>: ADPD-ADC 电源使能位

- 0: ADC 电源禁止
- 1: ADC 电源使能

Bit<6>: ADRUN-ADC 启动控制位

- 0: ADC 转换结束, 系统自动置位, 该位不能软件复位
- 1: ADC 转换开始, 该位可由软件置位

Bit<5>: 未使用

Bit<4>: ADTRS-ADC 触发源选择位

- 0: 由 ADRUN 软件使能启动
- 1: 由 PWM 占空比、周期溢出启动或 ADRUN 软件启动

Bit<3:2>: ADSh<1:0> -ADC 采样和保持时间选择 (建议至少 4us, TAD:ADC 运行时钟周期)

ADSH1	ADSH0	TAD
0	0	2 * TAD
0	1	4 * TAD
1	0	8 * TAD
1	1	12 * TAD

Bit<1:0>: ADCKR<1:0> -ADC 的时钟预分频选择

ADCKR1	ADCKR0	ADC 时钟分频比
0	0	2 * TAD
0	1	4 * TAD
1	0	8 * TAD
1	1	12 * TAD

### 3.1.42 0xAD (CMPCON) : 比较器及运放控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
CMP<1>	CMP<0>	CIN1S	CIN0S	COS1<1>	COS1<0>	COS0<1>	COS0<0>

Bit<7>: CMP1-比较器 1 输出结果位

**注: 使能 CMP1IE 或 CMP1WE 功能前需读 CMP1。**



Bit<6>: CMP0-比较器 0 输出结果位

**注: 使能 CMP0IE 或 CMP0WE 功能前需读 CMP0。**

Bit<5>: CIN1S-比较器 1 或运放 1CIN-输入选择

0: CIN1-选择 P54 口

1: CIN1-选择内部 VREF 参考电压

Bit<4>: CIN0S-比较器 0 或运放 0CIN-输入选择

0: CIN1-选择 P71 口

1: CIN1-选择内部 VREF 参考电压

Bit<3:2>: COS1<1:0> -CMP/OP1 功能选择位

COS11	COS10	功能描述
0	0	比较器 1 和运放 1 不用, P53、P54 和 P56 作为普通 IO 引脚
0	1	P53 和 P54 作为比较器 1 输入引脚, P56 作为普通 IO 引脚
1	0	P53 和 P54 作为比较器 1 输入引脚, P56 作为比较器 1 输出引脚
1	1	P53 和 P54 作为运放 1 输入引脚, P56 作为运放 1 输出引脚

Bit<1:0>: COS0<1:0> -CMP/OP0 功能选择位

COS01	COS00	功能描述
0	0	比较器 0 和运放 0 不用, P70、P71 和 P55 作为普通 IO 引脚
0	1	P70 和 P71 作为比较器 0 输入引脚, P55 作为普通 IO 引脚
1	0	P70 和 P71 作为比较器 0 输入引脚, P55 作为比较器 0 输出引脚
1	1	P70 和 P71 作为运放 0 输入引脚, P55 作为运放 0 输出引脚

### 3.1.43 0xAE (LVDCON): LVD 控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
LV DEN	-	-	-	-	-	LVD<1>	LVD<0>

Bit<7>: LV DEN-低电压检测使能位

0: 禁止

1: 使能

Bit<6:2>: 未使用

Bit<1:0>: LVD<1:0> -低电压检测值选择

LV DEN	LVD<1:0>	LVD 中断水平	/LVD
1	11	VDD ≤ 2.2V	0
		VDD > 2.2V	1
1	10	VDD ≤ 3.3V	0
		VDD > 3.3V	1
1	01	VDD ≤ 4.0V	0
		VDD > 4.0V	1
1	00	VDD ≤ 4.5V	0
		VDD > 4.5V	1
0	XX	NA	1



## 3.1.44 0xAF (WDTCON) : WDT 控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
WDTE	-	-	-	PSWE	PSW<2>	PSW<1>	PSW<0>

Bit<7>: WDTE-看门狗定时器使能位

0: 禁止

1: 使能

Bit<6:4>: 未使用

Bit<3>: PSWE-看门狗预分频使能位

0: 禁止, WDT 分频比为 1:1

1: 使能, WDT 分频比由 Bit<2:0>位设置

Bit<2:0>: PSW<2:0> -WDT 预分频比选择

PSW2	PSW1	PSW0	WDT 分频比
0	0	0	1:2
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

## 3.1.45 0xB0 (PWMOCON) : TO/PWMO 控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
TOEN	IPWMOA	PWMOA	IPWMOE	PWMOE	PST0<2>	PST0<1>	PST0<0>

Bit<7>: TOEN-PWMO 定时器使能位

0: 禁止

1: 使能

Bit<6>: IPWMOA-IPWMO 输出取反位

0: IPWMO 占空比为低

1: IPWMO 占空比为高

Bit<5>: PWMOA-PWMO 输出取反位

0: PWMO 占空比为高

1: PWMO 占空比为低

Bit<4>: IPWMOE-IPWMO 输出使能位

0: IPWMO 禁止

1: IPWMO 使能

Bit<3>: PWMOE-PWMO 输出使能位

0: PWMO 禁止

1: PWMO 使能

Bit<2:0>: PST0<2:0> -T0 时钟分频器选择



PST2	PST1	PST0	T0 分频比
0	0	0	1:1 (默认)
0	0	1	1:2
0	1	0	1:4
0	1	1	1:8
1	0	0	1:16
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

### 3.1.46 0xB1 (PWMORD) : PWM0 周期寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
PRD0<7>	PRD0<6>	PRD0<5>	PRD0<4>	PRD0<3>	PRD0<2>	PRD0<1>	PRD0<0>

PWM0 的时间周期(时基)，PWM0 的频率是其周期的倒数

### 3.1.47 0xB2 (PWMODT) : PWM0 占空比寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
DT0<7>	DT0<6>	DT0<5>	DT0<4>	DT0<3>	DT0<2>	DT0<1>	DT0<0>

使 PWM0 的输出一直保持高电平直到其值与 T0 内容相匹配的一个特定值。

### 3.1.48 0xB3 (TMR0) : T0 定时器寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
T0<7>	T0<6>	T0<5>	T0<4>	T0<3>	T0<2>	T0<1>	T0<0>

只读

### 3.1.49 0xB4 (PWM1CON) : T1/PWM1 控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
T1EN	IPWM1A	PWM1A	IPWM1E	PWM1E	PST1<2>	PST1<1>	PST1<0>

Bit<7>: T1EN-PWM1 定时器使能位

0: 禁止

1: 使能

Bit<6>: IPWM1A-IPWM1 输出取反位

0: IPWM1 占空比为低

1: IPWM1 占空比为高

Bit<5>: PWM1A-PWM1 输出取反位

0: PWM1 占空比为高

1: PWM1 占空比为低

Bit<4>: IPWM1E-IPWM1 输出使能位

0: IPWM1 禁止

1: IPWM1 使能

Bit<3>: PWM1E-PWM1 输出使能位



0: PWM1 禁止

1: PWM1 使能

Bit<2:0>: PST1<2:0> -T1 时钟分频器选择

PST12	PST11	PST10	T1 分频比
0	0	0	1:1 (默认)
0	0	1	1:2
0	1	0	1:4
0	1	1	1:8
1	0	0	1:16
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

### 3.1.50 0xB5 (PWM1RD): PWM1 周期寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
PRD1<7>	PRD1<6>	PRD1<5>	PRD1<4>	PRD1<3>	PRD1<2>	PRD1<1>	PRD1<0>

PWM1 的时间周期(时基), PWM1 的频率是其周期的倒数

### 3.1.51 0xB6 (PWM1DT): PWM1 占空比寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
DT1<7>	DT1<6>	DT1<5>	DT1<4>	DT1<3>	DT1<2>	DT1<1>	DT1<0>

使 PWM1 的输出一直保持高电平直到其值与 T1 内容相匹配的一个特定值。

### 3.1.52 0xB7 (TMR1): T1 定时器寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
T1<7>	T1<6>	T1<5>	T1<4>	T1<3>	T1<2>	T1<1>	T1<0>

只读

### 3.1.53 0xB8 (PWM2CON): T2/PWM2 控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
T2EN	IPWM2A	PWM2A	IPWM2E	PWM2E	PST2<2>	PST2<1>	PST2<0>

Bit<7>: T2EN-PWM2 定时器使能位

0: 禁止

1: 使能

Bit<6>: IPWM2A-IPWM2 输出取反位

0: IPWM2 占空比为低

1: IPWM2 占空比为高

Bit<5>: PWM2A-PWM2 输出取反位

0: PWM2 占空比为高

1: PWM2 占空比为低

Bit<4>: IPWM2E-IPWM2 输出使能位



0: IPWM2 禁止

1: IPWM2 使能

Bit<3>: PWM2E-PWM2 输出使能位

0: PWM2 禁止

1: PWM2 使能

Bit<2:0>: PST2<2:0> -T2 时钟分频器选择

PST22	PST21	PST20	T2 分频比
0	0	0	1:1 (默认)
0	0	1	1:2
0	1	0	1:4
0	1	1	1:8
1	0	0	1:16
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

### 3.1.54 0xB9 (PWM2RD): PWM2 周期寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
PRD2<7>	PRD2<6>	PRD2<5>	PRD2<4>	PRD2<3>	PRD2<2>	PRD2<1>	PRD2<0>

PWM2 的时间周期(时基), PWM2 的频率是其周期的倒数

### 3.1.55 0xBA (PWM2DT): PWM2 占空比寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
DT2<7>	DT2<6>	DT2<5>	DT2<4>	DT2<3>	DT2<2>	DT2<1>	DT2<0>

使 PWM2 的输出一直保持高电平直到其值与 T2 内容相匹配的一个特定值。

### 3.1.56 0xBB (TMR2): T2 定时器寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
T2<7>	T2<6>	T2<5>	T2<4>	T2<3>	T2<2>	T2<1>	T2<0>

只读

### 3.1.57 0xBC (PWM3CON): T3/PWM3 控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
T3EN	IPWM3A	PWM3A	IPWM3E	PWM3E	PST3<2>	PST3<1>	PST3<0>

Bit<7>: T3EN-PWM3 定时器使能位

0: 禁止

1: 使能

Bit<6>: IPWM3A-IPWM3 输出取反位

0: IPWM3 占空比为低

1: IPWM3 占空比为高

Bit<5>: PWM3A-PWM3 输出取反位



0: PWM3 占空比为高

1: PWM3 占空比为低

Bit<4>: IPWM3E-IPWM3 输出使能位

0: IPWM3 禁止

1: IPWM3 使能

Bit<3>: PWM3E-PWM3 输出使能位

0: PWM3 禁止

1: PWM3 使能

Bit<2:0>: PST3<2:0> -T3 时钟分频器选择

PST32	PST31	PST30	T3 分频比
0	0	0	1:1 (默认)
0	0	1	1:2
0	1	0	1:4
0	1	1	1:8
1	0	0	1:16
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

### 3.1.58 0xBD (PWM3RD): PWM3 周期寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
PRD3<7>	PRD3<6>	PRD3<5>	PRD3<4>	PRD3<3>	PRD3<2>	PRD3<1>	PRD3<0>

PWM3 的时间周期(时基), PWM3 的频率是其周期的倒数

### 3.1.59 0xBE (PWM3DT): PWM3 占空比寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
DT3<7>	DT3<6>	DT3<5>	DT3<4>	DT3<3>	DT3<2>	DT3<1>	DT3<0>

使 PWM3 的输出一直保持高电平直到其值与 T3 内容相匹配的一个特定值。

### 3.1.60 0xBF (TMR3): T3 定时器寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
T3<7>	T3<6>	T3<5>	T3<4>	T3<3>	T3<2>	T3<1>	T3<0>

只读

### 3.1.61 0xC9 (PWMCS): PWM 级联及死区控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
PWMCAS1	PWMCAS0	DEADT3E	DEADT2E	DEADT1E	DEADTOE	PSTD<1>	PSTD<0>

Bit<7>: PWMCAS1-PWM3、PWM2 级联模式使能

0: 禁止, 两个独立的 8 位 PWM

1: 使能, 16 位 PWM 模式(由两个 8 位 PWM 级联)





- Bit<6>: PWMCAS0-PWM1、PWM0 级联模式使能  
 0: 禁止, 两个独立的 8 位 PWM  
 1: 使能, 16 位 PWM 模式(由两个 8 位 PWM 级联)
- Bit<5>: DEADT3E-PWM3 死区调节使能控制位  
 0: 禁止  
 1: 使能
- Bit<4>: DEADT2E-PWM2 死区调节使能控制位  
 0: 禁止  
 1: 使能
- Bit<3>: DEADT1E-PWM1 死区调节使能控制位  
 0: 禁止  
 1: 使能
- Bit<2>: DEADTOE-PWM0 死区调节使能控制位  
 0: 禁止  
 1: 使能
- Bit<1:0>: PSTD<1:0> -死区时钟分频器选择

PSTD1	PSTD0	分频比
0	0	1:1 (默认)
0	1	1:2
1	0	1:4
1	1	1:8

### 3.1.62 0xCA (PWMDEADT): PWM 死区时间控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
DEADT<7>	DEADT<6>	DEADT<5>	DEADT<4>	DEADT<3>	DEADT<2>	DEADT<1>	DEADT<0>

死区时间设定, 时钟源同 PWM (Fc)

### 3.1.63 0xCB (PWMIS1): PWM 端口映射控制寄存器 1

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
IPWMIS<1>	IPWMIS<0>	PWMIS<1>	PWMIS<0>	IPWMOS<1>	IPWMOS<0>	PWMOS<1>	PWMOS<0>

Bit<7:6>: IPWMIS<7:6> -IPWM1 端口映射选择

IPWMIS1	IPWMIS0	映射端口
0	0	P67 (默认)
0	1	P65
1	0	无
1	1	无

Bit<5:4>: PWMIS <5:4> - PWM1 端口映射选择

PWMIS1	PWMIS0	映射端口
0	0	P64 (默认)
0	1	P63
1	0	P52
1	1	无



Bit<3:2>: IPWMOS <3:2> - IPWMO 端口映射选择

IPWMOS1	IPWMOS0	映射端口
0	0	P66 (默认)
0	1	P61
1	0	P55
1	1	P53

Bit<1:0>: PWMOS <1:0> - PWM0 端口映射选择

PWMOS1	PWMOS0	映射端口
0	0	P63 (默认)
0	1	P65
1	0	P60
1	1	无

### 3.1.64 0xCC (PWMIS2): PWM 端口映射控制寄存器 2

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
IPWM3S<1>	IPWM3S<0>	PWM3S<1>	PWM3S<0>	IPWM2S<1>	IPWM2S<0>	PWM2S<1>	PWM2S<0>

Bit<7:6>: IPWM3S<7:6> - IPWM3 端口映射选择

IPWM3S1	IPWM3S0	映射端口
0	0	P50 (默认)
0	1	无
1	0	无
1	1	无

Bit<5:4>: PWM1S <5:4> - PWM1 端口映射选择

PWM3S1	PWM3S0	映射端口
0	0	P56 (默认)
0	1	P67
1	0	无
1	1	无

Bit<3:2>: IPWMOS <3:2> - IPWMO 端口映射选择

IPWM2S1	IPWM2S0	映射端口
0	0	P71 (默认)
0	1	P60
1	0	无
1	1	无

Bit<1:0>: PWMOS <1:0> - PWM2 端口映射选择

PWM2S1	PWM2S0	映射端口
0	0	P65 (默认)
0	1	P66
1	0	P56
1	1	无



## 3.1.65 0xD0 (TC1CON) : TC1 控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
TC1EN	-	RELOAD	TC1HEN	PSTC1E	PSTC1<2>	PSTC1<1>	PSTC1<0>

Bit<7>: TC1EN-TC1 定时器使能位

- 0: 禁止
- 1: 使能

Bit<6>: 未使用

Bit<5>: RELOAD-8 位模式下自动装载使能位

- 0: 禁止
- 1: 使能

Bit<4>: TC1HEN-16 位定时器使能位

- 0: TC1 为 8 位定时器
- 1: TC1 为 16 位定时器

Bit<3>: PSTC1E-TC1 预分频使能位

- 0: 禁止, TC1 分频比为 1:1
- 1: 使能, TC1 分频比由 Bit<2:0>选择

Bit<2:0>: PSTC1 <2:0> - TC1 预分频选择

PSTC1<2>	PSTC1<1>	PSTC1<0>	TC1 分频比
0	0	0	1:2
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

## 3.1.66 0xD1 (TC1CH) : TC1 高位计数器、寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
TC1<15>	TC1<14>	TC1<13>	TC1<12>	TC1<11>	TC1<10>	TC1<9>	TC1<8>

## 3.1.67 0xD2 (TC1CL) : TC1 低位计数器、寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
TC1<7>	TC1<6>	TC1<5>	TC1<4>	TC1<3>	TC1<2>	TC1<1>	TC1<0>

## 3.1.68 0xD5 (EINTR) : 外部中断控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
NRE1	INTEG1	EXPS1	EIS1	NRE0	INTEG0	EXPS0	EIS0

Bit<7>: NRE1-INT1 噪声抑制使能位

- 0: 禁止
- 1: 使能, 在低频晶体振荡器(LXT)模式或低速模式下, 噪声抑制电路始终是禁止的



- Bit<6>: INTEG1-INT1 信号边沿选择
  - 0: 中断发生在 INT1 引脚信号上升沿
  - 1: 中断发生在 INT1 引脚信号下降沿
- Bit<5>: EXPS1- INT1 信号引脚选择 (使能 EIS1 后两管脚状态不同请不要切换)
  - 0: INT1 信号引脚选择 P65
  - 1: INT1 信号引脚选择 P50
- Bit<4>: EIS1-INT1 引脚选择
  - 0: P65/P50 为 GPIO
  - 1: P65/P50 为外部中断引脚
- Bit<3>: NRE0-INT0 噪声抑制使能位
  - 0: 禁止
  - 1: 使能, 在低频晶体振荡器(LXT)模式或低速模式下, 噪声抑制电路始终是禁止的
- Bit<2>: INTEG0-INT0 信号边沿选择
  - 0: 中断发生在 INT0 引脚信号上升沿
  - 1: 中断发生在 INT0 引脚信号下降沿
- Bit<1>: EXPS0- INT0 信号引脚选择 (使能 EIS0 后两管脚状态不同请不要切换)
  - 0: INT0 信号引脚选择 P67
  - 1: INT0 信号引脚选择 P51
- Bit<0>: EIS0-INT0 引脚选择
  - 0: P67/P51 为 GPIO
  - 1: P67/P51 为外部中断引脚

### 3. 1. 69 0xD6 (IMR1): 中断使能控制寄存器 1

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
TC1IE	CMP1IE	CMPOIE	ADIE	EX1IE	EXOIE	ICIE	TCOIE

- Bit<7>: TC1IE - TC1 中断使能位
  - 0: 禁止
  - 1: 使能
- Bit<6>: CMP1IE - CMP1 中断使能位
  - 0: 禁止
  - 1: 使能
- Bit<5>: CMPOIE - CMPO 中断使能位
  - 0: 禁止
  - 1: 使能
- Bit<4>: ADIE - ADC 中断使能位
  - 0: 禁止
  - 1: 使能
- Bit<3>: EX1IE - INT1 中断使能位
  - 0: 禁止
  - 1: 使能
- Bit<2>: EXOIE - INT0 中断使能位
  - 0: 禁止
  - 1: 使能



Bit<1>: ICIE - IC 中断使能位

0: 禁止

1: 使能

Bit<0>: TCOIE - TC0 中断使能位

0: 禁止

1: 使能

### 3.1.70 0xD7 (IMR2): 中断使能控制寄存器 2

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
DT3IE	DT2IE	DT1IE	DT0IE	PWM3IE	PWM2IE	PWM1IE	PWMOIE

Bit<7>: DT3IE - DT3 中断使能位

0: 禁止

1: 使能

Bit<6>: DT2IE - DT2 中断使能位

0: 禁止

1: 使能

Bit<5>: DT1IE - DT1 中断使能位

0: 禁止

1: 使能

Bit<4>: DT0IE - DT0 中断使能位

0: 禁止

1: 使能

Bit<3>: PWM3IE - PWM3 中断使能位

0: 禁止

1: 使能

Bit<2>: PWM2IE - PWM2 中断使能位

0: 禁止

1: 使能

Bit<1>: PWM1IE - PWM1 中断使能位

0: 禁止

1: 使能

Bit<0>: PWMOIE - PWM0 中断使能位

0: 禁止

1: 使能

### 3.1.71 0xDA (ISR1): 中断标志寄存器 1

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
TC1IF	CMP1IF	CMP0IF	ADIF	EX1IF	EX0IF	ICIF	TC0IF

Bit<7>: TC1IF - TC1 中断标志位

0: 未触发中断

1: 触发中断

Bit<6>: CMP1IF - CMP1 中断标志位, 当比较器 1 输出发生改变时置位

0: 未触发中断

1: 触发中断



- Bit<5>: CMP0IF - CMP0 中断标志位, 当比较器 0 输出发生改变时置位
  - 0: 未触发中断
  - 1: 触发中断
- Bit<4>: ADIF - ADC 中断标志位
  - 0: 未触发中断
  - 1: 触发中断
- Bit<3>: EX1IF - INT1 中断标志位
  - 0: 未触发中断
  - 1: 触发中断
- Bit<2>: EX0IF - INTO 中断标志位
  - 0: 未触发中断
  - 1: 触发中断
- Bit<1>: ICIF - IC 中断标志位
  - 0: 未触发中断
  - 1: 触发中断
- Bit<0>: TCOIF - TCO 中断标志位
  - 0: 未触发中断
  - 1: 触发中断

### 3.1.72 0xDB(ISR2): 中断标志寄存器 2

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
DT3IF	DT2IF	DT1IF	DT0IF	PWM3IF	PWM2IF	PWM1IF	PWM0IF

- Bit<7>: DT3IF - DT3 中断标志位
  - 0: 未触发中断
  - 1: 触发中断
- Bit<6>: DT2IF - DT2 中断标志位
  - 0: 未触发中断
  - 1: 触发中断
- Bit<5>: DT1IF - DT1 中断标志位
  - 0: 未触发中断
  - 1: 触发中断
- Bit<4>: DT0IF - DT0 中断标志位
  - 0: 未触发中断
  - 1: 触发中断
- Bit<3>: PWM3IF - PWM3 中断标志位
  - 0: 未触发中断
  - 1: 触发中断
- Bit<2>: PWM2IF - PWM2 中断标志位
  - 0: 未触发中断
  - 1: 触发中断
- Bit<1>: PWM1IF - PWM1 中断标志位
  - 0: 未触发中断
  - 1: 触发中断



Bit<0>: PWMOIF - PWM0 中断标志位  
 0: 未触发中断  
 1: 触发中断

### 3.1.73 0xDE (WECR): 唤醒使能控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
WDTWE	CMP1WE	CMPOWE	ADWE	EX1WE	EXOWE	ICWE	TMRWE

Bit<7>: WDTWE - WDT 唤醒使能位  
 0: 禁止 WDT 唤醒  
 1: 使能 WDT 唤醒(使能 WDT 唤醒后 WDT 复位失效, 唤醒周期为 WDT 复位时间的一半)

Bit<6>: CMP1WE - CMP1 唤醒使能位  
 0: 禁止 CMP1 唤醒  
 1: 使能 CMP1 唤醒

Bit<5>: CMPOWE - CMPO 唤醒使能位  
 0: 禁止 CMPO 唤醒  
 1: 使能 CMPO 唤醒

Bit<4>: ADWE - ADC 唤醒使能位  
 0: 禁止 ADC 唤醒  
 1: 使能 ADC 唤醒

Bit<3>: EX1WE - INT1 唤醒使能位  
 0: 禁止 INT1 唤醒  
 1: 使能 INT1 唤醒

Bit<2>: EXOWE - INTO 唤醒使能位  
 0: 禁止 INTO 唤醒  
 1: 使能 INTO 唤醒

Bit<1>: ICWE - IC 唤醒使能位  
 0: 禁止 IC 唤醒  
 1: 使能 IC 唤醒

Bit<0>: TMRWE - PWM/DT/TC0/TC1 唤醒使能位  
 0: 禁止 PWM/DT/TC0/TC1 唤醒  
 1: 使能 PWM/DT/TC0/TC1 唤醒

### 3.1.74 0xE0 (EEPCON): EP2 读写控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
-	-	-	-	-	EE_WRERR	EEREAD	EEWRIT

Bit<7>: 3>: 未使用

Bit<2>: EE\_WRERR - EEPROM 写错误标志位  
 0: EEPROM 写正确  
 1: EEPROM 写错误, 软件清 0

Bit<1>: EEREAD - EEPROM 读使能位  
 0: 禁止 EEPROM 读  
 1: 使能 EEPROM 读 (TBRD R 指令)

Bit<0>: EEWRIT - EEPROM 写使能位



- 0: 禁止 EEPROM 写
- 1: 使能 EEPROM 写 (写操作结束后此位硬件自动清 0)

### 3.1.75 0xE1 (EEPDAT): EEPROM 写数据寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
EEDIN<7>	EEDIN<6>	EEDIN<5>	EEDIN<4>	EEDIN<3>	EEDIN<2>	EEDIN<1>	EEDIN<0>

### 3.1.76 0xFF (IAR): 间接寻址寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
IAR<7>	IAR<6>	IAR<5>	IAR<4>	IAR<3>	IAR<2>	IAR<1>	IAR<0>

间接寻址寄存器并不是一个实际存在的寄存器，它的主要功能是作为间接寻址的指针。任何以 RFF 作为指针的指令，实际对应的地址是 R80 (RAM 选择寄存器) RSR<7:0>所指向的数据。





## 3.2 GPIO 功能模块

JZ8M8003 有 3 组双向 I/O 端口，共 18 个输入，18 个输出，大部分 I/O 可以复用为其它功能。

18 个可编程上拉 I/O 引脚：P50~P57，P60~P67，P70~P71；

18 个可编程下拉 I/O 引脚：P50~P57，P60~P67，P70~P71；

18 个可编程驱动增强 I/O 引脚：P50~P57，P60~P67，P70~P71；

8 个可编程漏极开路 I/O 引脚：P60~P67；

端口输入特性表格如下（仅作参考）：

### 3.2.1 GPIO 寄存器说明

#### 0x8A (PORT5)：P5 端口数据寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
P5<7>	P5<6>	P5<5>	P5<4>	P5<3>	P5<2>	P5<1>	P5<0>

#### 0x8B (PORT6)：P6 端口数据寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
P6<7>	P6<6>	P6<5>	P6<4>	P6<3>	P6<2>	P6<1>	P6<0>

#### 0x8C (PORT7)：P7 端口数据寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
-	-	-	-	-	-	P7<1>	P7<0>

#### 0x8D (P5CR)：P5 端口控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
C5<7>	C5<6>	C5<5>	C5<4>	C5<3>	C5<2>	C5<1>	C5<0>

P5 方向控制位：

0：输出

1：输入

#### 0x8E (P6CR)：P6 端口控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
C6<7>	C6<6>	C6<5>	C6<4>	C6<3>	C6<2>	C6<1>	C6<0>

P6 方向控制位：

0：输出

1：输入

#### 0x8F (P7CR)：P7 端口控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
-	-	-	-	-	-	C7<1>	C7<0>

P7 方向控制位：

0：输出

1：输入



## 0x90 (P5PHCR) : P5 上拉控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
PH5<7>	PH5<6>	PH5<5>	PH5<4>	PH5<3>	PH5<2>	PH5<1>	PH5<0>

P5 上拉控制位:

- 0: 使能
- 1: 禁止

## 0x91 (P6PHCR) : P6 上拉控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
PH6<7>	PH6<6>	PH6<5>	PH6<4>	PH6<3>	PH6<2>	PH6<1>	PH6<0>

P6 上拉控制位:

- 0: 使能
- 1: 禁止

## 0x92 (P7PHCR) : P7 上拉控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
-	-	-	-	-	-	PH7<1>	PH7<0>

P7 上拉控制位:

- 0: 使能
- 1: 禁止

## 0x93 (P5PDCR) : P5 下拉控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
PD5<7>	PD5<6>	PD5<5>	PD5<4>	PD5<3>	PD5<2>	PD5<1>	PD5<0>

P5 下拉控制位:

- 0: 使能
- 1: 禁止

## 0x94 (P6PDCR) : P6 下拉控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
PD6<7>	PD6<6>	PD6<5>	PD6<4>	PD6<3>	PD6<2>	PD6<1>	PD6<0>

P6 下拉控制位:

- 0: 使能
- 1: 禁止

## 0x95 (P7PDCR) : P7 下拉控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
-	-	-	-	-	-	PD7<1>	PD7<0>

P7 下拉控制位:

- 0: 使能
- 1: 禁止

**0x96 (P6ODCR) : P6 漏极开路控制寄存器**

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
P6OD<7>	P6OD<6>	P6OD<5>	P6OD<4>	P6OD<3>	P6OD<2>	P6OD<1>	P6OD<0>

P6 漏极开路输出控制位:

- 0: 禁止
- 1: 使能

**0x9A (P5HDCR) : P5 高拉电流控制寄存器**

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
HD5<7>	HD5<6>	HD5<5>	HD5<4>	HD5<3>	HD5<2>	HD5<1>	HD5<0>

P5 端口拉电流增强控制位:

- 0: 禁止
- 1: 使能

**0x9B (P6HDCR) : P6 高拉电流控制寄存器**

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
HD6<7>	HD6<6>	HD6<5>	HD6<4>	HD6<3>	HD6<2>	HD6<1>	HD6<0>

P6 端口拉电流增强控制位:

- 0: 禁止
- 1: 使能

**0x9C (P7HDCR) : P7 高拉电流控制寄存器**

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
-	-	-	-	-	-	HD7<1>	HD7<0>

P7 端口拉电流增强控制位:

- 0: 禁止
- 1: 使能

**0x9D (P5HSCR) : P5 高灌电流控制寄存器**

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
HS5<7>	HS5<6>	HS5<5>	HS5<4>	HS5<3>	HS5<2>	HS5<1>	HS5<0>

P5 端口灌电流增强控制位:

- 0: 禁止
- 1: 使能

**0x9E (P6HSCR) : P6 高灌电流控制寄存器**

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
HS6<7>	HS6<6>	HS6<5>	HS6<4>	HS6<3>	HS6<2>	HS6<1>	HS6<0>

P6 端口灌电流增强控制位:

- 0: 禁止
- 1: 使能



## 0x9F (P7HSCR) : P7 高灌电流控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
-	-	-	-	-	-	HS7<1>	HS7<0>

P7 端口灌电流增强控制位:

- 0: 禁止
- 1: 使能

### 3.2.2 端口状态变化唤醒

JZ8F8003 包含 18 个可编程端口状态变化唤醒 I/O: P50~P57, P60~P67, P70~P71。芯片执行“SLEEP”指令可以进入到睡眠模式或者空闲模式。此时,系统时钟停止,CPU 不执行指令。端口状态变化唤醒可以通过程序选择继续原有的进程(SLEEP 前执行 DI)或执行相应的跳转(SLEEP 前执行 EI),并打开相应的使能控制位,跳转到中断子程序。

#### 端口状态改变查询方式唤醒设置:

- 1、PORT 端口状态变化唤醒口设为输入;
- 2、可以根据需要选择唤醒口的内部上拉或下拉;
- 3、使能端口状态变化唤醒控制 P5IWE /P6IWE /P7IWE;
- 4、设置寄存器 RDE 的 ICWE 位为 1,使能唤醒功能;
- 5、执行 DI 指令,不进入中断地址口;
- 6、执行“SLEEP”指令, IDLE=0 进入睡眠模式或者 IDLE=1 进入空闲模式;
- 7、唤醒后,执行 SLEEP 的下一条指令;

#### 端口状态改变中断方式唤醒设置:

- 1、PORT 端口状态变化唤醒口设为输入;
- 2、可以根据需要选择唤醒口的内部上拉或下拉;
- 3、使能端口状态变化唤醒控制 P5IWE /P6IWE /P7IWE;
- 4、设置寄存器 RDE 的 ICWE 位为 1,使能唤醒功能;
- 5、使能端口状态变化中断 ICIE;
- 6、执行“EI”指令,等待进入中断地址口;
- 7、执行“SLEEP”指令, IDLE=0 进入睡眠模式或者 IDLE=1 进入空闲模式;
- 8、唤醒后会进入中断地址口,退出中断后,执行 SLEEP 下一条指令;



## 3.3 定时器

### 3.3.1 TC0 定时计数器

TC0 定时计数器提供一个 8 位预分频器，TC0CON 寄存器的 PSTCOE 位决定分频器的使能与禁止，PSTCO<2:0>三位决定预分频比。在 TC0 模式下每次 TC0 被写入一个值，预分频寄存器就被清零。

TC0 是一个 8Bit 上行计数器，只要有时钟就工作。时钟源既可以是内部时钟  $F_c$ （通过 TIMERSC 可选  $F_m/F_s$ ），也可以选择外部时钟（由 P67 引脚输入，触发沿可选），如果没有分频控制，每个时钟（ $F_m/F_s$ ）周期（选择内部时钟）或每个外部时钟周期（外部时钟）到来，计数器实现加 1。

TC0 计数溢出可以形成中断信号。

在 IDLE 模式下，TC0 中断可以唤醒电路，唤醒后可以选择进中断或者继续执行原程序，方法参考端口状态变化唤醒。在睡眠模式下，TC0 设置为 P67 外部输入时钟可以中断溢出并唤醒电路。

#### 3.3.1.1 TC0 定时设置说明

- 1、给 TC0C 寄存器赋初始值；
- 2、设置 TC0CON 寄存器的值（选择作为计时器或计数器及预分频比）；
- 3、为计数器使用，需要在 TC0CON 寄存器选择 TC0 外部信号为正沿或负沿加 1；
- 4、使能 RD6/IMR1 寄存器的 TC0IE 打开中断使能，并执行 EI 指令；
- 5、中断程序部分将自动保存 ACC、STATUS 及 RSR，执行 RETI 指令后要清除 TC0 中断标志位；

#### 3.3.1.2 TC0 定时计算说明

TC0 定时功能通过写值到 TC0C 寄存器，给定时器赋初始值，定时器从初始值位置开始累加，直至定时器溢出产生中断。

**TC0 定时时间计算公式（选择内部系统时钟）：**

$$\text{TC0 定时时间} = (1/F_c) * (\text{TC0 分频}) * (256 - \text{TC0C 初始值})$$

示例：

$$F_c = F_m (\text{TIMERSC}=1) = 8 \text{ MHz}, \text{TC0 分频选择} = 8 \text{ 分频}, \text{TC0C 初始值} = 156;$$

$$\text{TC0 定时时间} = (1/8) * (8) * (256 - 156) = 100\mu\text{s}$$

**TC0 定时时间计算公式（选择外部输入时钟）：**

$$\text{TC0 定时时间} = (1/\text{外部输入时钟}) * (\text{TC0 分频}) * (256 - \text{TC0C 初始值})$$

示例：

$$\text{外部输入时钟} = 1 \text{ MHz}, \text{TC0 分频选择} = 4 \text{ 分频}, \text{TC0C 初始值} = 156;$$



TC0 定时时间= (1/1) \* (4) \* (256-156) = 400us

### 3.3.1.3 TC0 空闲模式唤醒说明

在空闲模式下，程序停止执行，具有唤醒功能的模块和低速振荡器正常工作，其它功能被禁止。

TC0 可以唤醒空闲模式，设置 R88/CPUCON 寄存器 Bit4 位 TIMERS0 为 0，选择 TC0 时钟源为副时钟。使能 TC0IE，IDLE = 1+ SLEEP 指令系统进入空闲模式，TC0 定时器正常工作。当 TC0 定时器溢出后，系统被唤醒，进入低速模式。若使能 EI，则唤醒后进入中断，若执行 DI，则唤醒后执行下一条指令。

### 3.3.2 TC1 定时计数器

TC1 定时计数器提供一个 8 位预分频器，TC1CON 寄存器的 PSTC1E 位决定分频器的使能与禁止，PSTC1<2:0> 三位决定预分频比。在 TC01 模式下每次 TC1 被写入一个值，预分频寄存器就被清零。

TC1 是一个 8Bit/16Bit 上行计数器，默认工作在 8 Bit 计数模式。8 Bit 计数器模式具有自动加载功能，通过使能 RELOAD，在 TC1 溢出后自动加载 TC1H 到 TC1L。TC1 通过使能 TC1HEN 可以工作在 16Bit 计数器模式，不具有自动加载功能。TC1 定时器需使能 TC1EN 才能工作，时钟源是内部时钟 Fc（通过 TIMERS0 可选 Fm/Fs），每个时钟周期到来，计数器实现加 1。TC1 计数溢出形成中断信号，系统跳转到对应的中断向量地址。

在 IDLE 模式下，TC1 中断可以唤醒电路，唤醒后可以选择进中断或者继续执行原程序，方法参考端口状态变化唤醒。

#### 3.3.2.1 TC1 8Bit 定时设置说明

- 1、给 TC1L 寄存器赋初始值；
- 2、如使能自动加载，需设置 TC1H 寄存器，TC1 计数器溢出后自动加载 TC1H 值；
- 3、设置 TC1CON 寄存器，按需使能自动加载、配置预分频比；
- 4、使能 TC1EN，打开 TC1 定时器计数；
- 5、使能 RD6/IMR1 寄存器的 TC1IE 打开中断使能，并执行 EI 指令；
- 6、中断程序部分将自动保存 ACC、STATUS 及 RSR，执行 RETI 指令后要清除 TC1 中断标志位；

#### 3.3.2.2 TC1 16Bit 定时设置说明

- 1、给 TC1L、TC1H 寄存器赋初始值；
- 2、设置 TC1CON 寄存器的值，使能 TC1HEN 及设置预分频比；



- 3、使能 TC1IE，打开 TC1 定时器计数；
- 4、使能 RD6/IMR1 寄存器的 TC1IE 打开中断使能，并执行 EI 指令；
- 5、中断程序部分将自动保存 ACC、STATUS 及 RSR，执行 RETI 指令后要清除 TC1 中断标志位；

### 3.3.2.3 TC1 定时计算说明

TC1 定时功能通过写值到 TC1L、TC1H 寄存器，给定时器赋初始值，定时器从初始值位置开始累加，直至定时器溢出产生中断。

**TC1 定时时间计算公式（选择 8Bit 计数器模式）：**

TC1 定时时间= (1/Fc) \* (TC1 分频) \* (256-TC1L 初始值)

示例：

Fc=Fm(TIMERSC=1)=8 MHz，TC1 分频选择=8 分频，TC1L 初始值=156；

$$TC1 \text{ 定时时间} = (1/8) * (8) * (256-156) = 100\mu s$$

**TC1 定时时间计算公式（选择 16Bit 计数器模式）：**

TC1 定时时间= (1/Fc) \* (TC1 分频) \* [65536-(TC1H+TC1L 初始值)]

示例：

Fc=Fm(TIMERSC=1)=1 MHz，TC1 分频选择=4 分频，TC1 初始值=5536 (TC1H=0X15+TC1L=0XA0)；

$$TC1 \text{ 定时时间} = (1/1) * (4) * (65536-5536) = 60ms$$

### 3.3.2.4 TC1 空闲模式唤醒说明

TC1 可以唤醒空闲模式，使能 RDE/WECR 寄存器 TMRWE 打开唤醒功能。设置 R88/CPUCON 寄存器 Bit4 位 TIMERSC 为 0，选择 TC1 时钟源为副时钟。使能 TC1IE，IDLE = 1+ SLEEP 指令系统进入空闲模式，TC1 定时器正常工作。当 TC1 定时器溢出后，系统被唤醒，进入低速模式。若使能 EI，则唤醒后进入中断，若执行 DI，则唤醒后执行下一条指令。



## 3.4 LVD 低电压检测

JZ8F8003 具有低电压检测（LVD）功能，总共可编程选择 4 个电压值。当 CPU 的工作电压下降到低于设定值时，R83/STATUS 寄存器的 Bit5 位被置 0；而当 CPU 的工作电压由低于设定值上升到高于设定值后，R83/STATUS 寄存器的 Bit5 位被置 1。

LVD 电压检测点：

LVD<1>	LVD<0>	电压监测点
0	0	4.5v
0	1	4.0v
1	0	3.3v
1	1	2.2v

### 3.4.1 LVD 电压检测设置说明

- 1、设定 LVD 的电压值（RAE/LVDCON 寄存器的 LVD<1:0> 位）；
- 2、使能 LVD 功能(RAE/LVDCON 寄存器 LVDEN 位)；
- 3、判断 R83/STATUS 寄存器的 Bit5 位，低于设定值为 0，高于设定值或未使能为 1；





### 3.5 ADC 模数转换

JZ8F8003 ADC 模块包含三个 18 路模拟通道选择寄存器，三个控制器（RA6/ADIGS，RA7/ADOC，RA8/ADCON），三个数据寄存器（RA3/ADDATA，RA4/ADDATA1H，RA5/ADDATA1L）和一个 12 位精度的 AD 转换器。AD 转换功能示意图如下所示。

ADC 模块采用逐次逼近式把模拟信号转换为数字值，结果存储到 ADDATA，ADDATA1H，ADDATA1L 结果寄存器中，通过 ADC 控制寄存器设置通道选择、触发源选择、内外部参考电压源、采样时钟、ADC 启动及 ADC 功耗。

AD 转换完成可以进入中断，也可以用查询 RA8/ADCON 的 ADRUN 位来判断。

如果启动了 AD 唤醒功能，AD 转换的完成可以从睡眠模式或者空闲模式下唤醒。

#### AD 采样时间计算方式：

从设置 ADRUN=1 起，完成一次 AD 采样的时间=ADC 采样保持周期+AD 转换时间

#### AD 转换时间：

AD 转换 1 个 bit 需要一个 TAD 时间，芯片内置 12bit 的 AD，所以转换时间为 12 个 TAD。

#### AD 采样电压值计算方式：

$$\text{ADC 采样电压} = \text{采样值} / 4096 * \text{参考电压}$$

例如：参考电压为内部基准 2v，采样值为 0x400=1024

$$\text{ADC 采样电压} = 1024 / 4096 * 2 = 0.5\text{v}$$

#### 3.5.1 ADC 模数转换相关寄存器

##### 0xA0 (P5ADE)：P5 AD 输入口选择控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
ADE5<7>	ADE5<6>	ADE5<5>	ADE5<4>	ADE5<3>	ADE5<2>	ADE5<1>	ADE5<0>

P5 端口 ADC 输入选择控制位：

0：端口设置为 GPIO

1：端口设置为模拟输入口

##### 0xA1 (P6ADE)：P6 AD 输入口选择控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
ADE6<7>	ADE6<6>	ADE6<5>	ADE6<4>	ADE6<3>	ADE6<2>	ADE6<1>	ADE6<0>

P6 端口 ADC 输入选择控制位：

0：端口设置为 GPIO

1：端口设置为模拟输入口

##### 0xA2 (P7ADE)：P7 AD 输入口选择控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
-	-	-	-	-	-	ADE7<1>	ADE7<0>

P7 端口 ADC 输入选择控制位：

0：端口设置为 GPIO

1：端口设置为模拟输入口



## 0xA3 (ADDATA) : ADC 转换结果高 8 位寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
AD<11>	AD<10>	AD<9>	AD<8>	AD<7>	AD<7>	AD<5>	AD<4>

只读

## 0xA4 (ADDATA1H) : ADC 转换结果高 4 位寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
-	-	-	-	AD<11>	AD<10>	AD<9>	AD<8>

只读

## 0xA5 (ADDATA1L) : ADC 转换结果低 8 位寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
AD<7>	AD<6>	AD<5>	AD<4>	AD<3>	AD<2>	AD<1>	AD<0>

只读

## 0xA6 (ADIGS) : ADC 输入及触发源控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
TRIGS<2>	TRIGS<1>	TRIGS<0>	ADIS<4>	ADIS<3>	ADIS<2>	ADIS<1>	ADIS<0>

Bit<7:5>: TRIGS<2: 0>-ADC 触发源选择位 (使能 ADTRS 有效)

TRIGS2	TRIGS1	TRIGS0	触发源选择
0	0	0	PWM0 占空比
0	0	1	PWM0 周期
0	1	0	PWM1 占空比
0	1	1	PWM1 周期
1	0	0	PWM2 占空比
1	0	1	PWM2 周期
1	1	0	PWM3 占空比
1	1	1	PWM3 周期

Bit<4:0>: ADIS<4:0>-ADC 模拟输入通道选择

ADIS4	ADIS3	ADIS2	ADIS1	ADIS0	模拟输入
0	0	0	0	0	ADIN0/P50
0	0	0	0	1	ADIN1/P51
0	0	0	1	0	ADIN2/P52
0	0	0	1	1	ADIN3/P53
0	0	1	0	0	ADIN4/P54
0	0	1	0	1	ADIN5/P55
0	0	1	1	0	ADIN6/P56
0	0	1	1	1	ADIN7/P57
0	1	0	0	0	ADIN8/P60
0	1	0	0	1	ADIN9/P61
0	1	0	1	0	ADIN10/P62
0	1	0	1	1	ADIN11/P63



0	1	1	0	0	ADIN12/P64
0	1	1	0	1	ADIN13/P65
0	1	1	1	0	ADIN14/P66
0	1	1	1	1	ADIN15/P67
1	0	0	0	0	ADIN16/P70
1	0	0	0	1	ADIN17/P71
1	0	0	1	0	ADIN18/1/4vdd
1	0	0	1	1	ADIN19/AMPO
1	0	1	0	0	ADIN20/AMP1

## 0xA7 (ADOC): ADC 电压及补偿校准控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
VREFS	VREF<1>	VREF<0>	CALI	SIGN	VOF<2>	VOF<1>	VOF<0>

Bit<7>: VREFS-ADC 参考电压源选择

0: 内部参考电压, VDD 作 ADC 参考电压, P54 为 GPIO

1: 外部参考电压, P54 引脚电压作 ADC 参考电压

Bit<6:5>: VREF<1:0> -ADC 内部参考电压选择

VREF1	VREF0	内部参考电压
0	0	VDD
0	1	4V
1	0	3V
1	1	2V

Bit<4>: CALI-ADC-补偿校准使能位

0: 禁止

1: 使能

Bit<3>: SIGN-ADC-补偿电压极性选择位

0: 负电压

1: 正电压

Bit<2:0>: VOF<2:0>-补偿电压选择

VOF2	VOF1	VOF0	补偿幅度
0	0	0	0 LSB
0	0	1	2LSB
0	1	0	4 LSB
0	1	1	6LSB
1	0	0	8 LSB
1	0	1	10 LSB
1	1	0	12 LSB
1	1	1	14 LSB



## 0xA8 (ADCON) : ADC 控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
ADEN	ADRUN	-	ADTRS	ADSH<1>	ADSH<0>	ADCKR<1>	ADCKR<0>

Bit<7>: ADPD-ADC 电源使能位

- 0: ADC 电源禁止
- 1: ADC 电源使能

Bit<6>: ADRUN-ADC 启动控制位

- 0: ADC 转换结束, 系统自动置位, 该位不能软件复位
- 1: ADC 转换开始, 该位可由软件置位

Bit<5>: 未使用

Bit<4>: ADTRS-ADC 触发源选择位

- 0: 由 ADRUN 软件使能启动
- 1: 由 PWM 占空比、周期溢出启动或 ADRUN 软件启动

Bit<3:2>: ADSh<1:0> -ADC 采样和保持时间选择 (建议至少 4us, TAD:ADC 运行时钟周期)

ADSH1	ADSH0	TAD
0	0	2 * TAD
0	1	4 * TAD
1	0	8 * TAD
1	1	12 * TAD

Bit<1:0>: ADCKR<1:0> -ADC 的时钟预分频选择

ADCKR1	ADCKR0	ADC 时钟分频比
0	0	2 * TAD
0	1	4 * TAD
1	0	8 * TAD
1	1	12 * TAD

### 3.5.2 ADC 模数转换设置说明

- 1、ADC 输入端口使能及模拟通道选择, 设置 P5/6/7ADE、ADIGS 寄存器;
- 2、ADC 参考电压源及参考电压选择, 设置 ADOC 寄存器;
- 3、ADC 时钟源 Fc 可选 Fm/Fs, 时钟预分频选择, 设置 CPUCON、ADCON 寄存器;
- 4、ADC 触发源选择, 可 PWM 周期和占空比触发启动, 设置 ADCON、ADIGS 寄存器
- 5、如果需要用到中断功能, 设置 ADIE=1, 执行“EI”指令;
- 6、置“ADPD=1”开始 AD 供电电压;
- 7、调用 AD 精度校正子程序;
- 8、根据需要选择 IDLE/SLEEP 模式, 设置 AD 唤醒功能, ADWE=1;
- 9、置“ADRUN=1”开始 AD 转换或者 PWM 触发 AD 转换;
- 10、等待中断或 ADRUN 被清 0, 如果 AD 中断发生, 则离开中断程序时需将 ADIF 清 0;
- 11、保存转换的结果。如果需要做多次 AD 转换, 跳到步骤 9;



## 3.5.3 ADC 模数转换设置说明

- 1、完成 3.5.1 ADC 模数转换设置说明 1~5 步骤的基础上，使能 ADC 补偿校准 CALI；
- 2、设置 ADC 补偿电压极性 SIGN，先校正 ADC 正电压，再校正 ADC 负电压，每次校正 2LSB 的补偿幅度；
- 3、循环检测 AD 值，结果为“0”则结束 AD 精度校正，将 ADC 的“CALI”位置 0；



## 3.6 PWM 脉宽调制

JZ8F8003 内置 4 路 8Bit PWM，可映射选择互补输出端口，可级联组合成 2 路 16Bit PWM。PWM 模块内置 4 路 8Bit 预分频器，可通过 PWM0/1/2/3 控制寄存器配置，PWM 时钟源为 Fc 时钟，可通过 R88/CPUCON 寄存器 DB\_EN 倍频。

PWM 带有周期溢出中断和占空比匹配中断，使能后可跳转到中断子程序。

在 IDLE(空闲模式)下，使能 TMRWE + PWMOIE、PWM1IE、PWM2IE、PWM3IE、DTOIE、DT1IE、DT2IE、DT3IE，均可唤醒系统。

### 3.6.1 PWM 脉宽调制相关寄存器

#### 0xB0 (PWMOCON)：T0/PWM0 控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
TOEN	IPWMOA	PWMOA	IPWMOE	PWMOE	PST0<2>	PST0<1>	PST0<0>

Bit<7>: TOEN-PWM0 定时器使能位

0: 禁止

1: 使能

Bit<6>: IPWMOA-IPWMO 输出取反位

0: IPWMO 占空比为低

1: IPWMO 占空比为高

Bit<5>: PWMOA-PWMO 输出取反位

0: PWMO 占空比为高

1: PWMO 占空比为低

Bit<4>: IPWMOE-IPWMO 输出使能位

0: IPWMO 禁止

1: IPWMO 使能

Bit<3>: PWMOE-PWMO 输出使能位

0: PWMO 禁止

1: PWMO 使能

Bit<2:0>: PST0<2:0> -T0 时钟分频器选择

PST2	PST1	PST0	T0 分频比
0	0	0	1:1 (默认)
0	0	1	1:2
0	1	0	1:4
0	1	1	1:8
1	0	0	1:16
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

#### 0xB1 (PWMORD)：PWM0 周期寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
PRD0<7>	PRD0<6>	PRD0<5>	PRD0<4>	PRD0<3>	PRD0<2>	PRD0<1>	PRD0<0>



PWM0 的时间周期(时基)，PWM0 的频率是其周期的倒数

## 0xB2 (PWM0DT)：PWM0 占空比寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
DT0<7>	DT0<6>	DT0<5>	DT0<4>	DT0<3>	DT0<2>	DT0<1>	DT0<0>

使 PWM0 的输出一直保持高电平直到其值与 T0 内容相匹配的一个特定值。

## 0xB4 (PWM1CON)：T1/PWM1 控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
T1EN	IPWM1A	PWM1A	IPWM1E	PWM1E	PST1<2>	PST1<1>	PST1<0>

Bit<7>：T1EN-PWM1 定时器使能位

0：禁止

1：使能

Bit<6>：IPWM1A-IPWM1 输出取反位

0：IPWM1 占空比为低

1：IPWM1 占空比为高

Bit<5>：PWM1A-PWM1 输出取反位

0：PWM1 占空比为高

1：PWM1 占空比为低

Bit<4>：IPWM1E-IPWM1 输出使能位

0：IPWM1 禁止

1：IPWM1 使能

Bit<3>：PWM1E-PWM1 输出使能位

0：PWM1 禁止

1：PWM1 使能

Bit<2:0>：PST1<2:0> -T1 时钟分频器选择

PST12	PST11	PST10	T1 分频比
0	0	0	1:1 (默认)
0	0	1	1:2
0	1	0	1:4
0	1	1	1:8
1	0	0	1:16
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

## 0xB5 (PWM1RD)：PWM1 周期寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
PRD1<7>	PRD1<6>	PRD1<5>	PRD1<4>	PRD1<3>	PRD1<2>	PRD1<1>	PRD1<0>

PWM1 的时间周期(时基)，PWM1 的频率是其周期的倒数



## 0xB6 (PWM1DT) : PWM1 占空比寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
DT1<7>	DT1<6>	DT1<5>	DT1<4>	DT1<3>	DT1<2>	DT1<1>	DT1<0>

使 PWM1 的输出一直保持高电平直到其值与 T1 内容相匹配的一个特定值。

## 0xB8 (PWM2CON) : T2/PWM2 控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
T2EN	IPWM2A	PWM2A	IPWM2E	PWM2E	PST2<2>	PST2<1>	PST2<0>

Bit<7>: T2EN-PWM2 定时器使能位

0: 禁止

1: 使能

Bit<6>: IPWM2A-IPWM2 输出取反位

0: IPWM2 占空比为低

1: IPWM2 占空比为高

Bit<5>: PWM2A-PWM2 输出取反位

0: PWM2 占空比为高

1: PWM2 占空比为低

Bit<4>: IPWM2E-IPWM2 输出使能位

0: IPWM2 禁止

1: IPWM2 使能

Bit<3>: PWM2E-PWM2 输出使能位

0: PWM2 禁止

1: PWM2 使能

Bit<2:0>: PST2<2:0> -T2 时钟分频器选择

PST22	PST21	PST20	T2 分频比
0	0	0	1:1 (默认)
0	0	1	1:2
0	1	0	1:4
0	1	1	1:8
1	0	0	1:16
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

## 0xB9 (PWM2RD) : PWM2 周期寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
PRD2<7>	PRD2<6>	PRD2<5>	PRD2<4>	PRD2<3>	PRD2<2>	PRD2<1>	PRD2<0>

PWM2 的时间周期(时基), PWM2 的频率是其周期的倒数

## 0xBA (PWM2DT) : PWM2 占空比寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
DT2<7>	DT2<6>	DT2<5>	DT2<4>	DT2<3>	DT2<2>	DT2<1>	DT2<0>





使 PWM2 的输出一直保持高电平直到其值与 T2 内容相匹配的一个特定值。

## 0xBC (PWM3CON) : T3/PWM3 控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
T3EN	IPWM3A	PWM3A	IPWM3E	PWM3E	PST3<2>	PST3<1>	PST3<0>

Bit<7>: T3EN-PWM3 定时器使能位

0: 禁止

1: 使能

Bit<6>: IPWM3A-IPWM3 输出取反位

0: IPWM3 占空比为低

1: IPWM3 占空比为高

Bit<5>: PWM3A-PWM3 输出取反位

0: PWM3 占空比为高

1: PWM3 占空比为低

Bit<4>: IPWM3E-IPWM3 输出使能位

0: IPWM3 禁止

1: IPWM3 使能

Bit<3>: PWM3E-PWM3 输出使能位

0: PWM3 禁止

1: PWM3 使能

Bit<2:0>: PST3<2:0> -T3 时钟分频器选择

PST32	PST31	PST30	T3 分频比
0	0	0	1:1 (默认)
0	0	1	1:2
0	1	0	1:4
0	1	1	1:8
1	0	0	1:16
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

## 0xBD (PWM3RD) : PWM3 周期寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
PRD3<7>	PRD3<6>	PRD3<5>	PRD3<4>	PRD3<3>	PRD3<2>	PRD3<1>	PRD3<0>

PWM3 的时间周期(时基), PWM3 的频率是其周期的倒数

## 0xBE (PWM3DT) : PWM3 占空比寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
DT3<7>	DT3<6>	DT3<5>	DT3<4>	DT3<3>	DT3<2>	DT3<1>	DT3<0>

使 PWM3 的输出一直保持高电平直到其值与 T3 内容相匹配的一个特定值。



## 0xC9 (PWMCS) : PWM 级联及死区控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
PWMCAS1	PWMCAS0	DEADT3E	DEADT2E	DEADT1E	DEADTOE	PSTD<1>	PSTD<0>

Bit<7>: PWMCAS1-PWM3、PWM2 级联模式使能

0: 禁止, 两个独立的 8 位 PWM

1: 使能, 16 位 PWM 模式(由两个 8 位 PWM 级联)

Bit<6>: PWMCAS0-PWM1、PWM0 级联模式使能

0: 禁止, 两个独立的 8 位 PWM

1: 使能, 16 位 PWM 模式(由两个 8 位 PWM 级联)

Bit<5>: DEADT3E-PWM3 死区调节使能控制位

0: 禁止

1: 使能

Bit<4>: DEADT2E-PWM2 死区调节使能控制位

0: 禁止

1: 使能

Bit<3>: DEADT1E-PWM1 死区调节使能控制位

0: 禁止

1: 使能

Bit<2>: DEADTOE-PWM0 死区调节使能控制位

0: 禁止

1: 使能

Bit<1:0>: PSTD<1:0> -死区时钟分频器选择

PSTD1	PSTD0	分频比
0	0	1:1 (默认)
0	1	1:2
1	0	1:4
1	1	1:8

## 0xCA (PWMDEADT) : PWM 死区时间控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
DEADT<7>	DEADT<6>	DEADT<5>	DEADT<4>	DEADT<3>	DEADT<2>	DEADT<1>	DEADT<0>

死区时间设定, 时钟源同 PWM (Fc)

## 0xCB (PWMIS1) : PWM 端口映射控制寄存器 1

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
IPWMS<1>	IPWMS<0>	PWMS<1>	PWMS<0>	IPWMOS<1>	IPWMOS<0>	PWMOS<1>	PWMOS<0>

Bit<7:6>: IPWMS<7:6> -IPWM1 端口映射选择

IPWMS1	IPWMS0	映射端口
0	0	P67 (默认)
0	1	P65
1	0	无
1	1	无

Bit<5:4>: PWMS <5:4> - PWM1 端口映射选择



PWM1S1	PWM1S0	映射端口
0	0	P64 (默认)
0	1	P63
1	0	P52
1	1	无

Bit<3:2>: IPWMOS <3:2> - IPWMO 端口映射选择

IPWMOS1	IPWMOS0	映射端口
0	0	P66 (默认)
0	1	P61
1	0	P55
1	1	P53

Bit<1:0>: PWMOS <1:0> - PWM0 端口映射选择

PWMOS1	PWMOS0	映射端口
0	0	P63 (默认)
0	1	P65
1	0	P60
1	1	无

0xCC (PWMIS2): PWM 端口映射控制寄存器 2

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
IPWM3S<1>	IPWM3S<0>	PWM3S<1>	PWM3S<0>	IPWM2S<1>	IPWM2S<0>	PWM2S<1>	PWM2S<0>

Bit<7:6>: IPWM3S<7:6> - IPWM3 端口映射选择

IPWM3S1	IPWM3S0	映射端口
0	0	P50 (默认)
0	1	无
1	0	无
1	1	无

Bit<5:4>: PWM1S <5:4> - PWM1 端口映射选择

PWM3S1	PWM3S0	映射端口
0	0	P56 (默认)
0	1	P67
1	0	无
1	1	无

Bit<3:2>: IPWMOS <3:2> - IPWMO 端口映射选择

IPWM2S1	IPWM2S0	映射端口
0	0	P71 (默认)
0	1	P60
1	0	无
1	1	无

Bit<1:0>: PWMOS <1:0> - PWM2 端口映射选择



PWM2S1	PWM2S0	映射端口
0	0	P65 (默认)
0	1	P66
1	0	P56
1	1	无

## 3.6.2 PWM 周期与占空比

PWM0、PWM1、PWM2、PWM3 各提供一个带 8bit 可编程预分频的时钟计数器，作为 PWM 模块的波特率时钟发生器。可通过使能 PWM 控制寄存器中的 TxEN，使能计数器功能。通过 PSTx<2:0>控制位，可进行计数器的预分频设置。PWMxA 和 IPWMxA 控制输出口取反，PWMxE 和 IPWMxE 分别使能 IO 口输出功能。

PWM 周期通过写值到 PWMxRD 周期寄存器 (PRD)，当计数器的值与 PRD 值相等，在下一个递增周期发生如下事件：

- 计数器清零；
- 对应 PWM 输出引脚置高电平 (IPWM 引脚置低电平)；
- 产生 PWM 周期溢出中断 (若使能)；
- PWM 占空比由 PWMxDT 寄存器锁存到 DT/TIMER 比较寄存器；

**PWM 周期计算公式：**

$$\text{PWM 周期} = (\text{PRD}) * (1/\text{Fc}) * (\text{PWM 分频})$$

示例：

PWMxRD=100, Fc=Fm(TIMERSCL=1)=8 MHz, PWM 分频选择=2 分频；

$$\text{PWM 周期} = (100) * (1/8) * (2) = 25\mu\text{s}$$

PWM 占空比通过写值到 PWM 占空比寄存器，当计数器的值溢出清零时，PWMxDT 的值被锁存到 DT/TIMER 比较寄存器。当 DT/TIMER 比较寄存器的值与 TIMER 计数器的值相等时，PWM 输出引脚置为低电平。PWMxDT 的值可以在任何时候被写入，但 DT/TIMER 比较寄存器的值只有在周期溢出时写入：

**PWM 占空比计算公式：**

$$\text{PWM 占空比} = (\text{DT}) * (1/\text{Fc}) * (\text{PWM 分频})$$

示例：

PWMxDT=50, Fc=Fm(TIMERSCL=1)=8 MHz, PWM 分频选择=2 分频；

$$\text{PWM 占空比} = (50) * (1/8) * (2) = 12.5\mu\text{s}$$

## 3.6.3 16-Bit PWM 级联

PWM 级联模式使两个 8Bit PWM 功能组合成一个 16Bit PWM。PWM0、PWM1 和 PWM2、PWM3 可以组合成 2 对 16Bit PWM。在这个模式里，必要的参数重新定义如下表所示：



16 位 PWM1	DT (占空比)	PRD (周期)	TIME (定时器)
高 8 位	DT1	PRD1	TMR1
低 8 位	DT0	PRD0	TMR0

16 位 PWM2	DT (占空比)	PRD (周期)	TIME (定时器)
高 8 位	DT3	PRD3	TMR3
低 8 位	DT2	PRD2	TMR2

16 位 PWM1 的分频比使用 TMR0 的分频比，中断溢出位为 PWM0IE 和 DT0IE，输出引脚复用 PWM0 和 IPWM0；16 位 PWM2 的分频比使用 TMR2 的分频比，中断溢出位为 PWM2IE 和 DT2IE，输出引脚复用 PWM2 和 IPWM2。

### 3.6.4 PWM 死区控制说明

PWM0、PWM1、PWM2、PWM3 具有死区控制功能，通过配置死区控制寄存器 RC9/PWMCS 的 bit<0:1>位，配置死区时钟的分频选项，设定合适的死区时钟；通过 DEADTOE、DEADT1E、DEADT2E、DEADT3E 使能对应的 PWM0、PWM1、PWM2、PWM3 死区功能。IPWMxA 为 IPWMx 输出取反选项，PWMxA 为 PWMx 输出取反选项；RCA/PWMDEADT 为死区寄存器，给死区寄存器赋值，当死区计数器计数到给定值，执行 PWM 高低电平转换操作，即为实际的死区时间。

### 3.6.5 PWM 空闲模式唤醒说明

在空闲模式下，程序停止执行，具有唤醒功能的模块和低速振荡器正常工作，其它功能被禁止。

PWM 可以唤醒空闲模式，设置 TMRWE 唤醒使能，选择 Fc 时钟源为 Fs。设置对应的周期或占空比中断使能，IDLE = 1+ SLEEP 指令系统进入空闲模式，PWM 定时器正常工作。

当满足对应中断条件，系统被唤醒，进入低速或者高速模式（依据进入空闲模式之前的系统模式）。若使能 EI，则唤醒后进入中断，若使能 DI 则唤醒后执行下一条指令。

### 3.6.6 PWM 设置说明

- 1、根据需要设置 Fc 时钟源（R88/CPUCON: TIMERSC），选择相应的预分频比、互补输出端口、端口取反、使能相应中断类型等；
- 2、写 PWM 周期寄存器的值；
- 3、写 PWM 占空比寄存器的值；
- 4、使能相应定时器（TxEN）；
- 5、触发中断后，如使能“EI”则芯片跳转到中断向量地址，如使能“DI”指令则执行下一条指令；



## 3.7 CMP/OP 运算放大器与比较器

JZ8F8003 有 2 组运算放大器/比较器。如果在输入与输出之间外接一个反馈电阻则比较器可做运算放大器使用，运算放大器的功能适用于小信号的放大。比较器的结果变化可以触发中断（使能 CMP0IE/CMP1IE），使能 CMP0WE/CMP1WE 可以唤醒睡眠/空闲模式。

### 3.7.1 CMP/OP 相关寄存器

0xAD (CMPCON)：比较器及运放控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
CMP<1>	CMP<0>	CIN1S	CIN0S	COS1<1>	COS1<0>	COS0<1>	COS0<0>

Bit<7>：CMP1-比较器 1 输出结果位

注：使能 CMP1IE 或 CMP1WE 功能前需读 CMP1。

Bit<6>：CMP0-比较器 0 输出结果位

注：使能 CMP0IE 或 CMP0WE 功能前需读 CMP0。

Bit<5>：CIN1S-比较器 1 或运放 1CIN-输入选择

0：CIN1-选择 P54 口

1：CIN1-选择内部 VREF 参考电压

Bit<4>：CIN0S-比较器 0 或运放 0CIN-输入选择

0：CIN0-选择 P71 口

1：CIN0-选择内部 VREF 参考电压

Bit<3:2>：COS1<1:0> -CMP/OP1 功能选择位

COS11	COS10	功能描述
0	0	比较器 1 和运放 1 不用，P53、P54 和 P56 作为普通 IO 引脚
0	1	P53 和 P54 作为比较器 1 输入引脚，P56 作为普通 IO 引脚
1	0	P53 和 P54 作为比较器 1 输入引脚，P56 作为比较器 1 输出引脚
1	1	P53 和 P54 作为运放 1 输入引脚，P56 作为运放 1 输出引脚

Bit<1:0>：COS0<1:0> -CMP/OP0 功能选择位

COS01	COS00	功能描述
0	0	比较器 0 和运放 0 不用，P70、P71 和 P55 作为普通 IO 引脚
0	1	P70 和 P71 作为比较器 0 输入引脚，P55 作为普通 IO 引脚
1	0	P70 和 P71 作为比较器 0 输入引脚，P55 作为比较器 0 输出引脚
1	1	P70 和 P71 作为运放 0 输入引脚，P55 作为运放 0 输出引脚

### 3.7.2 CMP 比较器设置说明

- 1、设置 相应 CIN+、CIN-端口为输入口；
- 2、设置 RAD/ADCMP 寄存器的 CIN0S/CIN1S 选择输入源为 IO 或内部基准电压；
- 2、设置 RAD/ADCMP 寄存器的 COS0<1:0>/COS1<1:0> 选择 CMP 或 OP 功能；
- 3、根据需要可以使能 CMP0IE/CMP1IE 中断，执行“EI”指令，比较器输出结果变化则触发中断；
- 4、根据需要也可以使能 CMP0WE/CMP1WE 唤醒功能，可唤醒睡眠模式和空闲模式；



## 注意事项:

- 1、比较器唤醒和中断都使能，则如果比较器输出状态改变了，则程序先从睡眠/空闲模式唤醒，执行中断程序，然后运行“SLEEP”下一条语句；
- 2、比较器的抵补电压是 10mV；

## 3.7.3 OP 比较器设置说明

- 1、设置 CIN+、CIN-为输入口，OPOUT0/ OPOUT1 为输出口；
- 2、设置 RAD/ADCMP 寄存器的 COS0<1:0>/COS1<1:0>，作为运算放大器使用



## 3.8 中断

JZ8F8003 具有 16 个中断源，无论是使用其中那一个中断，都必须使能总中断，即“EI”指令。下面分别是每个中断的特性、中断地址及中断优先级：

中断源	中断标志	中断向量	优先级
TC0 溢出中断	TC0IF	003H	1
端口输入变化中断	ICIF	006H	2
INT0 外部中断	EX0IF	009H	3
INT1 外部中断	EX1IF	00CH	4
ADC 转换完成中断	ADIF	00FH	5
CMPO 中断	CMP0IF	012H	6
CMP1 中断	CMP1IF	015H	7
TC1 溢出中断	TC1IF	018H	8
PWM0 周期溢出中断	PWM0IF	01BH	9
PWM1 周期溢出中断	PWM1IF	01EH	10
PWM2 周期溢出中断	PWM2IF	021H	11
PWM3 周期溢出中断	PWM3IF	024H	12
PWM0 占空比溢出中断	DT0IF	027H	13
PWM1 占空比溢出中断	DT1IF	02AH	14
PWM2 占空比溢出中断	DT2IF	02DH	15
PWM3 占空比溢出中断	DT3IF	030H	16

RDA/RDB 为中断状态标志寄存器，它们记录了当某个中断产生中断请求后的中断标志位。RD6/RD7 为中断使能设置寄存器，中断的允许与禁止在这两个寄存器中设置。总中断的允许是通过下“EI”指令，相反，总中断的禁止是通过下“DI”指令。当一个中断产生时，它的下一条指令的执行将从中断向量地址处执行。在离开中断服务程序之前相应的中断标志位必须清零，这样才能避免中断的误动作。

### 3.8.1 中断相关寄存器

#### 0xD5 (EINTR)：外部中断控制寄存器

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
NRE1	INTEG1	EXPS1	EIS1	NRE0	INTEG0	EXPS0	EIS0

Bit<7>：NRE1-INT1 噪声抑制使能位

0：禁止

1：使能，在低频晶体振荡器(LXT)模式或低速模式下，噪声抑制电路始终是禁止的

Bit<6>：INTEG1-INT1 信号边沿选择

0：中断发生在 INT1 引脚信号上升沿

1：中断发生在 INT1 引脚信号下降沿





- Bit<5>: EXPS1- INT1 信号引脚选择 (使能 EIS1 后两管脚状态不同请不要切换)
  - 0: INT1 信号引脚选择 P65
  - 1: INT1 信号引脚选择 P50
- Bit<4>: EIS1-INT1 引脚选择
  - 0: P65/P50 为 GPIO
  - 1: P65/P50 为外部中断引脚
- Bit<3>: NRE0-INT0 噪声抑制使能位
  - 0: 禁止
  - 1: 使能, 在低频晶体振荡器(LXT)模式或低速模式下, 噪声抑制电路始终是禁止的
- Bit<2>: INTEG0-INT0 信号边沿选择
  - 0: 中断发生在 INT0 引脚信号上升沿
  - 1: 中断发生在 INT0 引脚信号下降沿
- Bit<1>: EXPS0- INT0 信号引脚选择 (使能 EIS0 后两管脚状态不同请不要切换)
  - 0: INT0 信号引脚选择 P67
  - 1: INT0 信号引脚选择 P51
- Bit<0>: EIS0-INT0 引脚选择
  - 0: P67/P51 为 GPIO
  - 1: P67/P51 为外部中断引脚

## 0xD6 (IMR1): 中断使能控制寄存器 1

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
TC1IE	CMP1IE	CMPOIE	ADIE	EX1IE	EXOIE	ICIE	TCOIE

- Bit<7>: TC1IE - TC1 中断使能位
- Bit<6>: CMP1IE - CMP1 中断使能位
- Bit<5>: CMPOIE - CMPO 中断使能位
- Bit<4>: ADIE - ADC 中断使能位
- Bit<3>: EX1IE - INT1 中断使能位
- Bit<2>: EXOIE - INT0 中断使能位
- Bit<1>: ICIE - IC 中断使能位
- Bit<0>: TCOIE - TC0 中断使能位
  - 0: 禁止
  - 1: 使能

## 0xD7 (IMR2): 中断使能控制寄存器 2

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
DT3IE	DT2IE	DT1IE	DTOIE	PWM3IE	PWM2IE	PWM1IE	PWMOIE

- Bit<7>: DT3IE - DT3 中断使能位
- Bit<6>: DT2IE - DT2 中断使能位
- Bit<5>: DT1IE - DT1 中断使能位
- Bit<4>: DTOIE - DT0 中断使能位
- Bit<3>: PWM3IE - PWM3 中断使能位
- Bit<2>: PWM2IE - PWM2 中断使能位
- Bit<1>: PWM1IE - PWM1 中断使能位
- Bit<0>: PWMOIE - PWMO 中断使能位



0: 禁止  
1: 使能

## 0xDA (ISR1): 中断标志寄存器 1

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
TC1IF	CMP1IF	CMP0IF	ADIF	EX1IF	EX0IF	ICIF	TC0IF

Bit<7>: TC1IF - TC1 中断标志位  
 Bit<6>: CMP1IF - CMP1 中断标志位, 当比较器 1 输出发生改变时置位  
 Bit<5>: CMP0IF - CMP0 中断标志位, 当比较器 0 输出发生改变时置位  
 Bit<4>: ADIF - ADC 中断标志位  
 Bit<3>: EX1IF - INT1 中断标志位  
 Bit<2>: EX0IF - INTO 中断标志位  
 Bit<1>: ICIF - IC 中断标志位  
 Bit<0>: TC0IF - TC0 中断标志位  
 0: 未触发中断  
 1: 触发中断

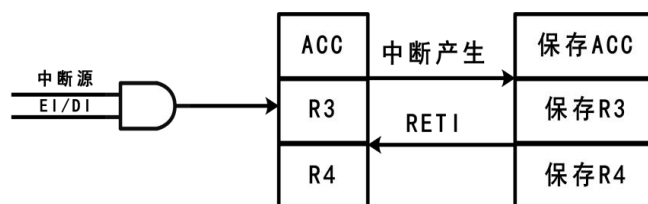
## 0xDB (ISR2): 中断标志寄存器 2

BIT<7>	BIT<6>	BIT<5>	BIT<4>	BIT<3>	BIT<2>	BIT<1>	BIT<0>
DT3IF	DT2IF	DT1IF	DT0IF	PWM3IF	PWM2IF	PWM1IF	PWM0IF

Bit<7>: DT3IF - DT3 中断标志位  
 Bit<6>: DT2IF - DT2 中断标志位  
 Bit<5>: DT1IF - DT1 中断标志位  
 Bit<4>: DT0IF - DT0 中断标志位  
 Bit<3>: PWM3IF - PWM3 中断标志位  
 Bit<2>: PWM2IF - PWM2 中断标志位  
 Bit<1>: PWM1IF - PWM1 中断标志位  
 Bit<0>: PWM0IF - PWM0 中断标志位  
 0: 未触发中断  
 1: 触发中断

## 3.8.2 中断现场保护

在响应中断过程中, 硬件自带中断保护功能, 将 ACC、R3、R4 的内容保存起来, 直到离开中断子程序时, 将被保存的值再重新载入 ACC、R3、R4, 如此是为了避免在执行中断子程序时, 有指令将 ACC、R3、R4 的值改变, 导致返回主程序时发生错误。如下图所示:



中断现场保护示意图



## 3.9 复位

### 3.9.1 概述

JZ8F8003 系统提供 4 种复位方式：

- POR 上电复位
- RESET 脚输入低电平复位
- WDT 看门狗溢出复位
- LVR 低电压复位

以上任意一种复位发生时，所有的系统寄存器初始化到复位值，程序停止运行，同时程序计数器 PC 清零。复位结束后，系统从向量 0000H 处重新开始运行。

任何一种复位情况都需要一定的响应时间，系统复位机制能够保证 MCU 的可靠复位。不同类型的振荡器，完成复位所需要的时间也不同。因此，VDD 的上升速度和不同振荡器的起振时间都是不固定的。RC 振荡器的起振时间最短，晶体振荡器的起振时间则较长。在用户终端使用的过程中，应注意考虑应用场景对上电复位时间的要求。

### 3.9.2 POR 上电复位

上电复位与 LVR 操作密切相关。系统上电的过程呈逐渐上升的曲线形式，需要一定时间才能达到正常电平值。

- 上电：系统检测到电源电压上升并等待其稳定
- 外部复位（仅限于外部复位引脚使能状态）：系统检测外部复位引脚状态。如果不为高电平，系统保持复位状态直到外部复位引脚释放
- 系统初始化：所有的系统寄存器被置为初始值
- 振荡器开始工作：振荡器开始提供系统时钟
- 执行程序：上电结束，程序开始运行

上电复位建立时间：

SUT	复位建立时间
1	18ms
0	4.5ms

### 3.9.3 WDT 看门狗复位

看门狗复位是系统的一种保护设置。在正常状态下，由程序将看门狗定时器清零。若出错，系统处于未知状态，看门狗定时器溢出，此时系统复位。看门狗复位后，系统重启进入正常状态。

- 看门狗定时器状态：系统检测看门狗定时器是否溢出，若溢出，则系统复位；



- 系统初始化：所有的系统寄存器被置为初始化默认值；
- 振荡器开始工作：振荡器开始提供系统时钟；
- 执行程序：上电结束，程序开始运行；

## 看门狗唤醒的说明：

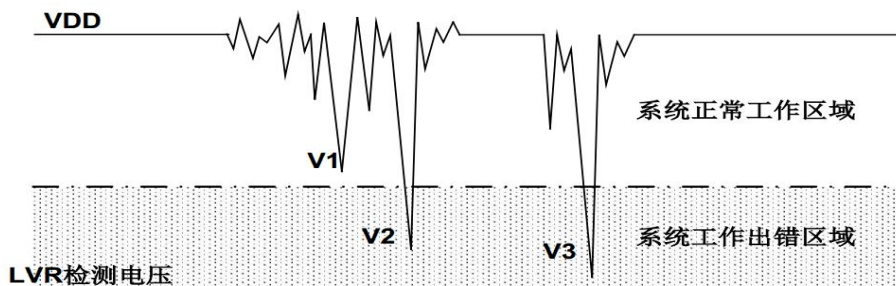
看门狗复位在空闲模式和睡眠模式下都可以复位，系统复位后从地址 0X00 开始执行程序，用户可以在程序地址 0X83 处判断 R83 (STATUS) 寄存器 Bit4 的时间溢出位，如果为 WDT 溢出则可以判断为是看门狗复位，执行对应的唤醒子程序。注意，看门狗唤醒实质为看门狗复位的特殊应用。

## 看门狗定时器应用注意事项：

- ◆ 对看门狗清零之前，检查 I/O 口的状态和 RAM 的内容可增强程序的可靠性；
- ◆ 不能在中断中对看门狗清零，否则无法侦测到主程序跑飞的状况；
- ◆ 程序中应该只在主程序中有一次清看门狗的动作，这种架构能够最大限度的发挥看门狗的保护功能。

## 3.9.4 LVR 低压复位

掉电复位针对外部因素引起的系统电压跌落情形（例如，干扰或外部负载的变化），掉电可能会引起系统工作状态不正常或程序执行错误。



电压跌落可能会进入系统死区。系统死区意味着电源不能满足系统的最小工作电压要求。上图是一个典型的掉电复位示意图。图中，VDD 受到严重的干扰，电压值降的非常低。虚线以上区域系统正常工作，在虚线以下的区域内，系统进入未知的工作状态，这个区域称作死区。当 VDD 跌至 V1 时，系统仍处于正常状态；当 VDD 跌至 V2 和 V3 时，系统进入死区，则容易导致出错。以下情况系统可能进入死区：

### DC 运用中：

DC 运用中一般都采用电池供电，当电池电压过低或单片机驱动负载时，系统电压可能跌落并进入死区。这时，电源不会进一步下降到 LVR 检测电压，因此系统维持在死区。

### AC 运用中：

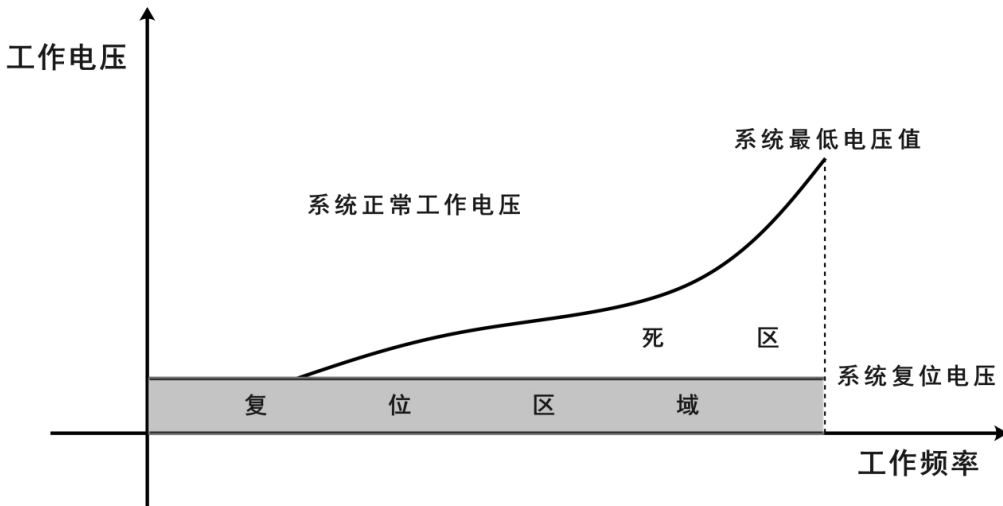
系统采用 AC 供电时，DC 电压值受 AC 电源中的噪声影响。当外部负载过高，如驱动马达时，负载动作产生的干扰也影响到 DC 电源。VDD 若由于受到干扰而跌落至最低工作电压以



下时，则系统将有可能进入不稳定工作状态。在 AC 运用中，系统上、下电时间都较长。其中，上电时序保护使得系统正常上电，但下电过程却和 DC 运用中情形类似，AC 电源关断后，VDD 电压在缓慢下降的过程中易进入死区。

### 3.9.5 工作频率与 LVR 低压复位

为了改善系统掉电复位的性能，首先必须明确系统具有的最低工作电压值。系统最低工作电压与系统执行速度有关，不同的执行速度下最低工作电压值也不同。



如上图所示，系统正常工作电压区域一般高于系统复位电压，同时复位电压由低电压检测（LVR）电平决定。当系统执行速度提高时，系统最低工作电压也相应提高，但由于系统复位电压是固定的，因此在系统最低工作电压与系统复位电压之间就会出现一个电压区域，系统不能正常工作，也不会复位，这个区域即为死区。

为避免出现死区电压，在选择工作频率的时候，要选择相应的 LVR 复位电压点。如下表：

工作频率	LVR 复位电压点
IRC-16M	LVR=3.5V
IRC-8M	LVR=2.7V
IRC-4M	LVR=2.7V
IRC-1M	LVR=1.8V

注：此工作频率和 LVR 复位电压点的对应值，只是推荐值，用户在使用过程中，根据用于的具体应用场合可以适当的调整复位电压点。



## 3.10 系统时钟

JZ8F8003 内部集成了 7 种振荡器，可以通过 OPTION 实现相应配置。具体参看下表：

振荡器类型	说明
IRC (内置 RC 振荡器)	可以通过 RCM 选择 1M/4M/8M/16M
ERC (外置 RC 振荡器)	P55: ERCIN
LXT1 (低速晶振)	100K~1M
HXT1 (高速晶振)	12M~16M
LXT2 (低速晶振)	32.768KHz
HXT2 (高速晶振)	6M~12M
XT (晶振)	1M~6M

### 3.10.1 内部 RC 振荡器

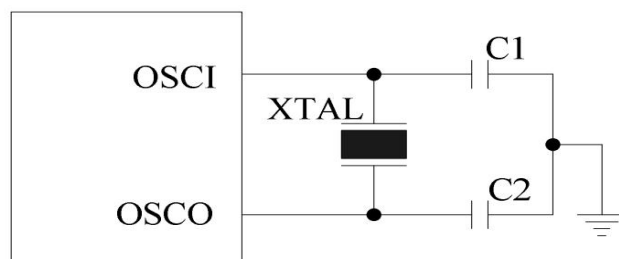
JZ8F8003 提供内部 RC 模式，频率默认值为 4MHz。

内部 RC 振荡模式包含 1M/4M/8M/16MHz 四种频率值。通过设置 OPTION 的配置位，可选择 IRC 工作频率，下面是它们的对应关系：

Clocks	Clocks 分频
2clock	分频为 2clock
4clock	分频为 4clock
8clock	分频为 8clock
16clock	分频为 16clock

### 3.10.2 外部晶体/陶瓷振荡器

在大多数应用中，引脚 OSC0 和 OSC1 上可接晶体或陶瓷谐振器来产生振荡，电路图如下，不论是 HXT 还是 LXT 模式都适用，表中为 C1、C2 的推荐值。由于各个谐振器特性不同，用户应参参照其规格选择 C1、C2 的合适值。



晶体振荡器应用电路



晶体振荡器或陶瓷振荡器的电容选择参考：

振荡器模式	频率模式	频率	C1 (pF)	C2 (pF)
陶瓷振荡器	LXT1 (100K~1M)	100 KHz	60	60
		200 KHz	60	60
		455 KHz	40	40
		1 MHz	30	30
	XT (1M~6M)	1 MHz	30	30
		2 MHz	30	30
4 MHz		20	20	
晶体振荡器	LXT2 (32.768K)	32.768 KHz	40	40
	LXT1 (100K~1M)	100 KHz	60	60
		200 KHz	60	60
		455 KHz	40	40
		1 MHz	30	30
	XT (1M~6M)	1 MHz	30	30
		2 MHz	30	30
		4 MHz	20	20
		6 MHz	30	30
	HXT2 (6M~12M)	6 MHz	30	30
		8 MHz	20	20
		12 MHz	30	30
	HXT1 (12M~16M)	12 MHz	30	30
		16 MHz	20	20

注：以上数据仅供参考，一切以实物测试为准



### 3.11 工作模式

JZ8F8003 可以在 4 种工作模式下以不同的时钟频率工作，这些模式可以控制振荡器的工作、程序的执行以及模拟电路的功能损耗。

- 高速模式：系统时钟选择内部高速时钟，低速时钟正常工作
- 低速模式：系统时钟选择内部低速时钟，高速时钟暂停工作
- 空闲模式：低速时钟正常工作，系统其他部分进入睡眠（TC0、TC1 和 PWM 时钟可继续工作并可唤醒系统），可通过 TMRWE, ICWE, EXOWE, EX1WE, ADWE, CMPOWE, CMP1WE, WDTWE 唤醒
- 睡眠模式：所有功能暂停工作，系统进入睡眠，可通过 TC0（P67 输入）, ICWE, EXOWE, EX1WE, ADWE, CMPOWE, CMP1WE, WDTWE 唤醒

功能模块	高速模式	低速模式	空闲模式	睡眠模式
IHRC	运行	停止	停止	停止
ILRC	运行	运行	运行	停止
CPU 指令	执行	执行	停止	停止
TC0	可工作	可工作	可工作	可工作（P67 输入计数时钟）
TC1	可工作	可工作	可工作	停止
PWM	可工作	可工作	可工作	停止
内部中断	全部有效	全部有效	全部有效	TC0IE, ICIE, ADIE, CMPOIE, CMP1IE,
外部中断	有效	有效	有效	有效
唤醒功能	-	-	TMRWE, ICWE, EXOWE, EX1WE, ADWE, CMPOWE, CMP1WE, WDTWE	TMRWE (仅 TC0 外部输入可工作), ICWE, EXOWE, EX1WE, ADWE, CMPOWE, CMP1WE, WDTWE
看门狗定时器	WDT 选项控制	WDT 选项控制	WDT 选项控制	WDT 选项控制

#### 3.11.1 高速模式

高速模式是系统高速时钟工作模式，系统时钟源由高速 RC 振荡器提供。程序被执行。上电复位或任意一种复位触发后，系统进入高速模式执行程序。高速模式下，高速振荡器正常工作，功耗最大。

- ◆ 程序被执行，所有的功能都可控制
- ◆ 系统速率为高速
- ◆ 高速振荡器和内部低速振荡器都正常工作
- ◆ 高速模式可以切换到低速模式





- ◆ 从高速模式进入到睡眠模式，唤醒后返回到高速模式
- ◆ 从高速模式进入到空闲模式，唤醒后返回到高速模式

## 3.11.2 低速模式

低速模式为系统低速时钟工作模式。系统时钟源由内部低速 RC 振荡器提供。低速模式由系统时钟及状态控制寄存器的 CPUS 位控制。当 CPUS=1 时，系统为高速模式；当 CPUS=0 时，系统进入低速模式。进入低速模式后，自动禁止高速振荡器。

- ◆ 程序被执行，所有的功能都可控制
- ◆ 系统速率为低速
- ◆ 内部低速振荡器正常工作，高速振荡器停止工作
- ◆ 低速模式可以切换到高速模式
- ◆ 从低速模式进入到睡眠模式，唤醒后返回到低速模式
- ◆ 从低速模式进入到空闲模式，唤醒后返回到低速模式

## 3.11.3 空闲模式

空闲模式是另外一种理想状态。在睡眠模式下，所有的功能和硬件设备都被禁止，但在空闲模式下，系统低速时钟保持工作，空闲模式下的功耗大于睡眠模式下的功耗。空闲模式下，不执行程序，但具有唤醒功能的 INT0, INT1, P5/P6/P7IC（端口变化），TC0, TC1, PWM（周期和占空比中断溢出），ADC, CMP0, CMP1, WDT 仍正常工作，定时器 TC0, TC1 和 PWM 的时钟源为仍在工作的系统低速时钟。由系统时钟及状态控制寄存器的 IDLE 位决定是否进入空闲模式，当 IDLE=1，执行 SLEEP 后进入空闲模式。

- ◆ 程序停止执行，所有的功能被禁止
- ◆ 具有唤醒功能的模块正常工作
- ◆ 低速振荡器正常工作，其它振荡器停止工作
- ◆ 由高速模式进入到空闲模式，被唤醒后返回到高速模式
- ◆ 由低速模式进入到空闲模式，被唤醒后返回到低速模式
- ◆ 空闲模式下的唤醒方式为 TMRWE, ICWE, EXOWE, EX1WE, ADWE, CMPOWE, CMP1WE, WDTWE
- ◆ 空闲模式下 TC0、TC1 和 PWM 功能仍然有效

## 3.11.4 睡眠模式

睡眠模式是系统的理想状态，不执行程序，振荡器也停止工作。整个芯片的功耗低于 1uA。睡眠模式可以由 TC0(P67 输入 TC0 计数时钟)，ICWE, EXOWE, EX1WE, ADWE, CMPOWE, CMP1WE, WDTWE 唤醒。从高速模式或者低速模式进入睡眠模式，被唤醒后将返回到对应模式。由系统时钟及状态控制寄存器的 IDLE 位控制是否进入睡眠模式，当 IDLE=0，执行 SLEEP 后进入睡眠模式。

- ◆ 程序停止执行，所有的功能被禁止；



- ◆ 所有的振荡器，包括外部高速振荡器、内部高速振荡器和内部低速振荡器都停止工作；
- ◆ 功耗低于 1uA；
- ◆ 由高速模式进入到睡眠模式，被唤醒后返回到高速模式；
- ◆ 由低速模式进入到睡眠模式，被唤醒后返回到低速模式；
- ◆ 睡眠模式下的唤醒方式为 TCO（P67 输入），ICWE, EXOWE, EX1WE, ADWE, CMPOWE, CMP1WE, WDTWE；



## 3.12 EEPROM 带电可擦可编程存储器

JZ8F8003 内部集成有 128 \* 8Bit EEPROM, 地址为 0X00-0X7F (R87/TBRDL 寄存器)。EEPROM 存储器内容并不能直接映射到寄存器, 通过 R87/TBRDL 地址寄存器映射 EEPROM 地址, 通过 TBRD 查表指令对其进行读取, 通过 RE1/EEPDAT 寄存器赋值对应的写入数据, 使能写操作, 芯片自动执行写入数据。EEPROM 功能模块共有 2 个 SFR 寄存器用于读、写控制:

- ◆ RE0/EEPCON (EEPROM 读写控制寄存器)
- ◆ RE1/EEPDAT (EEPROM 写数据寄存器)

**注: 写操作时保持供电电压在 2.6v 以上, 写操作期间芯片执行睡眠。**

### 3.12.1 EEPROM 应用说明

#### 读数据操作

- 设置要读取的地址给 R87/TBRDL 寄存器
- 设置读使能 EEREAD 为 1
- “TBRD R” 指令读出数据到 ACC

**注: R 寄存器的值仍将被覆盖且数据随机, 使用中请注意。**

- 完成读数据后禁止读使能 EEREAD

#### 写数据操作

- 设置要写入的地址给 R87/TBRDL 寄存器
- 设置要写入的数据给 RE1/EEPDAT 寄存器
- 设置写操作使能 EEWRIT 位为 1, 写完成后硬件复位
- 等待写入完成, 如写操作出现错误, 标志位 EE\_WRERR 置 1, 可软件清 0



## 4 CODE OPTION 配置表

CODE OPTION	选项	功能描述
看门狗	使能	WDT 使能
	禁止	WDT 禁止
P52 端口	RESET	P52 作为外部 RESET
	GPIO	P52 作为 GPIO
外部中断滤波 (NR)	8Fosc	滤波时间 8Fosc
	32Fosc	滤波时间 32Fosc
低压复位 (LVR)	1. 8V	低压复位点选择 1. 8V
	2. 9V	低压复位点选择 2. 9V
	3. 7V	低压复位点选择 3. 7V
	4. 2V	低压复位点选择 4. 2V
系统时钟预热 (WKCK)	8 Fosc	系统时钟预热时间选择 8Fosc
	32 Fosc	系统时钟预热时间选择 32Fosc
复位时间	4. 5ms	系统建立时间选择 4. 5ms
	18ms	系统建立时间选择 18ms
振荡模式	IRC 模式	振荡模式选择内部 RC 振荡
	ERC 模式	振荡模式选择外部 RC 振荡
	LXT1 模式	外部晶振频率选择 100K~1M
	LXT2 模式	外部晶振频率选择 32. 768K
	HXT1 模式	外部晶振频率选择 12M~16M
	HXT2 模式	外部晶振频率选择 6M~12M
	XT 模式	外部晶振频率选择 1M~6M
P61 端口	GPIO	P61 作为 GPIO
	指令周期输出	P61 作为指令周期输出口, RCOU 开漏输出禁止
	指令周期输出	P61 作为指令周期输出口, RCOU 开漏输出使能
IRC 频率	1M	RC 频率选择 1M
	4M	RC 频率选择 4M
	8M	RC 频率选择 8M
	16M	RC 频率选择 16M
Clocks 分频	2Clocks (不推荐)	指令周期选择 2Clocks (不推荐)
	4Clocks	指令周期选择 4Clocks
	8Clocks	指令周期选择 8Clocks
	16Clocks	指令周期选择 16Clocks
副时钟选择	128KHz	副时钟选择 128KHz
	16KHz	副时钟选择 16KHz
功耗选择	高速高功耗	Fcpu>2M 时必选 (Fcpu=振荡器频率/clocks 分频)
	常规	Fcpu<=2M 时可选 (Fcpu=振荡器频率/clocks 分频)
ADC 采样值强制抬高 14 个最低有效位	禁止	禁止抬高 14 个最低有效位
	使能	使能抬高 14 个最低有效位 (仅适用于 AD 端口采样小于 5mV 判断的情况)



RTC	禁止	RTC 时钟禁止
	使能	RTC 时钟使能
系统时钟滤波	禁止	禁止（振荡器时钟频率选择 8M 或者 16M 时必须禁止）
	使能	系统时钟滤波使能
全片擦除	禁止	禁止（建议选择禁止）
	使能	使能（烧录时间较长）
OS 测试	禁止	OS 测试禁止（仅用于在板烧录时）
	使能	OS 测试使能（芯片放置在烧录器上烧录）



## 5 芯片电气特性

### 5.1 极限参数

工作温度(°C):	( √ ) E:-40~85;
存储温度(°C):	( √ ) -65~+150
极限电压(V)	( √ ) 其它 <u>-0.3~6</u>
极限输入电压 (V)	( √ ) 其它 <u>GND-0.3~VDD+0.5;</u>
极限输出电压 (V)	( √ ) 其它 <u>GND-0.3~VDD+0.5;</u>

### 5.2 直流电气参数

(T=25°C, VDD=5V, GND=0V)

符号	参数说明	条件	最小	典型	最大	单位
ERC	外接阻容振荡	R:5.1KΩ, C:100pf	0.76	0.95	1.14	MHz
IRC1	IRC1 (校正后)	OPTION 选择 16MHz		16		MHz
IRC2	IRC2 (校正后)	OPTION 选择 8MHz		8		MHz
IRC3	IRC3 (校正后)	OPTION 选择 4MHz		4		MHz
IRC4	IRC4 (校正后)	OPTION 选择 1MHz		1		MHz
VIH1	输入高电平	P5, P6, P70, P71	0.6*VDD		VDD	V
VIL1	输入低电平	P5, P5, P70, P71	-0.3V		0.4*VDD	V
IOH1	输出高电平驱动	IOH=VDD-0.6V	3.5	4.5	4.7	mA
IOH2	输出高电平驱动增强	IOH=VDD-0.6V	7	10	12	mA
IOL1	I0 输出低电平驱动	IOL=GND+0.6V	15	19	21	mA
IOL2	I0 输出低电平驱动增强	IOL=GND+0.6V	40	45	50	mA
RPH1	上拉电阻 (@3v)		-	130	-	KΩ
RPH2	上拉电阻 (@5v)		-	65	-	KΩ
RPL1	下拉电阻 (@3v)		-	130	-	KΩ
RPL2	下拉电阻 (@5v)		-	70	-	KΩ
I <sub>sb1</sub>	睡眠电流 1 (常规睡眠)	所有输入接 VDD, 输出悬空, WDT、LVD 禁用	0.5	1	2	μA
I <sub>sb2</sub>	睡眠电流 2 (看门狗唤醒)	所有输入接 VDD, 输出悬空, WDT 使能, LVD 禁用		10	12	μA
I <sub>sb3</sub>	睡眠电流 3 (RTC 唤醒)	所有输入接 VDD, 输出悬空, WDT 禁用, LVD 禁用		8	10	μA
I <sub>sb4</sub>	睡眠电流 4	所有输入接 VDD, 输出悬空, LVD 使能, WDT 禁用		5	6	μA
I <sub>op1</sub>	工作电流 1 (高功耗模式)	4MHz, 2clks, 5v		2.1	2.5	mA
I <sub>op2</sub>	工作电流 2 (常规模式)	4MHz, 2clks, 5v		1.6	1.8	mA
I <sub>op3</sub>	工作电流 3 (高功耗模式)	16MHz, 2clks, 5v		3.2	3.5	mA
I <sub>op4</sub>	工作电流 4 (常规模式)	16MHz, 8clks, 5v		2	2.5	mA



LVR	低电压复位电压	选择 V <sub>lvr</sub> 复位点	V <sub>lvr</sub> -0.2	V <sub>lvr</sub>	V <sub>lvr</sub> +0.2	V
LVD	低压检测电压	选择检测点为 V <sub>lvd</sub>	V <sub>lvd</sub> -0.2	V <sub>lvd</sub>	V <sub>lvd</sub> +0.2	V

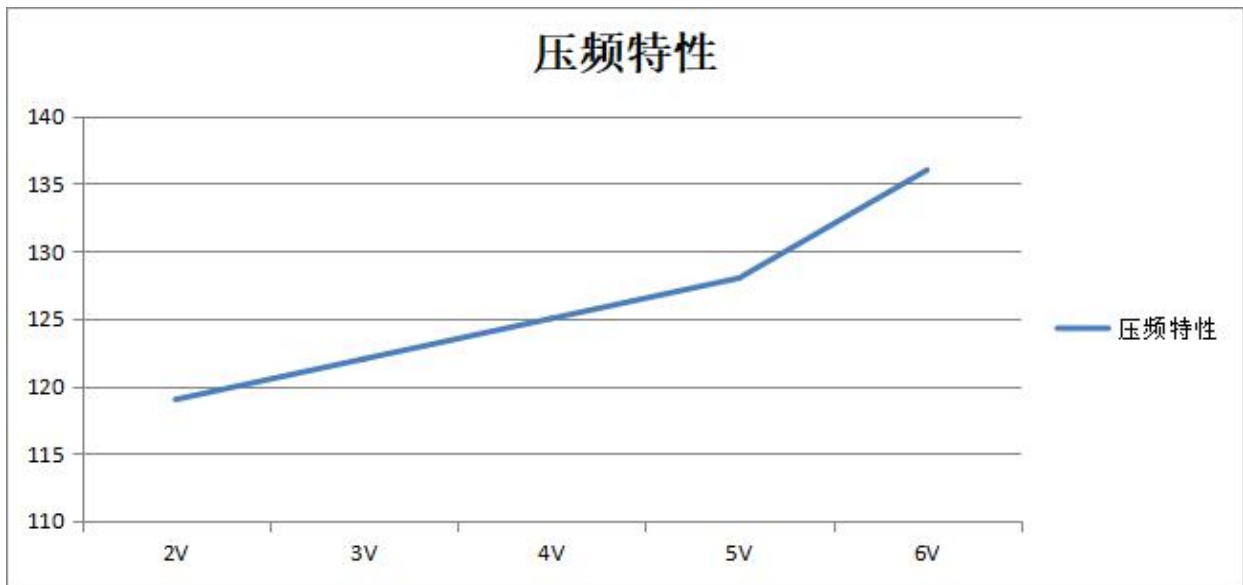
注: 以上参数仅做参考, 请以目标样机实测数据为准。

## 5.3 特性曲线图

本章所列的曲线图仅作设计参考, 其中给出的部分数据可能超出了芯片指定的工作范围, 为保证芯片的正常工作, 请严格参照电气特性说明。

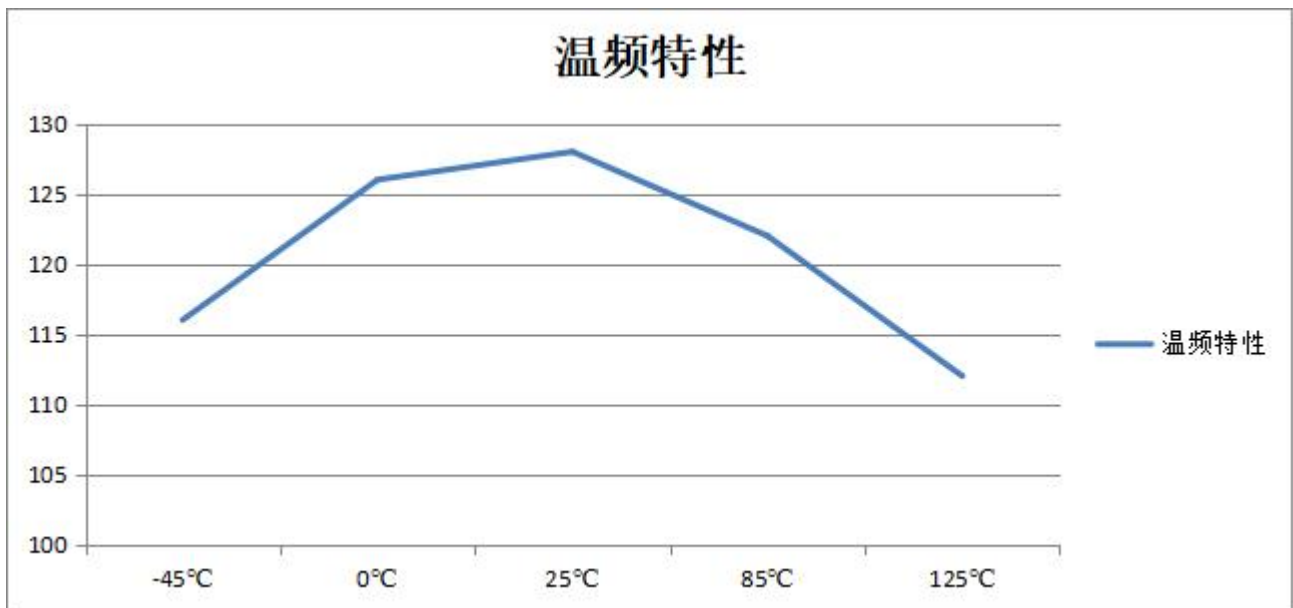
### 5.3.1 内部低速 128K RC 振荡器-压频特性曲线

工作温度在 25°C 条件下: (单位 Khz)



### 5.3.2 内部低速 128K RC 振荡器-温频特性曲线

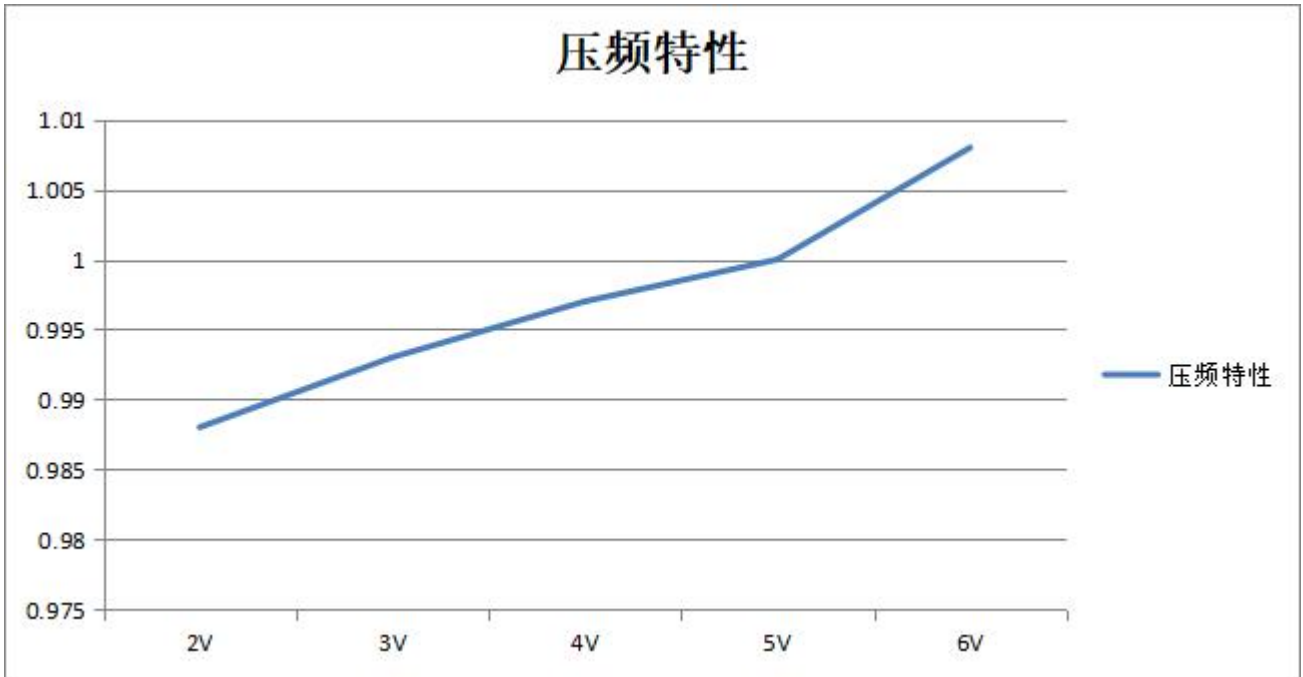
工作电压在 5V 条件下: (单位 Khz)





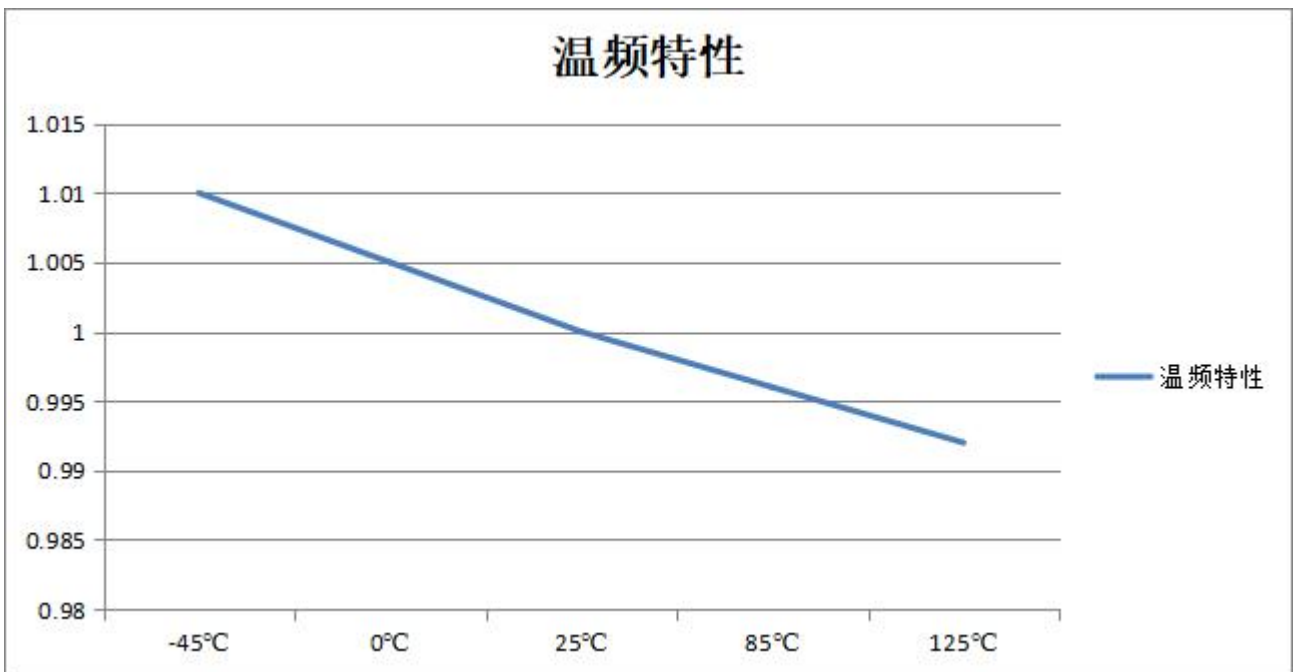
## 5.3.3 内部 1Mhz RC 振荡器-压频特性曲线

工作温度在 25°C 条件下：（单位 Mhz）



## 5.3.4 内部 1Mhz RC 振荡器-温频特性曲线

工作电压在 5V 条件下：（单位 Mhz）

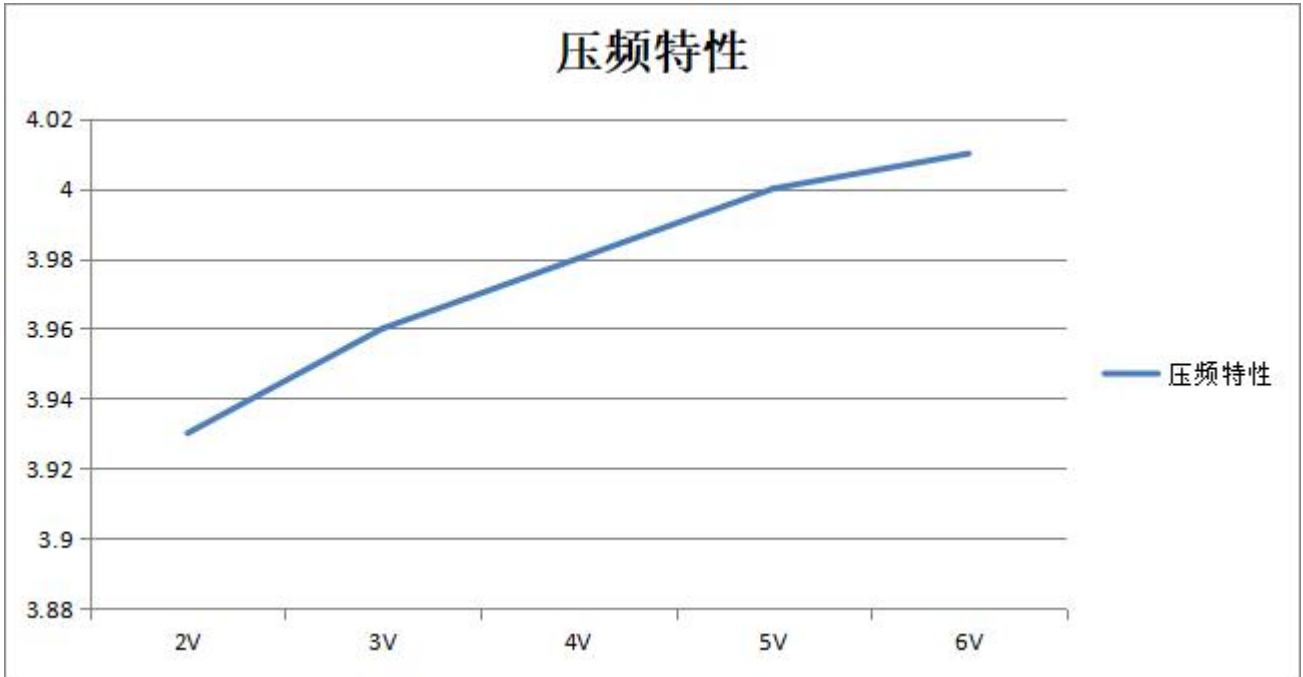






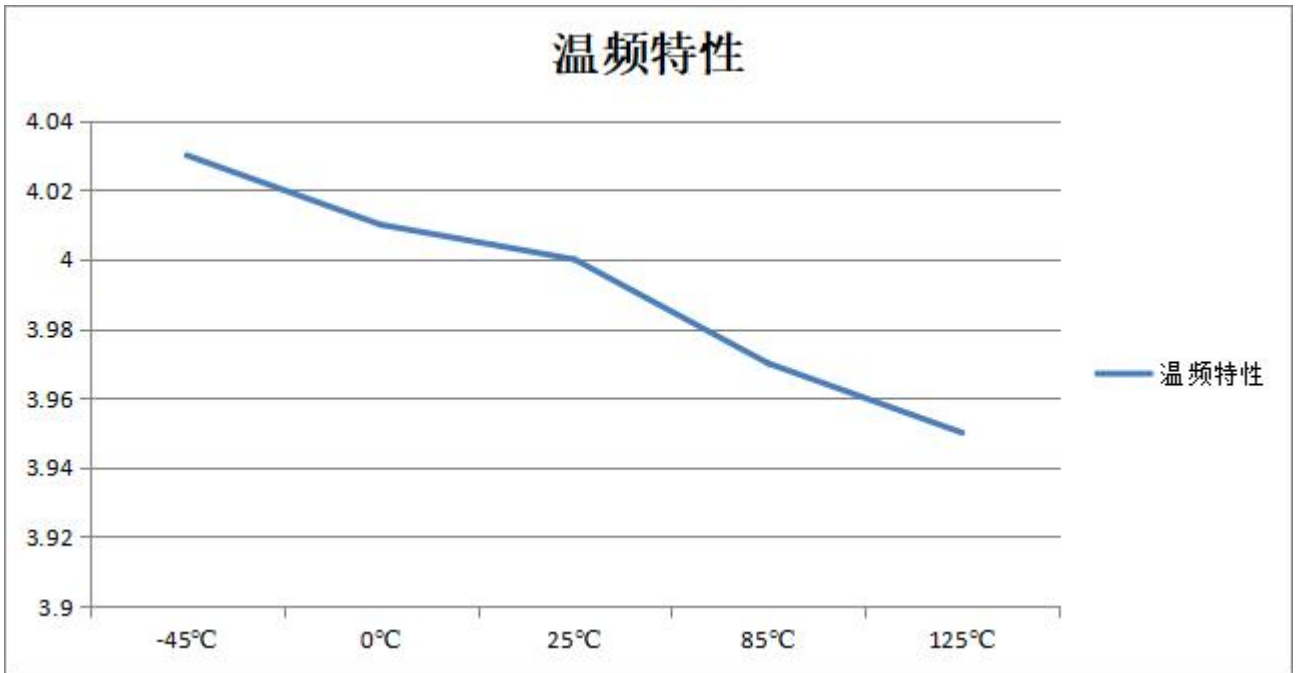
## 5.3.5 内部 4Mhz RC 振荡器-压频特性曲线

工作温度在 25°C 条件下：（单位 Mhz）



## 5.3.6 内部 4Mhz RC 振荡器-温频特性曲线

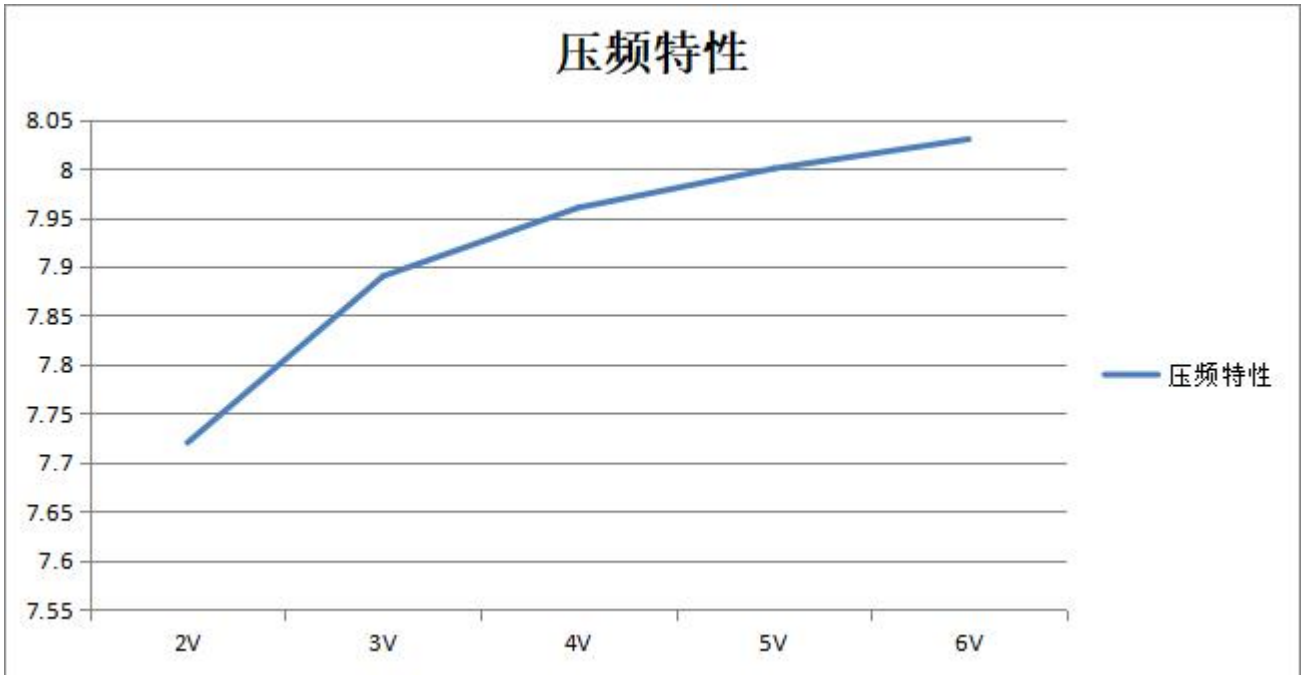
工作电压在 5V 条件下：（单位 Mhz）





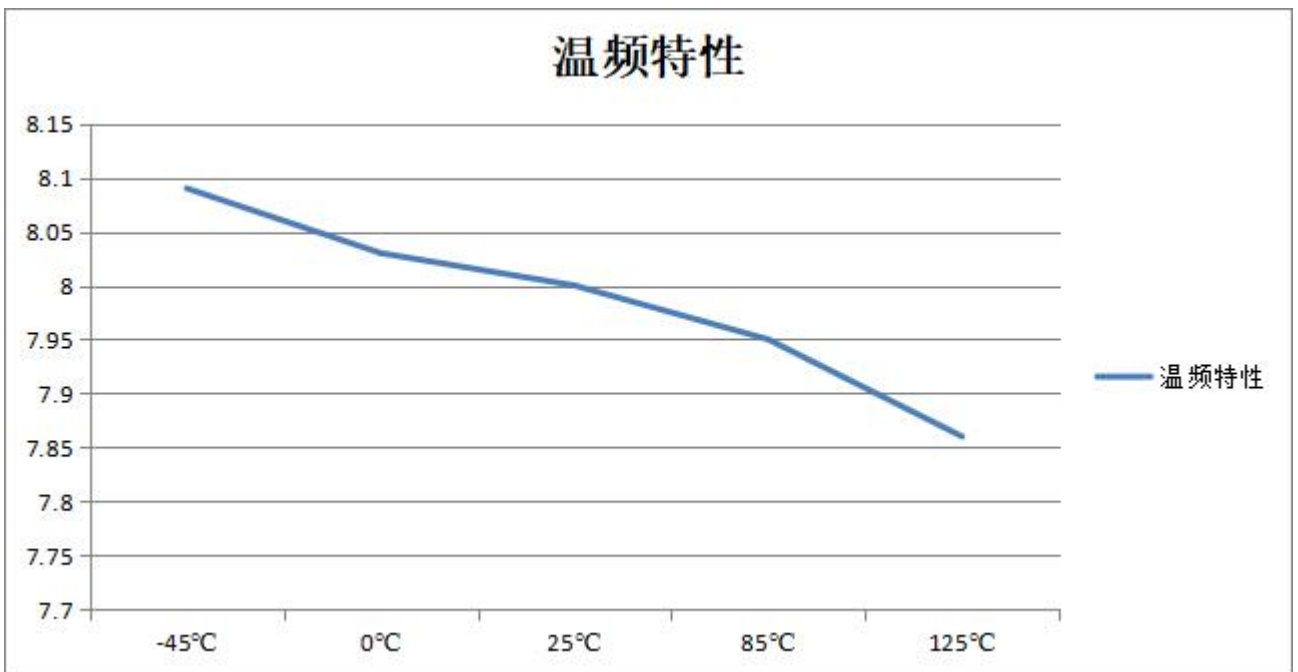
## 5.3.7 内部 8Mhz RC 振荡器-压频特性曲线

工作温度在 25°C 条件下：（单位 Mhz）



## 5.3.8 内部 8Mhz RC 振荡器-温频特性曲线

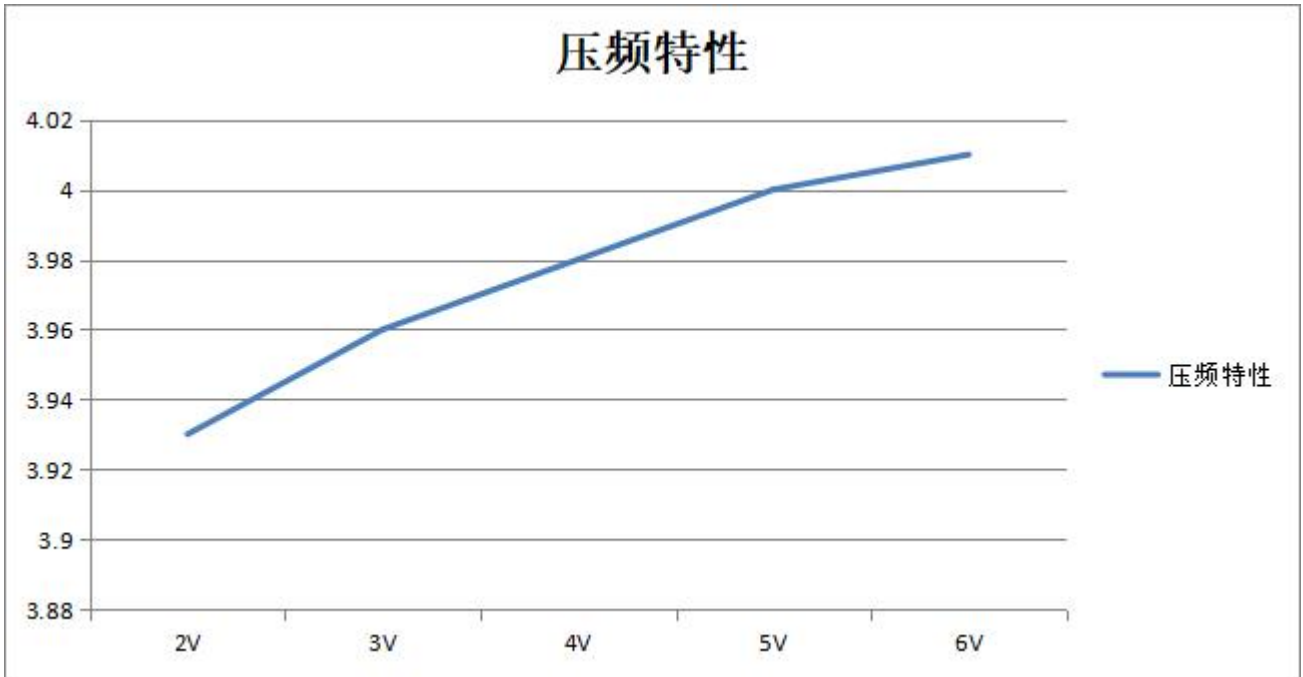
工作电压在 5V 条件下：（单位 Mhz）





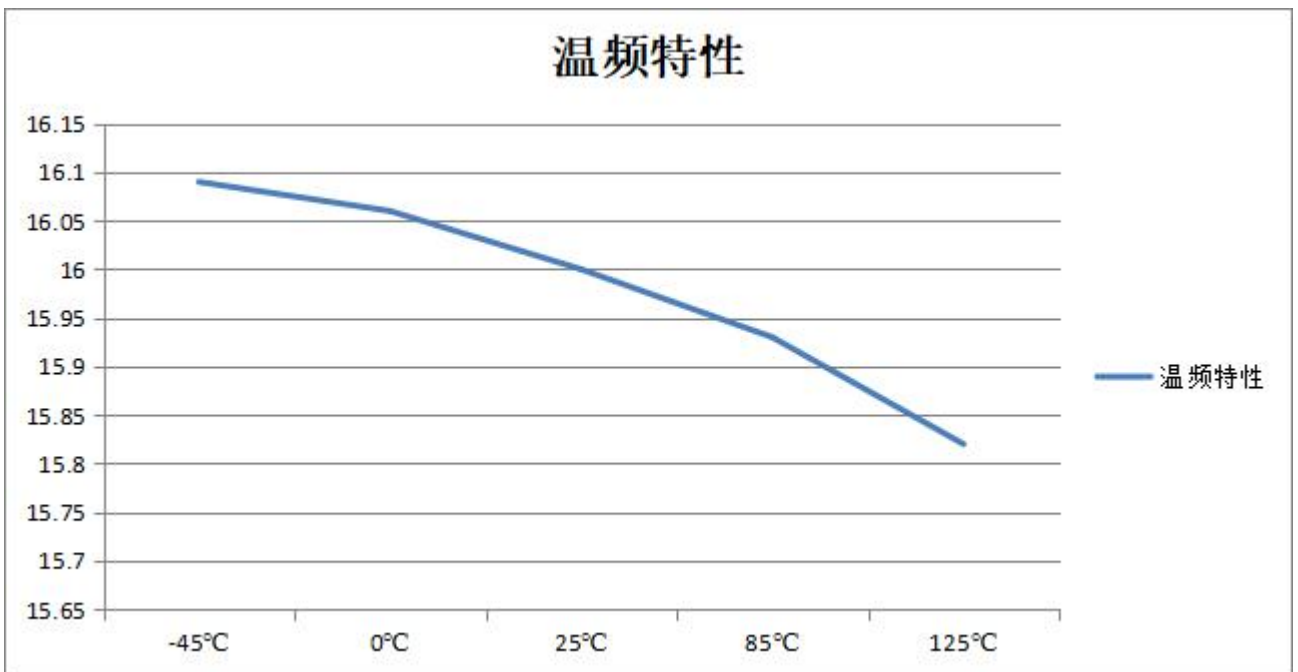
## 5.3.9 内部 16Mhz RC 振荡器-压频特性曲线

工作温度在 25°C 条件下：（单位 Mhz）



## 5.3.10 内部 16Mhz RC 振荡器-温频特性曲线

工作电压在 5V 条件下：（单位 Mhz）

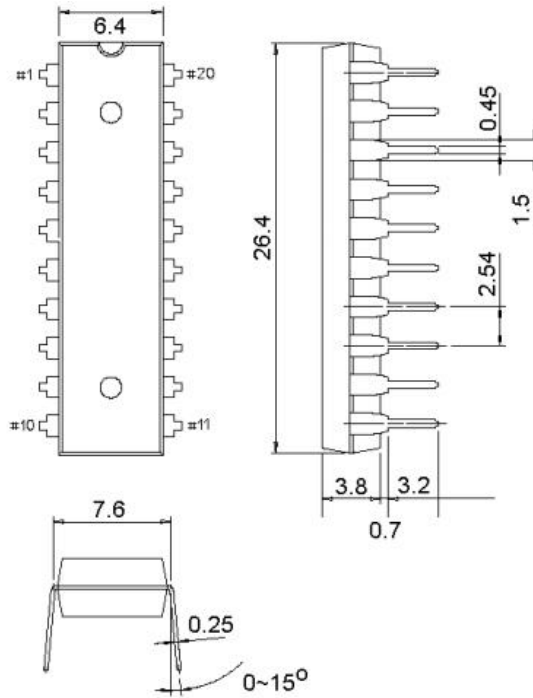




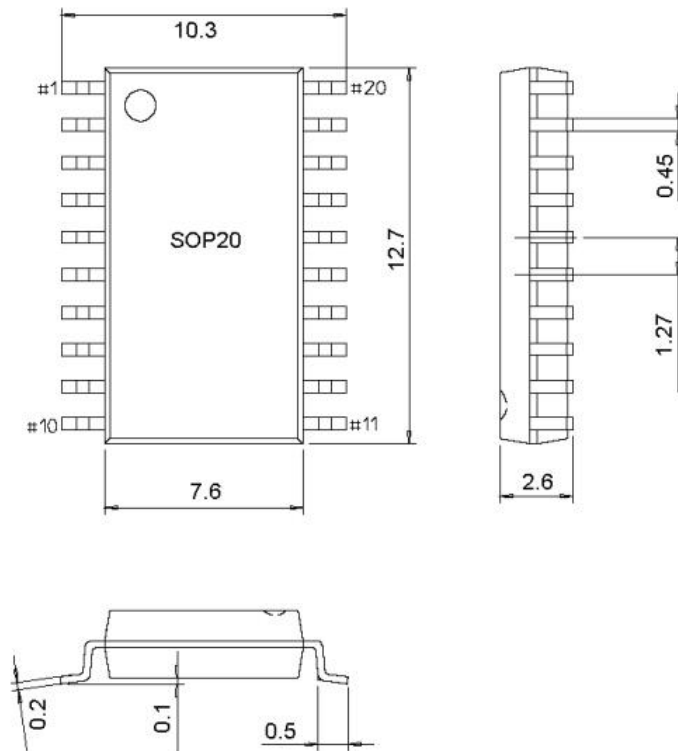
## 6 封装尺寸信息

### 6.1 SOP/DIP20PIN 封装尺寸

(单位:mm)



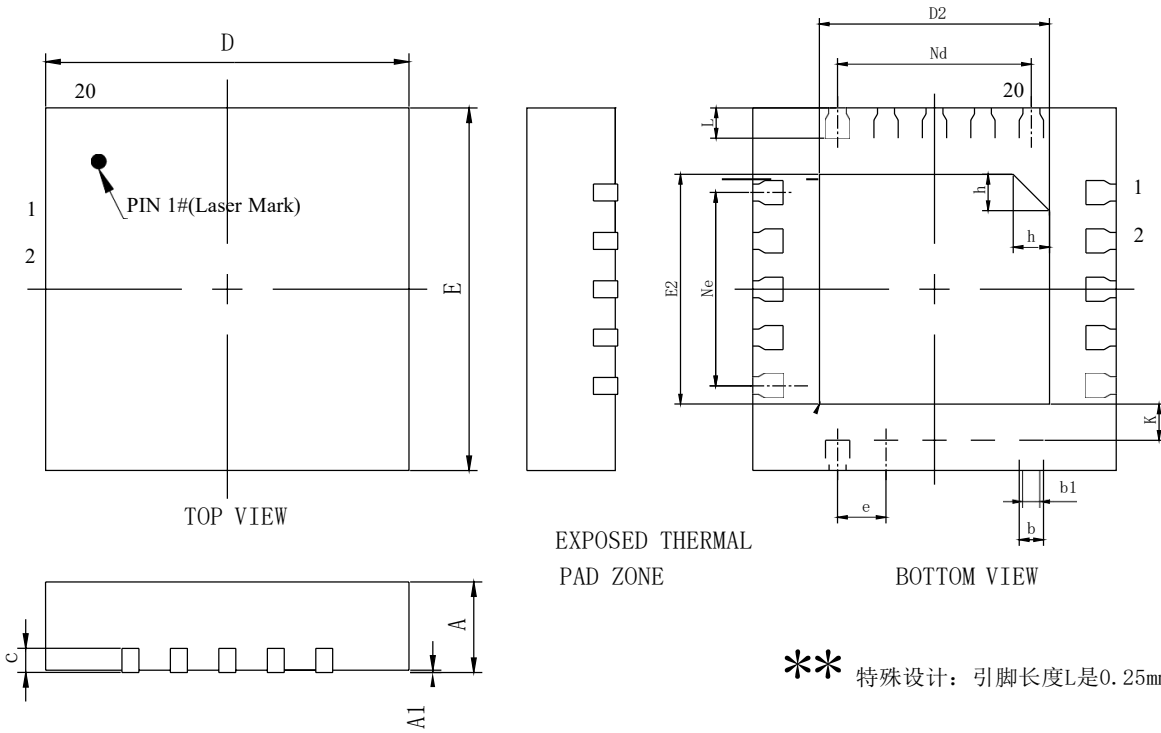
DIP20 封装尺寸



SOP20 封装尺寸



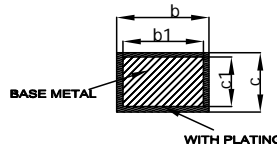
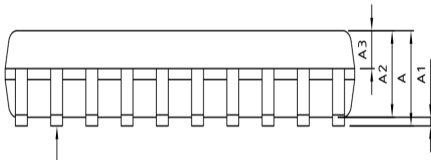
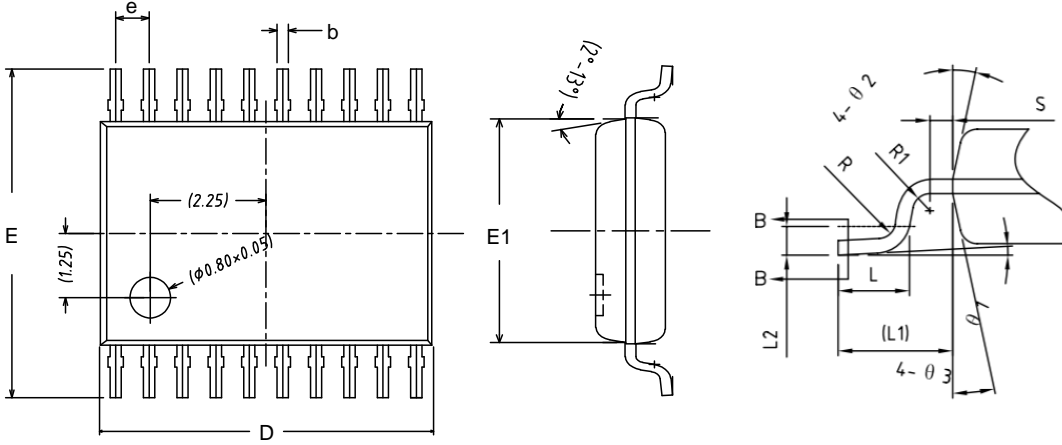
## 6.2 QFN20 封装尺寸



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.70	0.75	0.80
	0.80	0.85	0.90
	0.85	0.90	0.95
A1	0	0.02	0.05
b	0.15	0.20	0.25
b1	0.14REF		
c	0.203REF		
D	2.90	3.00	3.10
D2	1.80	1.90	2.00
e	0.40BSC		
Ne	1.60BSC		
Nd	1.60BSC		
E	2.90	3.00	3.10
E2	1.80	1.90	2.00
L	0.20	0.25	0.30
h	0.25	0.30	0.35
K	0.30REF		



## 6.3 TSSOP20 封装尺寸



SECTION B-B

SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	1.0	----	1.10
A1	0.05	----	0.15
A2	0.90	0.95	1.0
A3	0.39	----	0.40
b	0.20	0.22	0.24
c	0.10	----	0.19
c1	0.10		0.15
D	6.40	6.45	6.50
E	6.25	6.40	6.55
E1		4.35	4.40
L	0.50	0.60	0.70
e	0.55	0.65	0.75
L2	0.25BSC		
R	0.09		
L1	1.0REF		
$\theta 1$	0°	----	8°